

Das Schalten von neuen Leistungshalbleitern innerhalb von wenigen ns stellt hohe Ansprüche an ein korrespondierendes Schaltungslayout sowie an das Design passiver Komponenten in Bezug auf minimierte parasitäre Elemente. Dies ist unter anderem für die elektromagnetische Verträglichkeit von Bedeutung. Diese Arbeit analysiert und bewertet transiente Effekte von schnellschaltenden Leistungshalbleitern mit speziellem Fokus auf die elektromagnetische Verträglichkeit und schlägt Maßnahmen zur Verbesserung vor. Das erhöhte Störpotential von Schaltungen mit Wide Bandgap-Transistoren gegenüber Schaltungen mit konventionellen Si-IGBTs wird im Detail untersucht. Anhand eines beispielhaften DC/DC-Wandlers werden allgemeingültige Designrichtlinien für passive Komponenten sowie für das Schaltungslayout entwickelt. Hierbei werden sowohl die intra-EMV als auch geleitete und gestrahlte Störungen anhand von Messergebnissen analysiert und bewertet. Untersuchungen zum Einfluss von Halbleiterparametern zeigen deutlich, dass schaltbedingte Oszillationen das Störspektrum oberhalb von 30 MHz maßgeblich vergrößern.

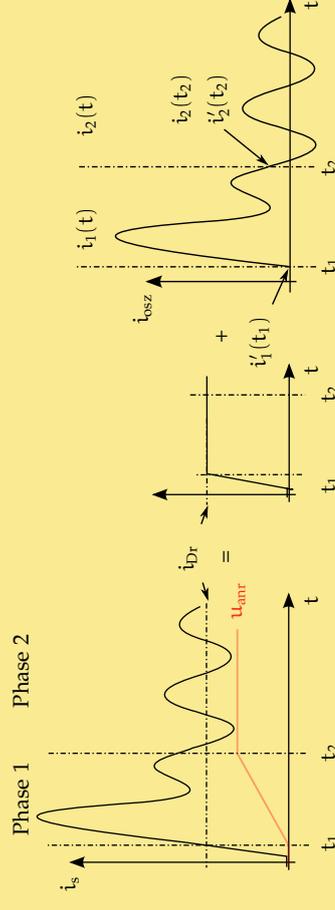
Die zur selektiven Analyse des Schaltverhaltens im Frequenzbereich entwickelte Methode ermöglicht es, zwischen den Einflüssen des Ein- und Ausschaltverhaltens auf das Störspektrum zu unterscheiden. Analytische Ausdrücke für die Ein- und Ausschaltoszillation vermitteln ein grundlegendes Verständnis konkreter Ursachen der Anregung der Oszillationen.

Darauf aufbauend wird in dieser Arbeit eine Optimierungsstrategie entwickelt, um Schaltoszillationen zu vermeiden. Hiermit ist es möglich, über eine geeignet eingestellte Schaltgeschwindigkeit zeitgleich Schaltverluste zu reduzieren und EMV-kritische Oszillationen zu eliminieren. Die hierfür notwendige Beeinflussung der Schaltcharakteristik über die Gate-Ansteuerung wird anhand von Simulationen sowie Messungen an verschiedenen Versuchsaufbauten mit unterschiedlichen Halbleitertechnologien gezeigt. Diese Ergebnisse validieren die Optimierungsstrategie.

Lars Middeltadt: Effekte schnellschaltender Leistungshalbleiter auf die EMV

# Lars Middeltadt

## Transiente Effekte in leistungselektronischen Schaltungen mit schnellschaltenden Leistungshalbleitern unter besonderer Berücksichtigung der elektromagnetischen Verträglichkeit



# Transiente Effekte in leistungselektronischen Schaltungen mit schnellschaltenden Leistungshalbleitern unter besonderer Berücksichtigung der elektromagnetischen Verträglichkeit

## **Dissertation**

zur Erlangung des akademischen Grades

## **Doktoringenieur (Dr.-Ing.)**

von M.Sc. Lars Middelstädt

genehmigt durch die Fakultät für Elektrotechnik und Informationstechnik  
der Otto-von-Guericke-Universität Magdeburg

Gutachter:

Prof. Dr.-Ing. Andreas Lindemann

Prof. Dr.-Ing. Klaus Hoffmann

Promotionskolloquium am 05.10.2020

## **Res Electricae Magdeburgenses**

Magdeburger Forum zur Elektrotechnik, Jg. 17, Band 81, 2020

<http://www.mafo.ovgu.de/>

### **IMPRESSUM**

#### **Herausgeber:**

- Prof. Dr.-Ing. Andreas Lindemann, Lehrstuhl für Leistungselektronik, Institut für Elektrische Energiesysteme
- Prof. Dr.-Ing. habil. Martin Wolter, Lehrstuhl für Elektrische Netze und Erneuerbare Energie, Institut für Elektrische Energiesysteme
- Prof. Dr. rer. nat. Georg Rose, Lehrstuhl für Medizinische Telematik/Medizintechnik, Institut für Medizintechnik
- Prof. Dr.-Ing. Ralf Vick, Lehrstuhl für Elektromagnetische Verträglichkeit, Institut für Medizintechnik

#### **Gründungsherausgeber:**

- Prof. Dr. rer. nat. habil. Jürgen Nitsch
- Prof. Dr.-Ing. habil. Zbigniew Antoni Styczynski

alle: Otto-von-Guericke-Universität Magdeburg  
Postfach 4120, 39016 Magdeburg

#### **V. i. S. d. P.:**

Dr.-Ing. Lars Middelstädt

Otto-von-Guericke-Universität Magdeburg, Postfach 4120, 39016 Magdeburg

1. Auflage, Magdeburg, Otto-von-Guericke-Universität, 2020

Zugl.: Magdeburg, Univ., Diss., 2020

Auflage: 100

Redaktionsschluss: Oktober 2020

ISSN: 1612-2526

ISBN: 978-3-944722-95-5

DOI: 10.24352/UB.OVGU-2020-148

© Copyright 2020 Lars Middelstädt

Bezug über die Herausgeber

Druck: docupoint GmbH

Otto-von-Guericke-Allee 14, 39179 Barleben

# Ehrenerklärung

Ich versichere hiermit, dass ich die vorliegende Arbeit ohne unzulässige Hilfe Dritter und ohne Benutzung anderer als der angegebenen Hilfsmittel angefertigt habe. Die Hilfe eines kommerziellen Promotionsberaters habe ich nicht in Anspruch genommen. Dritte haben von mir weder unmittelbar noch mittelbar geldwerte Leistungen für Arbeiten erhalten, die im Zusammenhang mit dem Inhalt der vorgelegten Dissertation stehen. Verwendete fremde und eigene Quellen sind als solche kenntlich gemacht.

Ich habe insbesondere nicht wissentlich:

- Ergebnisse erfunden oder widersprüchliche Ergebnisse verschwiegen,
- statistische Verfahren absichtlich missbraucht, um Daten in ungerechtfertigter Weise zu interpretieren,
- fremde Ergebnisse oder Veröffentlichungen plagiiert,
- fremde Forschungsergebnisse verzerrt wiedergegeben

Mir ist bekannt, dass Verstöße gegen das Urheberrecht Unterlassungs- und Schadensersatzansprüche des Urhebers sowie eine strafrechtliche Ahndung durch die Strafverfolgungsbehörden begründen kann.

Ich erkläre mich damit einverstanden, dass die Dissertation ggf. mit Mitteln der elektronischen Datenverarbeitung auf Plagiate überprüft werden kann.

Die Arbeit wurde bisher weder im Inland noch im Ausland in gleicher oder ähnlicher Form als Dissertation eingereicht und ist als Ganzes auch noch nicht veröffentlicht.

Magdeburg, 13.09.2019

Lars Middelstädt



# Kurzfassung

Das Schalten von neuen Leistungshalbleitern innerhalb von wenigen ns stellt hohe Ansprüche an ein korrespondierendes Schaltungslayout sowie an das Design passiver Komponenten im Bezug auf minimierte parasitäre Elemente. Dies ist unter anderem für die elektromagnetische Verträglichkeit von Bedeutung.

Diese Arbeit analysiert und bewertet transiente Effekte von schnellschaltenden Leistungshalbleitern mit speziellem Fokus auf die elektromagnetische Verträglichkeit und schlägt Maßnahmen zur Verbesserung vor. Das erhöhte Störpotential von Schaltungen mit Wide Bandgap-Transistoren gegenüber Schaltungen mit konventionellen Si-IGBTs wird im Detail untersucht. Anhand eines beispielhaften DC/DC-Wandlers werden allgemeingültige Designrichtlinien für passive Komponenten sowie für das Schaltungslayout entwickelt. Hierbei werden sowohl die intra-EMV als auch geleitete und gestrahlte Störungen anhand von Messergebnissen analysiert und bewertet. Untersuchungen zum Einfluss von Halbleiterparametern zeigen deutlich, dass schaltbedingte Oszillationen im Resonanzkreis der Kommutierungszelle entstehen und parasitäre Antennenstrukturen anregen. Dadurch wird das Störspektrum oberhalb von 30 MHz maßgeblich vergrößert.

Die zur selektiven Analyse des Schaltverhaltens im Frequenzbereich entwickelte Methode ermöglicht es, zwischen den Einflüssen des Ein- und Ausschaltverhaltens auf das Störspektrum zu unterscheiden. Anhand von experimentellen Parametervariationen werden so vereinfachte Modelle für die Ein- und Ausschaltoszillation extrahiert. Auf deren Basis können analytische Ausdrücke unter der Beachtung der Anfangswerte aufgestellt werden. Diese vermitteln ein grundlegendes Verständnis konkreter Ursachen der Anregung der Oszillationen.

Darauf aufbauend wird in dieser Arbeit eine Optimierungsstrategie entwickelt, um Schaltoszillationen zu vermeiden. Hiermit werden die Oszillationen durch genau eingestelltes Schalten minimiert. Somit ist es möglich, mit einer mittleren Schaltgeschwindigkeit zeitgleich Schaltverluste zu reduzieren und EMV-kritische Oszillationen zu eliminieren. Für das Einschalten bedeutet dies das korrekte Einstellen der Überstromspitze. Dass dies über die Gate-Ansteuerung umsetzbar ist, wird anhand von Simulationen sowie Versuchen gezeigt. Als einfachster Ansatz stellt ein  $RC$ -Glied im Gate-Kreis das Schaltverhalten bei definierter Stromsteilheit variabel ein und führt so zu einer Eliminierung der Einschaltoszillation. Bestätigt wird dies an einem Doppelpulsversuchsstand mit CoolMOS MOSFET und SiC Schottky Diode. Eine Alternative sind aktive Treiber. Simulationsergebnisse zeigen, dass bereits ein zusätzlicher Transistor im Gate-Kreis zur Minimierung von Oszillationen im Lastkreis beitragen kann. Der Einsatz eines integrierten aktiven Treibers mit einstellbarem Gate-Profil in einem Brückenweig mit GaN HEMTs bestätigt die Validität der entwickelten Strategie. Sowohl eine effiziente Vorgehensweise zur Erstellung eines optimierenden Gate-Profiles als auch validierende EMV-Messungen der gestrahlten Störungen werden vorgestellt.

Somit zeigen sowohl Simulations- als auch Messergebnisse die Anwendbarkeit der Optimierungsstrategie und deren positiven Einfluss auf das EMV-Verhalten für unterschiedliche Schaltungen und Leistungshalbleiter.



# Inhaltsverzeichnis

<b>Nomenklatur</b>	<b>vii</b>
<b>1 Einleitung</b>	<b>1</b>
1.1 Motivation . . . . .	1
1.2 Gliederung der Arbeit . . . . .	3
<b>2 Allgemeine Grundlagen und Stand der Technik</b>	<b>5</b>
2.1 Überblick . . . . .	5
2.2 Leistungselektronik . . . . .	5
2.2.1 Leistungselektronische Schaltungen . . . . .	5
2.2.2 Leistungshalbleiter . . . . .	9
2.2.3 Reales Schaltverhalten mit induktiver Last . . . . .	18
2.3 Elektromagnetische Verträglichkeit . . . . .	24
2.3.1 Leitungsgebundene Kopplung . . . . .	24
2.3.2 Strahlungskopplung . . . . .	27
2.3.3 Gegentakt- und Gleichtaktstörungen . . . . .	28
2.3.4 Normen und Messverfahren . . . . .	29
2.4 Leistungselektronik als elektromagnetische Störquelle . . . . .	33
2.4.1 Störquellen in der Leistungselektronik . . . . .	33
2.4.2 Elektromagnetische Wirkmechanismen in der Leistungselektronik . . .	34
2.4.3 Störreduzierung durch das Formen von Schaltflanken . . . . .	41
<b>3 Schaltungsentwurf unter Berücksichtigung der EMV für verschiedene Leistungshalbleiter</b>	<b>45</b>
3.1 Überblick . . . . .	45
3.2 Untersuchte DC/DC-Wandler . . . . .	45
3.3 Aspekte der Intra-EMV . . . . .	50
3.3.1 Stabilität digitaler Signale . . . . .	50
3.3.2 Stabilität analoger Signale . . . . .	52
3.4 Messaufbau für geleitete und gestrahlte Störungen . . . . .	54
3.5 Aspekte der Inter-EMV . . . . .	56
3.5.1 Einfluss der Peripherie . . . . .	56
3.5.2 Einfluss der modularen Betriebsweise . . . . .	57
3.5.3 Einfluss passiver Komponenten . . . . .	60
3.5.4 Einfluss der Halbleitercharakteristik . . . . .	64
<b>4 Schaltbedingte Oszillationen als Quelle für gestrahlte elektromagnetische Störungen</b>	<b>73</b>
4.1 Überblick . . . . .	73

4.2	Versuchsaufbau . . . . .	74
4.3	Korrelation zwischen transienten Größen und dem Störspektrum . . . . .	75
4.4	Netzwerkmodellierung . . . . .	80
4.4.1	Simulationsmodell . . . . .	80
4.4.2	Vergleich von Simulations- und Messergebnissen . . . . .	83
4.4.3	Resonanzkreise für das Ein- und Ausschalten . . . . .	84
4.5	Einfluss parasitärer Elemente auf das Schaltverhalten und das Störspektrum . . . . .	86
4.5.1	Einfluss der Kapazitäten des MOSFETs . . . . .	87
4.5.2	Einfluss der parasitären Induktivitäten der Halbleitergehäuse . . . . .	91
4.5.3	Einfluss der parasitären Kühlkörperkapazität . . . . .	94
4.6	Analytische Beschreibung kritischer Oszillationen . . . . .	96
4.6.1	Einschaltoszillationen . . . . .	96
4.6.2	Ausschaltoszillationen . . . . .	101
<b>5</b>	<b>Optimierung der EMV durch das Reduzieren der Oszillationsamplitude</b>	<b>107</b>
5.1	Überblick . . . . .	107
5.2	Ansatz für eine Optimierungsstrategie . . . . .	107
5.3	Experimentelle Validierung der Optimierungsstrategie . . . . .	110
5.3.1	Kontrollieren des Schaltverhaltens mittels RC-Glied . . . . .	110
5.3.2	Kontrollieren des Schaltverhaltens mittels aktivem Treiber . . . . .	114
5.3.3	Diskussion . . . . .	127
<b>6</b>	<b>Zusammenfassung</b>	<b>133</b>
	<b>Literatur</b>	<b>135</b>
	<b>Abbildungsverzeichnis</b>	<b>151</b>
	<b>Tabellenverzeichnis</b>	<b>157</b>

# Nomenklatur

## Abkürzungen und Definitionen

2DEG	<b>z</b> weidimensionales Elektronengas
AC	Wechselstrom ( <b>A</b> lternating <b>C</b> urrent)
ADC	Analog-Digital-Wandler ( <b>A</b> nalog- <b>D</b> igital- <b>C</b> onverter)
AGND	Analog-Masse ( <b>A-GND</b> )
AlN	<b>A</b> luminiumnitrid
AlGaN	<b>A</b> luminium <b>g</b> alliumnitrid
bzw.	beziehungsweise
CMC	Gleichtaktdrossel ( <b>C</b> ommon <b>M</b> ode <b>C</b> hoke)
DC	Gleichstrom ( <b>D</b> irect <b>C</b> urrent)
DGL	<b>D</b> ifferential <b>g</b> leichung
DGND	Digital-Masse ( <b>D-GND</b> )
eMode	<b>e</b> nhancement <b>M</b> ode
EMV	<b>E</b> lektrom <b>m</b> agnetische <b>V</b> erträglichkeit
ESB	<b>E</b> rsatz <b>s</b> schalt <b>b</b> ild
ESR	<b>E</b> quivalent <b>S</b> eries <b>R</b> esistance
EUT	<b>E</b> quipment <b>U</b> nder <b>T</b> est
FT	<b>F</b> ourier <b>T</b> ransformation
GaN	<b>G</b> alliumnitrid
HF	<b>H</b> ochfrequent, hochfrequenz-
HSS	<b>H</b> ochsetzsteller
HS	<b>H</b> ighside
HEMT	<b>H</b> igh <b>E</b> lectron <b>M</b> obility <b>T</b> ransistor
IC	<b>I</b> ntegrated <b>C</b> ircuit
IGBT	<b>I</b> nsulated <b>G</b> ate <b>B</b> ipolar <b>T</b> ransistor
LS	<b>L</b> owside
MOSFET	<b>M</b> etal <b>O</b> xide <b>S</b> emiconductor <b>F</b> ield <b>E</b> ffect <b>T</b> ransistor
MPS	<b>M</b> erged <b>P</b> in- <b>S</b> chottky <b>D</b> iode
$\mu$ C	<b>M</b> ikrocontroller
NPC	<b>N</b> eutral <b>P</b> oint <b>D</b> iode <b>C</b> lamped
NNB	<b>N</b> etznach <b>b</b> ildung
PFC	<b>P</b> ower <b>F</b> actor <b>C</b> orrection
PWM	<b>P</b> uls- <b>W</b> eiten- <b>M</b> odulation
Si	<b>S</b> ilizium
SiC	<b>S</b> iliziumkarbid
SiO <sub>2</sub>	<b>S</b> iliziumoxid
SJ	<b>S</b> uperjunction

SMD	Surface Mounted Device
TEM	Transverse electromagnetic
TOPS	Trench Oxide Pin Schottky Diode
TSS	Tiefssetzsteller
WBG	Wide Bandgap

## Lateinische Symbole

$a$	Aussteuergrad
$A$	Amplitude des Spektrums
$A_{sim}$	Amplitude eines simulierten Pulses im Frequenzbereich
$A_{sum}$	resultierende Amplitude aus der logarithmischen Summation zweier Pulses im Frequenzbereich
$A_{mod}$	Amplitude eines modifizierten Pulses im Frequenzbereich
$A_{mod,r}$	Amplitude eines modifizierten Pulses mit gemessener steigender Flanke im Frequenzbereich
$A_{mod,f}$	Amplitude eines modifizierten Pulses mit gemessener fallender Flanke im Frequenzbereich
$A_{4,mess}$	Amplitude der Hüllkurve im Abschnitt IV eines gemessenen Pulses
$A_{4,mod}$	Amplitude der Hüllkurve im Abschnitt IV eines modifizierten Pulses
$B_i$	Bandbreite der i-ten Komponente
$B_{sys}$	Bandbreite des Systems
$c$	Lichtgeschwindigkeit
$C$	Kapazität
$C'$	längenbezogene Kapazität
$C_a$	Glättungskapazität auf Unterspannungsseite
$C_D$	intrinsische Kapazität der Diode
$C_{diff}$	Kapazität der Verarmungszone
$C_{Dr}$	Kapazität der Drossel
$C_{ds}$	Drain-Source Kapazität
$C_{Elko}$	Elektrolytkondensator
$C_{EMV}$	Kondensator für einen EMV-optimierten Koppelpfad
$C_{gd}$	Gate-Drain Kapazität
$C_{g,ein}$	Kondensator im Gatekreis
$C_{gs}$	Gate-Source Kapazität
$C_{HF}$	SMD-Hochfrequenzkondensator
$C_{ies}$	Eingangskapazität eines IGBTs
$C_{iss}$	Eingangskapazität eines MOSFETs oder HEMTs
$C_k$	Koppelkapazität
$C_{KK,D}$	parasitäre Kühlkörperkapazität der Diode
$C_{KK,M}$	parasitäre Kühlkörperkapazität des MOSFET
$C_{lage}$	parasitäre Kapazität zwischen zwei Lagen
$C_{oss}$	Ausgangskapazität eines MOSFETs oder HEMTs
$C_{ox}$	Oxidkapazität

$C_p$	störstrombestimmende Koppelkapazität
$C_{rss}$	Rückwärtskapazität eines MOSFETs oder HEMTs
$C_{sk}$	Kapazität des Schaltknotens
$C_{US}$	Kapazität zwischen Phase U und Schirm
$C_{UVW}$	Kapazität zwischen Phasen U und W sowie Schirm
$C_Z$	Glättungskapazität auf Oberspannungsseite
$d$	Drain
$d$	Abstand
$D_f$	Freilaufdiode
$D_s$	Schleifendurchmesser
$E$	elektrische Feldstärke
$E_{ein}$	Einschaltverluste
$E_{aus}$	Ausschaltverluste
$E_{schalt}$	gesamte Schaltverluste
$f$	Frequenz
$f_{c,1}, f_{c,2}, f_{c,3}$	Knickfrequenzen der Hüllkurve
$f_{f,osz}$	Oszillation der fallenden Flanke
$F_k$	Übersprechwert
$f_s$	Störfrequenz
$f_{res}$	Resonanzfrequenz
$f_{res,aus}$	Resonanzfrequenz beim Einschalten
$f_{res,ein}$	Resonanzfrequenz beim Ausschalten
$f_{r,osz}$	Oszillation der steigenden Flanke
$f_{sw}$	Schaltfrequenz
$f_{sw,m}$	maximale Schaltfrequenz
$g$	Gate
GND	Bezugsmasse (Ground)
$h(t)$	Hann-Fensterfunktion
$h_{mod}(t)$	modifizierte Hann-Fensterfunktion
$h_{mod,f}(t)$	modifizierte Hann-Fensterfunktion, auf die fallende Flanke angewendet
$h_{mod,r}(t)$	modifizierte Hann-Fensterfunktion, auf die steigende Flanke angewendet
$H$	magnetische Feldstärke
$i_1$	Stromoszillation der ersten Phase
$i_2$	Stromoszillation der zweiten Phase
$i_{anr}$	den Parallelresonanzkreis anregende Stromquelle
$i_{aus}$	Ausgangsstrom
$i_{CM}$	Gleichtaktstrom
$i_{CM,H}$	Gleichtaktstrom im Hinleiter
$i_{CM,R}$	Gleichtaktstrom im Rückleiter
$i_c$	Kollektorstrom
$i_d, I_d$	Drainstrom

$I_{Dr}$	Drosselstrom
$i_{DM}$	Gegentaktstrom
$i_{ein}$	Eingangsstrom
$I_F$	Laststrom durch eine Diode
$i_g$	Gate-Strom
$i_{g,soll}$	Gate-Stromprofil
$i_{ideal}$	idealer Stromverlauf
$i_{mess}$	Ausgangsstrom des Sensors
$i_{osz}$	oszillierender Strom
$I_R$	Sperrstrom
$I_{RRM}$	Scheitelwert der Rückstromsitze einer Diode (reverse recovery maximum)
$i_{Str}$	Störstrom
$i_s$	Source-Strom
$I_{tail}$	Amplitude des Tailstromes
$k_p$	Anregungsfaktor der rampenförmigen Stromanregung für den Parallelschwingkreis
$k_r$	Anregungsfaktor der rampenförmigen Spannungsanregung für den Reihenschwingkreis
$l$	Leitungslänge
$L$	Induktivität
$L'$	längenbezogene Induktivität
$\mathcal{L}$	Laplace-Operator
$L_A$	Induktivität des Anodenanschlusses
$L_{board}$	partielle Induktivität der Platine
$l_c$	Gesamtstrecke der sich ausbreitenden Welle im Kabel
$L_d$	parasitäre Draininduktivität
$L_{Dr}$	Induktivität der Drossel
$L_{Elko}$	Gehäuseinduktivität des Elektrolytkondensators
$L_{g,ext}$	parasitäre Gate-Induktivität der Gate-Beschaltung
$L_{g,int}$	parasitäre Gate-Induktivität des Transistorgehäuses
$L_{geh}$	Induktivität der Transistorgehäuse
$L_{HF}$	Gehäuseinduktivität des SMD-HF-Kondensators
$L_K$	Induktivität des Kathodenanschlusses
$L_{kom}$	Kommutierungskreisinduktivität
$L_1$	Induktivität einer Leiterbahn
$L_s$	parasitäre Source-Induktivität
$L_{s,1}, L_{s,2}$	Teile der parasitäre Source-Induktivität
$L_{ZWK}$	Induktivität des Zwischenkreises
$L_{x,1}, L_{x,2}$	zusätzliche parasitäre Induktivitäten
$m$	Anstieg einer linearen Funktion
$M_k$	Koppelinduktivität
$P_{aus}$	Ausgangsleistung
$P_{aux}$	Verlustleistung der Hilfsspannungsversorgung

$P_{\text{ein}}$	Eingangsleistung
$Q_{\text{q}}$	Quelle des Störstromkreises
$Q_{\text{S}}$	Quelle der Störsele
$Q_{\text{s}}$	Ladung des Inversionskanals
$Q_{\text{RR}}$	Speicherladung einer Diode (reverse recovery)
$R$	ohmscher Widerstand
$r_0$	Drahtdurchmesser
$R_{\text{D}}$	ohmscher Durchlasswiderstand der Diode
$R_{\text{Dr}}$	ohmscher Widerstand der Drossel
$R_{\text{ds,on}}$	Durchlasswiderstand eines MOSFET oder HEMTs
$R_{\text{Elko}}$	ohmscher Durchlasswiderstand eines Elektrolytkondensators
$r_{\text{f}}$	Reflexionsfaktor
$R_{\text{g}}$	Gate-Widerstand
$R_{\text{g,aus}}, R_{\text{g,aus},1}, R_{\text{g,aus},2}$	Gate-Widerstand für das Ausschalten
$R_{\text{g,ein}}, R_{\text{g,ein},1}, R_{\text{g,ein},2}$	Gate-Widerstand für das Einschalten
$R_{\text{g,ext}}$	externer Gate-Widerstand
$R_{\text{g,int}}$	interner Gate-Widerstand
$R_{\text{g,max}}$	Hilfwiderstand im Gate-Kreis
$R_{\text{g,soll}}$	Gate-Widerstandsprofil
$R_{\text{HF}}$	ohmscher Durchlasswiderstand eines Hochfrequenzkondensators
$R_{\text{k}}$	Koppelwiderstand
$R_{\text{kom}}$	parasitärer Kommutierungskreiswiderstand
$s$	Source
$s'$	Hilfs-Source
$S$	Schirm
$T1$	Highside-Schalter
$T2$	Lowside-Schalter
$T_{\text{h}}$	Hilfstransistor im Gate-Kreis
$t$	Zeit
$t_1, t_1^*, t_2$	charakteristische Zeiten während des Schaltvorgangs
$T$	Periodendauer
$T_{\text{a,ges}}$	gesamte Anstiegszeit
$T_{\text{a,i}}$	Anstiegszeit der i-ten Komponente
$T_{\text{a,M}}$	zu messende Anstiegszeit
$T_{\text{a,sys}}$	Anstiegszeit des Systems
$T_{\text{b}}$	zeitliche Fensterbreite
$t_{\text{d}}$	Einschaltverzögerungszeit
$t_{\text{f}}$	Transmissionsfaktor
$t_{\text{fi}}$	Fallzeit des Stromes
$t_{\text{fu}}$	Fallzeit der Spannung
$t_{\text{on,M}}$	Einschaltzeit des MOSFETs
$t_{\text{off,M}}$	Ausschaltzeit des MOSFETs
$T_{\text{p}}$	Laufzeit der Welle im Kabel
$t_{\text{ri}}$	Steigzeit des Stromes

$t_{ru}$	Steigzeit der Spannung
$t_{s,f}$	Schrittweite des Feintreibers
$t_{s,M}$	Speicherzeit am MOSFET
$t_{s,h}$	Schrittweite des Haupttreibers
$t_{tail}$	Abklingzeit des Tailstromes
$t_{Verz}$	Verzögerungszeit
$u$	Spannung
$U$	Potential U
$\hat{U}$	Spannungsamplitude
$u_1$	Spannungszosillation der ersten Phase
$u_2$	Spannungszosillation der zweiten Phase
$U_a$	Gleichspannung auf Unterspannungsseite
$u_{anr}$	den Reihenresonanzkreis anregende Spannungsquelle
$U_{aus}$	Ausgangsspannung
$U_{BR}$	Durchbruchspannung
$U_{BD}$	Sperrspannung des MOSFET
$u_{C_k}$	Spannungsabfall über der Koppelkapazität
$u_D$	Spannung über der Diode
$u_{ds}, U_{ds}$	Drain-Source-Spannung
$u_{Dr}$	Spannung über der Drossel
$U_{ein}$	Eingangsspannung
$U_F, u_F$	Durchlassspannung der Diode
$u_{ge}$	Gate-Emitter-Spannung
$u_{gs}$	Gate-Source-Spannung
$u_{gs,soll}$	Profil der Gate-Source-Spannung
$u_{ind}$	induzierte Spannung
$u_{mess}$	Messspannung
$u_{osz}$	oszillierende Spannung
$U_{q,g}$	Gate-Spannungsquelle
$u_q$	trapezförmige Störspannung
$u_S$	Spannung über dem Shunt
$u_{Str}$	Störspannung
$U_T$	Schwellspannung
$u_{UV}$	Wechselspannung zwischen Potential U und V
$u_{VW}$	Wechselspannung zwischen Potential V und W
$u_{WU}$	Wechselspannung zwischen Potential W und U
$U_Z$	Gleichspannung auf Oberspannungsseite
$v$	Ausbreitungsgeschwindigkeit
$V$	Potential V
$w(t)$	gewichtete Funktion im Zeitbereich
$w_f(t)$	gewichtete Funktion der fallenden Flanke im Zeitbereich
$w_r(t)$	gewichtete Funktion der steigenden Funktion im Zeitbereich
$W$	Potential W
$x$	Weg

$Z_0$	Wellenimpedanz einer Leitung
$Z_1, Z_2$	Impedanzen unterschiedlicher Medien
$Z_{D,aus}$	Impedanz der Diode nach dem Ausschalten
$Z_{D,ein}$	Impedanz der Diode nach dem Einschalten
$Z_{GK,o}$	Impedanz der überspannungsseitigen Glättungskondensatoren
$Z_{GK,u}$	Impedanz der unterspannungsseitigen Glättungskondensatoren
$Z_H$	Impedanz des Hinleiters
$Z_k$	Koppelimpedanz
$Z_{L,q}$	Lastimpedanz des störenden Stromkreises
$Z_{L,S}$	Lastimpedanz der Störsenke
$Z_{L,So}$	Lastimpedanz der Störsenke, überspannungsseitig
$Z_{L,Su}$	Lastimpedanz der Störsenke, unterspannungsseitig
$Z_{M,aus}$	Impedanz des MOSFETs nach dem Ausschalten
$Z_{M,ein}$	Impedanz des MOSFETs nach dem Einschalten
$Z_R$	Impedanz des Rückleiters
$Z_{T1}$	Impedanz des Schalters T1
$Z_{ZWK}$	Impedanz des Zwischenkreises
$Z_{ZWK,o}$	Impedanz des Zwischenkreises, überspannungsseitig
$Z_{ZWK,u}$	Impedanz des Zwischenkreises, unterspannungsseitig

## Griechische Symbole

$\Delta$	Änderung
$\varepsilon_r$	materialspezifische Permittivität
$\eta$	Wirkungsgrad
$\Gamma$	Wellenwiderstand des freien Raumes
$\gamma_r$	Dämpfung des Reihenschwingkreises
$\gamma_p$	Dämpfung des Parallelschwingkreises
$\Gamma_0$	Wellenwiderstand des freien Raumes im Fernfeld
$\Gamma_E$	Wellenwiderstand des elektrischen Feldes
$\Gamma_H$	Wellenwiderstand des magnetischen Feldes
$\lambda$	Wellenlänge
$\mu_0$	magnetische Feldkonstante; $7\pi \cdot 10^{-7} \frac{N}{A^2}$
$\mu_r$	materialspezifische Permeabilität
$\phi$	Phasenversatz
$\sigma_t$	zeitliche Standardabweichung
$\tau$	Plateaudauer
$\tau_{mess}$	gemessene Zeitdauer einer Flanke
$\tau_{mod}$	modifizierte Zeitdauer einer Flanke
$\tau_f$	Abfallzeit
$\tau_{f,mess}$	gemessene Abfallzeit
$\tau_{f,mod}$	modifizierte (langsame) Abfallzeit
$\tau_r$	Anstiegszeit

## Nomenklatur

---

$\tau_{r,\text{mess}}$	gemessene Anstiegszeit
$\tau_{r,\text{mod}}$	modifizierte (langsame) Anstiegszeit
$\omega$	Kreisfrequenz
$\omega_0$	ungedämpfte Eigenkreisfrequenz
$\omega_d$	gedämpfte Eigenkreisfrequenz

# Kapitel 1

## Einleitung

### 1.1 Motivation

In der modernen Energieversorgung und Antriebstechnik stellt die Leistungselektronik die Schlüsseltechnologie dar. Als Stellglied verbindet sie elektrische oder elektronische Verbraucher mit elektrischen Energiequellen. Abhängig von der konkreten Anwendung sind eine hohe Leistungsdichte, eine sehr hohe Effizienz, eine hohe Zuverlässigkeit sowie reduzierte Kosten entscheidende Faktoren, welche die Weiterentwicklung leistungselektronischer Geräte motivieren. Vor allem durch neue Halbleitertechnologien wurden leistungselektronische Ventile in der Vergangenheit stetig verbessert. Entsprechend der Technologiekurve [1] ist die Optimierung von Si-basierten Leistungshalbleitern bereits nahe am Limit. Wide-Bandgap (WBG)-Halbleitermaterialien, wie Siliziumkarbid (SiC) und Galliumnitrid (GaN), stellen demnach eine vielversprechende, neue Technologie mit weiterem Entwicklungspotential dar.

In der Vergangenheit waren WBG-Leistungshalbleiter eine exotische und teure Alternative zu konventionellen Silizium-Schaltern. Seit der jüngeren Vergangenheit steigt die Anzahl an leistungselektronischen Anwendungen, welche GaN- und SiC-Halbleiter einsetzen, bereichsübergreifend. So stellt [2] einen isolierten DC/DC-Wandler, welcher durch den Einsatz von SiC-MOSFETs und Schottky-Dioden bei einer sehr hohen Schaltfrequenz von 1 MHz hartschaltend betrieben werden kann vor. [3]–[6] heben die WBG-bezogenen Vorteile einer hohen Effizienz von bis zu 99% und einer gleichzeitigen Miniaturisierung von Photovoltaikanwendungen hervor. In [7] werden SiC-Transistoren für Energiewandlungsanwendungen mit einer Spannung von 1 kV und 10 kW eingesetzt, wobei diese bei dem Zehnfachen der Schaltgeschwindigkeit gegenüber konventionellen Si-Halbleitern betrieben werden können. [8] kombiniert Si-MOSFETs mit SiC-MOSFETs in einem drei-Level active neutral-point-clamped Umrichter, um sowohl die elektrische Effizienz zu steigern als auch die Kosten zu senken. Auch [9] weist auf die wirtschaftlichen und technischen Vorteile dieser hybriden Anwendung von Si- und WBG-Schaltern hin, jedoch für eine t-Typ-Topologie für Netzanwendungen. In [10] wird auf die Herausforderung der Serienschaltung von GaN-Transistoren eingegangen und diese für DC/DC-Umrichter in Energieversorgungen von Schiffen diskutiert.

Während in den letzten Jahren ein Wettstreit zwischen SiC und GaN postuliert und deren Vor- und Nachteile diskutiert wurden, scheint der Markt durch eine 600 V-Grenze geteilt zu sein; während SiC-Leistungshalbleiter vorrangig für Anwendungen oberhalb von 600 V eingesetzt werden, sind GaN-Halbleiter mit einer maximalen Sperrspannung von 650 V kommerziell erhältlich. Vor allem der automobiler Sektor ist ein Beschleuniger für den Paradig-

menwechsel von Si-basierter zu WBG-basierter Leistungselektronik [11]–[13]. Für unterschiedliche Anwendungen von Kleinspannung [14], [15] bis zu Hochvoltanwendungen für Ladegeräte [16], DC/DC-Wandler sowie Frequenzrichter gilt es, Gewicht und Größe zu reduzieren sowie die Effizienz zu erhöhen [17]–[19].

Um die Vorteile von WBG-Bauteilen voll auszunutzen, müssen unterschiedliche Aspekte bezüglich des Designs von leistungselektronischen Schaltungen berücksichtigt werden. Aufgrund des schnellen Schaltens sind ein Schaltungsdesign für hohe Frequenzen und die Minimierung von Leiterschleifen wichtig [20]. Daher müssen beispielsweise die Kondensatoren des Gleichspannungszwischenkreises mit Bedacht ausgewählt werden [21], was so zu einem integrierten Leistungselektronikmodul führen kann [22]. Bedingt durch erhöhte Schaltfrequenzen bis in den MHz-Bereich muss ein optimiertes Hochfrequenzverhalten von magnetischen Bauteilen, wie dem Transformator oder der Leistungsdrossel, durch neue verlustoptimierte Materialien sichergestellt werden. Dies führt zu neuen hocheffizienten Schaltungen mit einer hohen Leistungsdichte [17], [23].

Vor allem das schnellere Schaltverhalten der WBG-Halbleiter ermöglicht die Steigerung der Effizienz und Leistungsdichte. Nachteilig ist jedoch der direkte Zusammenhang zwischen steilen Schaltflanken und erhöhter elektromagnetischer Störaussendung. Die Erhöhung des Störpotentials gegenüber Si-basierten Anwendungen wird laut [24] mit bis zu 30 dB im Hochfrequenzbereich quantifiziert. Das Einhalten von Grenzwerten der elektromagnetischen Verträglichkeit (EMV) ist für WBG-basierten Anwendungen jedoch essentiell, um kommerzielle, Si-basierte Anwendungen zu ersetzen. Entsprechend stellt die Analyse der EMV-Charakteristik von Geräten mit WBG-Leistungshalbleitern ein aktuelles Forschungsfeld dar [25]–[34]. Während in [28], [29] die niederfrequenten EMV-Eigenschaften auf Systemebene mittels unterschiedlicher Ansteuerkonzepte optimiert werden, hat [30] das hochfrequente Spektrum mittels Gate-Ansteuerung und somit über das Formen der Schaltflanken beeinflusst. [31] nutzt Simulationsmethoden, um Gleich- und Gegentaktstörungen zu untersuchen. [32]–[34] präsentieren Messergebnisse geleiteter Störungen. [32], [34] beschränken sich hierbei auf die Analyse des Einflusses der Gate-Widerstände.

Diese Arbeit verfolgt den Ansatz eines ganzheitlichen, tieferen Verständnisses des Störpotentials und unterschiedlicher Störursachen sowohl für geleitete als auch gestrahlte Störungen von leistungselektronischen Schaltungen mit WBG-Leistungshalbleitern. Die Charakterisierung der Störspektren beruht vorrangig auf entsprechenden EMV-Messungen. Anhand derer werden Aspekte des Schaltungsdesigns und der Auslegung passiver Komponenten analysiert und der Einfluss der Leistungshalbleiter quantifiziert. Vor allem der weit verbreitete Effekt der parasitären Oszillation während der transienten Schaltvorgänge als Störanregung für gestrahlte Störungen wird in dieser Arbeit analysiert und deren Anregung charakterisiert. Darauf basierend ermöglicht es ein analytisches Modell, die physikalischen Zusammenhänge und Ursachen der Schaltoszillation im Detail zu verstehen. So wird eine neue Optimierungsstrategie entwickelt, mit welcher zielgerichtet und zeitgleich das gestrahlte Störspektrum und die Schaltverluste reduziert werden. Diese Strategie wird theoretisch, simulativ und experimentell an unterschiedlichen Aufbauten mit verschiedenen Leistungshalbleitern validiert. Die Effektivität des Ansatzes wird durch Messungen des gestrahlten Störspektrums sowie der transienten Schaltcharakteristik bestätigt.

## 1.2 Gliederung der Arbeit

Die vorliegende Arbeit gliedert sich in die folgenden Kapitel: Das **zweite Kapitel** liefert einen Überblick über Grundlagen der Leistungselektronik und der elektromagnetischen Verträglichkeit. Es schließt mit einer Übersicht zum Stand der Technik bezüglich Leistungselektronik als elektromagnetische Störquelle. Neben aufbaubedingten Koppelpfaden wird der Einfluss von transienten Oszillationen auf das Störspektrum diskutiert und das Konzept aktiver Treiber zur EMV-Optimierung vorgestellt.

Das **dritte Kapitel** analysiert das geleitete und gestrahlte Störpotential von WBG-Halbleitern im direkten Vergleich mit Si-IGBTs. Anhand eines beispielhaften DC/DC-Wandlers werden unterschiedliche Einflüsse auf die Störspektren quantitativ verglichen und bewertet. Aus den Ergebnissen werden Vorschläge für das Design der Schaltung sowie die Wahl von passiven Komponenten für die EMV-Optimierung abgeleitet. Des Weiteren wird die Bedeutung der Oszillationen der Kommutierungszelle bezüglich des Störspektrums hervorgehoben.

Dies motiviert das **vierte Kapitel**, in welchem eine Analyse dieser schaltbedingten Effekte erfolgt. Eine Methode zur separaten Analyse des Ein- und Ausschaltverhaltens im Frequenzbereich wird entwickelt. Basierend auf Simulations- und Messergebnissen wird der Kommutierungskreis als Reihenresonanzkreis und die Spannungsflanke als entsprechende Anregung für die kritische Einschaltoszillation definiert. Anhand der analytischen Beschreibung dieses Resonanzkreises wird eine Optimierungsstrategie gefunden, welche zielgerichtet trotz schneller Transienten die Oszillationsanregung kontrolliert und somit minimiert. Entsprechend lassen sich so die Schaltverluste und Störaussendung gleichzeitig reduzieren.

Diese Theorie wird im **fünften Kapitel** simulativ und messtechnisch anhand unterschiedlicher Halbleiter validiert. Für das notwendige Einstellen der Schaltflanken wird zum einen ein  $RC$ -Glied im Gate-Kreis eingesetzt und in einer Doppelpulsschaltung mit Superjunction MOSFET und SiC-Diode erprobt. Zum anderen wird mittels aktivem Treiber und optimiertem Gate-Profil in einem GaN-basierten Brückenweig die Validität der Optimierungstheorie auch für GaN-Transistoren gezeigt. Eine Anleitung zur effizienten Erstellung des optimierten Gate-Profiles wird gegeben. EMV-Messungen bestätigen eine signifikante Störreduzierung im relevanten Frequenzbereich und eine Effizienzverbesserung gegenüber dem konventionellen Schaltverhalten mit konstantem Gate-Widerstand. In einer abschließenden Diskussion werden Aspekte der zeitlichen Verzögerung zwischen der Änderung im Gate-Profil und einer Beeinflussung des transienten Verhaltens, der Reproduzierbarkeit, der Arbeitspunktabhängigkeit sowie der Anwendbarkeit auf SiC-Transistoren angesprochen.

Die Arbeit schließt im **sechsten Kapitel** mit einer Zusammenfassung.



# Kapitel 2

## Allgemeine Grundlagen und Stand der Technik

### 2.1 Überblick

Dieses Kapitel stellt Grundlagen der Leistungselektronik vor, beginnend mit dem Kommutierungskreis. Neben einer grundlegenden Einführung von Leistungshalbleitern wird das reale Schaltverhalten anhand von Messergebnissen diskutiert. Um den Leser für die Herausforderungen des Messens schneller Transienter zu sensibilisieren, wird zusätzlich auf Eigenschaften von Messmitteln in der Leistungselektronik eingegangen.

Diesem Abschnitt folgen Grundlagen der elektromagnetischen Verträglichkeit. Es wird eine Übersicht über leitungsgebundene und feldgebundene Koppelmechanismen gegeben und Gleich- und Gegentaktstörungen werden definiert. Da Messungen in dieser Arbeit ein wichtiger Bestandteil zur Analyse sowie Bestätigung der Theorie sind, wird ebenfalls auf das normgerechte Messen elektromagnetischer Störungen eingegangen.

Abschließend werden beide Themenfelder verknüpft, indem ausgewählte Aspekte der Leistungselektronik als elektromagnetische Störquelle präsentiert werden. Hierbei werden elektromagnetische Wirkungsmechanismen bezüglich des Transistorschaltverhaltens sowie aufbaubedingte Koppelpfade in der Leistungselektronik angesprochen. Das Kapitel schließt mit einer Übersicht zum Stand der Technik der Gate-Ansteuerung zur Beeinflussung des Schaltverhaltens von Leistungshalbleitern ab.

### 2.2 Leistungselektronik

#### 2.2.1 Leistungselektronische Schaltungen

Die meisten leistungselektronischen Systeme haben die Aufgabe, elektrische Energie einer Quelle für einen oder mehrere elektrische, elektronische oder elektromechanische Verbraucher nutzbar zu machen, indem Spannungslevel angepasst oder bestimmte Strom- und Spannungsformen generiert werden. Durch leistungselektronische Systeme können demnach mit Gleich- oder Wechselstrom betriebene Senken und Quellen miteinander gekoppelt werden. Das leistungselektronische System setzt sich dabei aus der leistungselektronischen Schaltung mit passiven Elementen und Leistungsschaltern sowie einer entsprechenden Steuer- bzw. Regeleinheit mit optionalen sicherheitsrelevanten Elementen zusammen [35]. Die leistungselektronischen Schaltungen können in Abhängigkeit der Kommutierungsspannung in

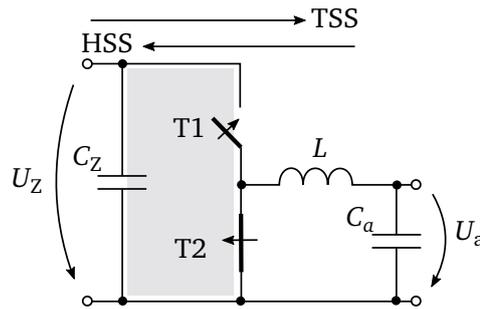


Abbildung 2.1: Brückenweig als leistungselektronische Grundschtaltung.

fremd- und selbstgeführte Schaltungen unterschieden werden [36]. In dieser Arbeit wird der Schwerpunkt auf selbstgeführte Schaltungen gelegt, bei welchen die Kommutierungsspannung weder last- noch quellenabhängig zur Verfügung steht, sondern systemintern meist durch Kondensatoren bereitgestellt wird [36]. Alle selbstgeführten Schaltungen unterliegen dabei dem gleichen Prinzip: Ausgehend von einer niederfrequenten Eingangsspannung oder geglätteten Zwischenkreisspannung wandeln leistungselektronische Schalter diese in eine höherfrequente, pulsformige Spannung um. Aufgrund der Tiefpasscharakteristik sorgt zu- meist ein induktives Bauelement für eine anschließende Stromglättung bzw. ein kapazitives Bauelement für eine Spannungsglättung. Solche Schaltungen finden sich in Form von DC/DC-, DC/AC-, AC/DC- oder AC/AC-Wandlern wieder. Auch wenn in dieser Arbeit ausschließlich DC/DC-Wandler behandelt werden, so sind die erzielten Ergebnisse dennoch auch auf selbst- geführte DC/AC- oder AC/AC-Wandler anwendbar, da die für diese Arbeit entscheidende Kommutierungszelle die Grundlage aller Schaltungen bildet. Dies wird nachstehend genauer gezeigt. Das detaillierte Beschreiben der Funktion der präsentierten Schaltungen steht dabei nicht im Vordergrund.

## Der Brückenweig

Die meisten Topologien von leistungselektronischen Schaltungen basieren auf dem Brücken- zweig oder der Halbbrücke, wobei diese Grundschtaltung selbst bereits einen nichtisolierten DC/DC-Wandler darstellt. Abbildung 2.1 zeigt die entsprechende Schaltung mit idealisierten Bauelementen, wobei eine Energieflussrichtung von der overspannungsseitigen Spannung  $U_z$  zur unterspannungsseitigen Spannung  $U_a$  einem Tiefsetzstellerbetrieb (TSS) und eine Ener- gieflussrichtung von  $U_a$  zu  $U_z$  einem Hochsetzstellerbetrieb (HSS) entspricht. Die Kapazitäten  $C_z$  und  $C_a$  dienen hierbei zur Spannungsglättung.

Für beide Betriebsfälle gilt  $U_z > U_a$  sowie eine komplementäre Schalterstellung vom in diesem Fall zunächst idealen, bidirektionalen Transistoren T1 und T2. Während im HSS- Betrieb die Induktivität  $L$  durch den geschlossenen T2 ihr Magnetfeld aufbaut, gibt diese ihre Energie zusammen mit  $U_a$  über den geschlossenen T1 an  $U_z$  ab. Im TSS-Betrieb wird  $U_a$  über T1 von  $U_z$  gespeist und dabei  $L$  gleichzeitig magnetisiert. Ist T1 offen und T2 geschlossen, wird ein unterbrechungsfreier Ausgangsstrom über die Entmagnetisierung von  $L$  realisiert.

Ein für die Leistungselektronik entscheidender Vorgang ist die Kommutierung, bei welcher der Strom von einem Schalter auf einen anderen übergeht. Hierbei wechselt im belasteten Betrieb der eine Schalter von einem stromführenden in einen ausgeschalteten Zustand, wäh- rend der zweite Schalter aus dem ausgeschalteten Zustand in den stromführenden wechselt.

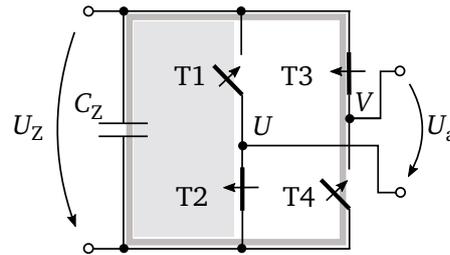


Abbildung 2.2: H-Brücke mit zwei Kommutierungszellen.

Dabei erzwingt die Induktivität einen im Knotenpunkt konstanten Strom. Die Kommutierungszelle aus T1, T2 und  $C_Z$  ist im Wesentlichen entscheidend für diesen Stromübergang und das damit verbundene Schaltverhalten der Leistungshalbleiter.

Da der Brückenweig die elementare Schaltung vieler leistungselektronischer Anwendungen darstellt, findet sich auch die Kommutierungszelle entsprechend häufig wieder, wie nachstehend an konkreten leistungselektronischen Anwendungen schematisch gezeigt werden wird.

### Die PFC-Stufe

Ein typischer Anwendungsbereich für die Leistungselektronik ist das Wandeln von Netzwechselspannung in Gleichspannung, wie für Schaltnetzteile notwendig. Hierbei kann es zu netzgleichrichterbedingten, impulsartigen Ladeströmen aus dem Netz kommen [37], welche laut europaweit geltender Norm EN 61000-3-2 für Verbraucher über 75 W begrenzt werden müssen, um Oberschwingung und somit Verzerrungsblindleistung zu reduzieren. Zusätzlich gilt es, Verschiebungsblindleistung zu minimieren. Der Leistungsfaktor ist ein Maß für die minimierte Blindleistung und kann über eine PFC-Schaltung (Power Factor Correction) eingestellt werden, welche zwischen Netzgleichrichter und Verbraucher geschaltet wird. Die PFC-Stufe regelt hierbei den Strom als sinusförmige Größe, wobei die Phasenlage zur Netzeingangsspannung ebenfalls einstellbar ist. Die PFC-Schaltung basiert meistens auf der identischen Topologie des Brückenweiges mit der Energieflussrichtung des HSS und weist demzufolge ebenfalls die zuvor definierte Kommutierungszelle auf.

### Die H-Brücke

Werden zwei Brückenweige miteinander gekoppelt, wird von einer H-Brücke oder einem Zweipunktumrichter gesprochen. Diese Schaltung ist in der Lage, sowohl als bidirektionaler DC/DC-Wandler als auch als DC/AC- bzw. AC/DC-Wandler zu operieren. Da die Potentiale  $U$  und  $V$  zwischen  $U_Z$  und 0 umgeschaltet werden, ergibt sich der Name Zweipunktumrichter [35]. Abbildung 2.2 zeigt die dazugehörige schematisierte Schaltung. Es ist zu erkennen, dass sich zwei Kommutierungszellen aus T1, T2 und  $C_Z$  sowie T3, T4 und  $C_Z$  ergeben.

### Die dreiphasige Brückenschaltung

Für den Betrieb von elektrischen Drehstrommaschinen wird eine dreiphasige Brückenschaltung benötigt. Diese ist ein DC/AC-Wandler und versorgt für hohe Leistungen aus ei-

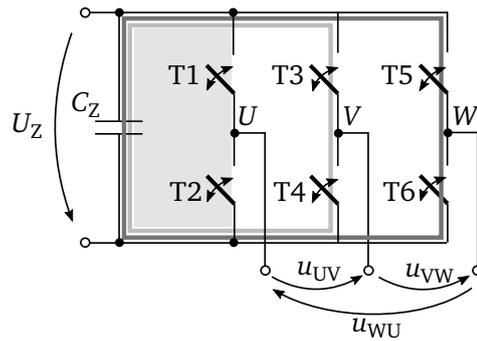


Abbildung 2.3: Dreiphasiger Frequenzumrichter mit drei Kommutierungszellen.

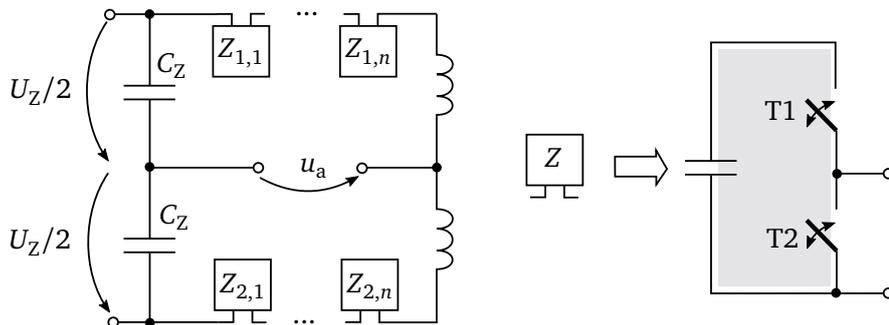


Abbildung 2.4: Einphasiger modularer Multilevelumrichter mit Brückenweig als Zelle.

nem Gleichspannungszwischenkreis eine dreiphasige Wechselspannungslast mit einstellbarer Frequenz. Für die entsprechende Topologie werden drei Brückenweige parallel zur DC-Eingangsspannung geschaltet und geeignete Schaltmuster für die Leistungsschalter gewählt, um sinusförmige Stromverläufe zu generieren [35]. Abbildung 2.3 zeigt einen dreiphasigen Wechselrichter mit den Wechselspannungen  $u_{UV}$ ,  $u_{VW}$  und  $u_{WU}$  und den drei gekennzeichneten Kommutierungszellen. Auch hier finden sich entsprechend drei Kommutierungszellen aus zwei komplementären Schaltern und der Zwischenkreiskapazität  $C_Z$  wieder.

### Der modulare Multilevelumrichter

Für höhere Spannungs- und Leistungsklassen, wie beispielsweise in modernen Mittelspannungsanwendungen im Bereich der Wind- und Solarenergie, bedarf es oft einer Erweiterung der Grundschaltungen, da die Leistungsschalter die geforderten Ströme und Spannungen unter Umständen nicht tragen können oder zu teuer sein würden [38]. Gleichzeitig werden Netzurückwirkungen für Hochleistungsanwendungen zu einem kritischen Faktor. Multilevelumrichter, wie die NPC-Schaltungen (neutral point diode clamped) mit ausgangsseitig mehr als zwei einstellbaren Spannungsleveln sind in der Lage, durch den Einsatz mehrerer Schalter mit geschickter Verschaltung diesen Herausforderungen zu begegnen. Mit den gleichen Schaltern wird so eine größere Spannungsfestigkeit des Gesamtsystems erreicht [35], [39]. Modulare Multilevelumrichter bieten einen Vorteil in Bezug auf reduzierte Bauteilanzahl gegenüber den NPC-Multilevelumrichtern [38]. Sie bestehen aus mehreren Zellen, wobei jede Zelle entweder ein Brückenweig oder eine H-Brücke sein kann (siehe Abbildung 2.4) [39].

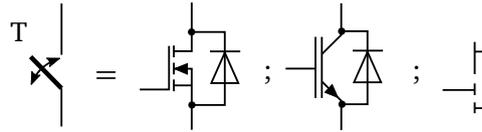


Abbildung 2.5: Idealisierter Schalter T entspricht einem MOSFET oder IGBT mit intrinsischer bzw. separater antiparalleler Diode oder eMode HEMT.

Der modulare Aufbau bietet den Vorteil einer sehr guten Skalierbarkeit sowie der Möglichkeit, über geeignete Ansteuerverfahren Netzurückwirkungen auf ein Minimum zu reduzieren und somit den Netzfilter unter Umständen vollständig zu eliminieren [39]. Durch diesen modularen Aufbau aus den vorgestellten Grundschaltungen sind auch hier die Kommutierungszellen wiederzufinden.

## 2.2.2 Leistungshalbleiter

Während im vorangegangenen Abschnitt die leistungselektronischen Schalter als ideal dargestellt wurden, sind diese in der Realität aktive oder passive Leistungshalbleiter oder eine Kombination aus beiden (siehe Abbildung 2.5). Hierbei ist die Leistungsdiode als passiver Schalter oft antiparallel zu einem aktiven Transistor, wie dem MOSFET (Metal Oxide Semiconductor Field Effect Transistor) oder dem IGBT (Insulated Gate Bipolar Transistor). Im Wesentlichen unterscheidet sich ein reales Leistungselektronikbauelement vom idealen Schalter durch ein verlustbehaftetes Durchlassverhalten sowie eine endliche Schaltzeit, welche ebenfalls zu Verlusten führt. Das Sperrverhalten kann im Nennbetrieb weitestgehend als ideal betrachtet werden.

Im Folgenden soll auf diese für die Arbeit wichtigen realen Bauelemente und vor allem auf deren dynamische Eigenschaften eingegangen werden. Die Leistungsdiode und der MOSFET bilden hierbei den Schwerpunkt dieses Abschnittes, wobei der IGBT sowie der eMode (Enhancement Mode) HEMT (High Electron Mobility Transistor) vergleichend vorgestellt werden. Hierbei geht es jedoch ausschließlich um eine Verhaltensbetrachtung und weniger um eine detaillierte physikalische Analyse.

### Leistungsdiode

In den meisten Fällen muss die Leistungsdiode in der Lage sein, relativ hohe Spannungen zu sperren und große Ströme zu leiten, was sie von der Signaldiode unterscheidet [40]. Hierfür ist die Si (Silizium)-Leistungsdiode aus drei Bereichen aufgebaut. Zwischen das p-Gebiet (Anode) und das  $n^+$ -Gebiet (Kathode) wird ein  $n^-$ -Gebiet gebracht, welches im Vergleich zu den Außengebieten eine schwächere Dotierung aufweist. Dies ist ansatzweise vergleichbar mit einer intrinsischen (i) Dotierung, weshalb sich der Name pin-Diode etabliert hat [41]. Die gute Stromtragfähigkeit wird durch die Ladungsträger aus den hochdotierten Randbereichen gewährleistet, welche die  $n^-$ -Zone im Fall einer positiven Spannung in Durchlassrichtung mit Ladungsträgern überschwemmen [40]. Der schematische Querschnitt einer pin-Diode mit zugehörigem Schaltsymbol ist in Abbildung 2.6 dargestellt.

Charakteristische statische Größen einer Diode sind in Durchlassrichtung die Durchlassspannung  $U_F$  und der Durchlassstrom  $I_F$ . In Sperrrichtung wird das Diodenverhalten durch

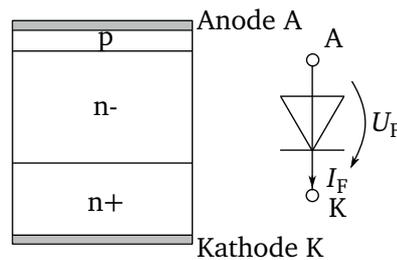


Abbildung 2.6: Querschnitt einer pin-Diode mit entsprechendem Schaltsymbol (vergl. [41]).

die Durchbruchspannung  $U_{BR}$  und den Sperrstrom  $I_R$  im  $\mu A$ -Bereich beschrieben [41].

Im dynamischen Verhalten sind die Schnelligkeit der Diode und die Speicherladung  $Q_{RR}$  von Interesse. Ein niedriger Wert für  $Q_{RR}$  führt zu Dioden mit schnellen Schalteigenschaften. Gleichzeitig steht eine kleine  $Q_{RR}$  einer niedrigen Durchlassspannung entgegen. Durch eine geringe Trägerlebensdauer (niedrige Speicherladung) nimmt  $U_F$  zu [41], was beim Dioden-Design zu einem Optimierungsproblem führt.

$Q_{RR}$  beeinflusst maßgeblich das Ausschaltverhalten der Diode und sorgt für eine Rückstromspitze am Ende dieser Phase, was als Reverse Recovery Verhalten bezeichnet wird. Dies ist eine typische Charakteristik des bipolaren Bauelementes, da die Speicherladung nach der Leitphase ausgeräumt werden muss. Erst während dieser Phase nimmt die Diode Sperrspannung auf. Vor allem die Stromform während dieser letzten Phase ist von Interesse. Abhängig vom verwendeten Diodendesign kann es zu sehr steilen Stromflanken kommen. Diese Eigenschaft wird als „snappy“ bezeichnet und sollte vermieden werden. Ein weiches Ausschalten mit einer nicht-sprunghaften Stromänderung wird als „soft“ bezeichnet. Eine allgemeingültige Definition für eine weiche Diode lautet: „Eine Diode zeigt ein Soft-Recovery-Verhalten, wenn unter allen für die Anwendung relevanten Bedingungen in einer anwendungsnahen Schaltung keine Überspannung auftritt, die durch einen Rückstromabriss der Diode verursacht wird.“ [41]

Anders als die Einschaltverluste können die Dioden-Ausschaltverluste bei der Verlustleistungsbestimmung nicht ohne weiteres vernachlässigt werden. Diese werden unter anderem maßgeblich durch  $Q_{RR}$  erzeugt, wie in [41] gezeigt. Darüber hinaus erzeugt das Rückstromverhalten der bipolaren Diode zusätzliche Verluste an dem schaltenden Element, auf welches der Strom und damit auch die Rückstromspitze kommutiert. Dies ist meistens ein Transistor. Hieraus ist ersichtlich, dass die Reduzierung der Rückstromspitze der Diode bei deren Auslegung ein Optimierungsparameter ist. Über diesen können die Verluste sowohl in der Diode als auch im zweiten Kommutierungselement reduziert werden. Schottky-Übergänge können keine Löcher injizieren und sind daher ein vielversprechender Ansatz für die Anodenoptimierung. Ein weiches Abschalten der Diode ist möglich. Unterschiedliche Ausführungsformen dieses Ansatzes sind unter anderem die MPS-(Merged Pin-Schottky) und die TOPS-(Trench Oxide Pin Schottky) Diode. Es gibt noch weitere Ansätze, schnelle Dioden zu optimieren, welche beispielsweise in [41] beschrieben sind. Aufgrund ihrer großen Bedeutung für leistungselektronische Schaltungen mit schnellen Schaltvorgängen und somit für diese Arbeit, soll abschließend auf die Schottky-Diode eingegangen werden.

Durch die unipolare Eigenschaft der Schottky-Diode existiert keine Speicherladung und es ist lediglich eine kapazitive Umladung der Sperrschicht für den Übergang von einem Schaltzustand zum anderen nötig. Somit eignet sich diese Diode für hohe Schaltfrequenzen. Hingegen nimmt der Widerstand der Mittelzone bei der Auslegung für hohe Sperrspannungen stark

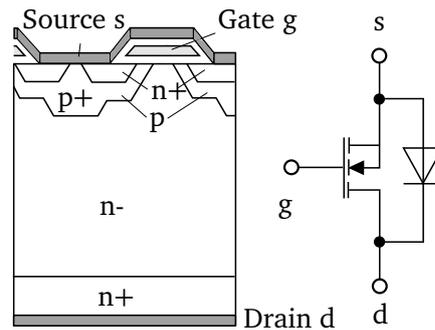


Abbildung 2.7: Querschnitt eines vertikalen MOSFET mit entsprechendem Schaltsymbol (vergl. [41]).

zu, weshalb Si-Schottky-Dioden bis etwa 100 V eingesetzt werden. Für höhere Sperrspannungen bei gleichzeitig kleinerem Widerstand bieten sich alternative Halbleitermaterialien wie SiC (Siliziumkarbid) an. Diese weisen einen größeren Bandabstand auf und werden daher als WBG (Wide Band Gap) Materialien bezeichnet [42]. Durch diese wird die Möglichkeit gegeben, Bauelemente für die gleiche Sperrspannung um den Faktor 10 dünner auszulegen als Si-Bauelemente, bei gleichzeitig höherer Dotierung [41]. Zusätzlich zum verbesserten Durchlass- und Ausschaltverhalten weisen die kleineren Bauteile kleinere intrinsische Bauteilkapazitäten auf, was ebenfalls einen positiven Einfluss auf die Schaltgeschwindigkeit hat [43]. SiC-Dioden stellen entsprechend eine verlustarme Alternative mit verbessertem Schaltverhalten zu den Si-Dioden dar. Die Wahl der passenden Diode ist für die Gesamteffizienz bestimmter Schaltungen von großer Bedeutung, da Diodenverluste einen hohen Anteil an den Gesamtverlusten in einigen leistungselektronischen Schaltungen ausmachen können [40].

## MOSFET

Der MOSFET ist ein aktiver leistungselektronischer Schalter, welcher aufgrund seiner geringen Ansteuerungsverluste sowie schnellen Schalteigenschaften ein wesentliches Bauelement in der Leistungselektronik ist. Eine p-Wanne trennt das n-Gebiet der Source von dem n-Gebiet des Drain. Durch das Aufbringen von Metallisierungen auf dem oberen und unteren n<sup>+</sup>-Gebiet ergeben sich die beiden Kontakte Source s und Drain d, wie in Abbildung 2.7 zu sehen. Mittels isoliertem Gate-Kontakt über dem Bereich des Kanals im p-Gebiet wird die Leitfähigkeit des MOSFETs gesteuert. Entgegen einer lateralen Anordnung führt die vertikale Struktur von Drain und Source insbesondere bei niedrigen Spannungsklassen zu einem MOSFET mit erhöhter Stromtragfähigkeit. Durch eine niederohmige Anbindung des Source-Kontaktes an das p-Gebiet werden die unerwünschten Eigenschaften des parasitär enthaltenen npn-Transistors umgangen. Sie führt außerdem zur Bildung einer pin-Diodenstruktur aus p-Wanne, n<sup>-</sup>-Gebiet und dem n<sup>+</sup>-Substrat. Eine intrinsische, antiparallele Freilaufdiode steht somit zur Verfügung, hat jedoch oft aufgrund von hoher Speicherladung die bereits oben angesprochenen ungeeigneten Abschalteigenschaften [41], [44]. Durch das Anlegen einer positiven Spannung zwischen Gate und Source  $u_{gs}$  bildet sich ein leitender n-Kanal mit einem Elektronenüberschuss im sonst akzeptordominierten p-Gebiet aus und verbindet Source und Drain elektrisch. Die Gate-Source-Spannung, bei welcher die Elektronenkonzentration der Akzeptorkonzentration entspricht, wird als Schwellspannung  $U_T$  bezeichnet. Wenn  $u_{gs} > U_T$  gilt, entsteht zwischen Source und Drain ein leitender Kanal und der MOSFET ist im leitenden Zustand. Für Verarmungstypen ist  $U_T < 0$ . Somit ist der MOSFET selbstleitend

(normally-on) und muss mit einer negativen Gate-Source-Spannung  $u_{gs} < U_T$  aktiv ausgeschaltet werden. Im Falle von Anreicherungstypen ist  $U_T > 0$  und das Bauelement ist für  $u_{gs} = 0$  ausgeschaltet (normally-off). Entgegen dem Aufbau mit p-Wanne und leitfähigem n-Kanal können MOSFETs mit einer n-Wanne aufgebaut sein, welche zwei p-Gebiet trennt. Im leitenden Zustand kommt es so zur Ausbildung eines p-Kanals. Aufgrund der höheren Elektronen-Beweglichkeit und der erhöhten Sicherheit eines normally-off-Bauelementes gegenüber einem normally-on-Bauelement, werden in Leistungselektronikanwendungen meist MOSFETs vom n-Kanal-Anreicherungstyps eingesetzt. Daher kommen diese in dieser Arbeit ebenfalls zum Einsatz.

Im eingeschalteten Zustand wird der Widerstand  $R_{ds,on}$  maßgeblich durch die Länge und Weite sowie die Ladung des Inversionskanals  $Q_s$  bestimmt. Da  $Q_s$  von der Gate-Spannung abhängig ist, ist es möglich, über  $u_{gs}$  den Durchlasswiderstand  $R_{ds,on}$  zu beeinflussen [41], [45]. Eine Verbesserung von  $R_{ds,on}$  für Spannungsbereiche  $< 100V$  und somit der Durchlassverluste wird durch eine vertikale Orientierung des Gates erzielt, wodurch sich ebenfalls ein vertikaler Kanal ergibt. Der entsprechende MOSFET wird *Trench-MOS* genannt [41].

Die Anforderungen an moderne Leistungs-MOSFETs sind anwendungsabhängig durch eine hohe Sperrfestigkeit von bis zu 800 V, geringe Durchlass-, Ein- und Ausschaltverluste, einfache Ansteuerung, hohe Schaltfrequenzen, Überlastfähigkeit und geringe Kosten charakterisiert. Eine hohe Sperrspannung wird durch eine niedrige Dotierung sowie große Weite der Driftzone erreicht. Dem steht der Wunsch nach einem geringen Durchlasswiderstand entgegen, welcher durch eine hohe Dotierung und geringe Weite der Driftzone erreicht wird [40]. Dieser exponentielle Zusammenhang zwischen dem Durchlasswiderstand  $R_{ds,on}$  und der Sperrspannung  $U_{BD}$  ist gegeben durch

$$R_{ds,on} \propto U_{BD}^{2.5} \quad (2.1)$$

und führt durch die exponentielle Abhängigkeit zu dem „unipolar-Limit“ [41], [44].

Durch die Entwicklung eines grundlegend neuen Konzeptes wird dieses theoretische unipolar-Limit umgangen. Die Auslegung von MOSFETs für den Hochvoltbereich ist so möglich. Diese neue Technologie der Kompensationstruktur wurde unter dem Namen CoolMOS™ vorgestellt [46]. Die entsprechenden Bauelemente werden im Allgemeinen als *Superjunction-MOSFETs* (SJ) bezeichnet [41]. Die zum Teil deutlich verbesserte Leitfähigkeit bei gleichzeitig hohen Sperrspannungen wird erreicht, indem die Dotierung in der n-Driftregion stark erhöht wird. Um einer verminderten Sperrfähigkeit entgegenzuwirken, werden vertikale p-Regionen in das Substrat gebracht, welche nicht zur Leitfähigkeit beitragen, im Sperrfall jedoch die größere Dotierung der n-Region kompensieren [46]. Abbildung 2.8 zeigt den Querschnitt eines SJ-MOSFET mit CoolMOS™ Technologie. Die n-Dotierung ist direkt proportional zum Leitwert der n-Region, welche den Gesamtwiderstand bestimmt. Der Anteil des Driftzonenwiderstandes am Gesamtwiderstand eines 600 V Leistungs-MOSFETs liegt bei etwa 95 %. Durch die Kompensationsladungen können nun sehr hohe Dotierungen und somit hohe Leitwerte erreicht werden. Der Vorteil des Superjunction-MOSFETs ist abhängig von der Spannungsebene unterschiedlich stark ausgeprägt und bringt vor allem für hohe Spannungen ab 400 V entscheidende Vorteile [41].

Weiterhin kann der MOSFET hinsichtlich seiner intrinsischen Freilaufdiode optimiert werden. Die Herausforderung hierbei liegt in der Tatsache, dass eine Optimierung der Diode zur Verschlechterung der MOSFET-Eigenschaften führen würde. Vor allem Trench-MOSFETs zei-

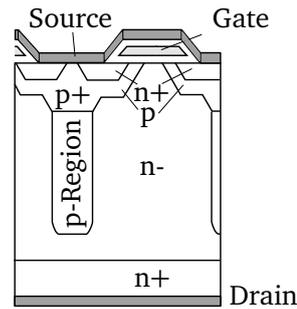


Abbildung 2.8: Querschnitt eines Superjunction-MOSFETs mit eingebrachter p-Region [41].

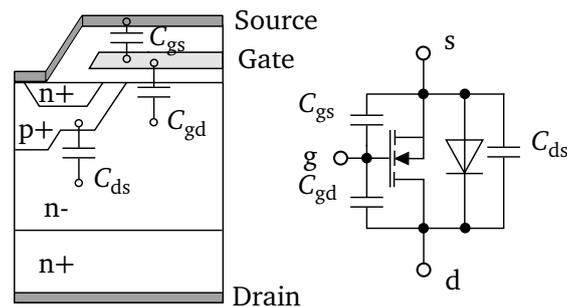


Abbildung 2.9: Parasitäre Halbleiterkapazitäten zwischen den Kontakten Gate, Drain und Source.

gen hier jedoch durch ihre charakteristische Gate-Anordnung vielversprechendes Potential. Ohne die Dotierung oder die Chipdicke zu verändern, kann durch die hohe Kanaldichte ein erhöhter Elektronenstrom und somit eine reduzierte Speicherladung gewährleistet werden, was die Rückstromspitze deutlich reduziert und eine weiche Stromcharakteristik sicherstellt [41].

Entsprechend der Struktur ergeben sich für MOSFETs charakteristische Eigenschaften, welche das *Schaltverhalten* entscheidend beeinflussen. Vor allem bauteilinterne parasitäre Kapazitäten, welche sich zwischen den unterschiedlichen Potentialen im Bauelement aufbaubedingt ergeben, sind von entscheidendem Interesse. Abbildung 2.9 zeigt die physikalische Anordnung im Querschnitt eines MOSFETs sowie die Anordnung der Kapazitäten im Ersatzschaltbild [41], [44]. Bedingt durch die Nähe von Gate zu Source ist die Gate-Source-Kapazität  $C_{gs}$  die größte im MOSFET auftretende Kapazität. Durch die Isolierung mittels  $\text{SiO}_2$  (Siliziumdioxid) ist diese Kapazität sperrspannungsunabhängig und liegt für einen beispielhaften MOSFET mit einer nominellen Sperrspannung von 650 V und einer Stromtragfähigkeit von 20 A in der Regel in der Größenordnung von mehreren hundert pF. Einen vernachlässigbaren Anteil an  $C_{gs}$  bilden des Weiteren die Kapazitäten zwischen dem Gate und dem  $n^+$ -Gebiet des Source-Gebietes sowie dem Gate und dem  $p^+$ -Kanalgebiet [40].

Die Gate-Drain-Kapazität  $C_{gd}$  ergibt sich aus der Reihenschaltung der Oxidkapazität  $C_{ox}$  und der Kapazität der Raumladungszone im  $n^-$ -Gebiet. Da die Raumladungszone spannungsabhängig ist, ist  $C_{gd}$  ebenfalls spannungsabhängig. Für den gleichen beispielhaften MOSFET ändert sich  $C_{gd}$  von wenigen pF bei hohen Spannungen auf einige 100 pF bei kleinen Sperrspannungen.  $C_{ox}$  wird durch das Dielektrikum der isolierenden Oxidschicht zwischen dem Gate-Anschluss und dem Halbleitermaterial gebildet und ist ausschließlich geometrieabhängig [47].

Zwischen Source und Drain ist eine parasitäre pn-Diode vorhanden. Für den Fall der Rückwärtsleitung muss eine Diffusionskapazität berücksichtigt werden [47]. Im sperrenden Zustand definieren die geometrischen Abmaße der Raumladungszone eine Sperrschichtkapazität zwischen Drain und Source. Da die Raumladungszone von der Drain-Source-Spannung abhängt, muss auch eine Spannungsabhängigkeit der Drain-Source-Kapazität  $C_{ds}$  berücksichtigt werden. Diese ändert sich für den gleichen beispielhaften MOSFET von einigen 10 pF bei hohen Spannungen und großer Raumladungszone auf einige 100 pF bei kleinen Sperrspannungen und kleiner Raumladungszone [47].

Da diese Kapazitäten nicht direkt gemessen werden können, werden in Datenblättern die äquivalente Ausgangs-, Eingangs- und Rückwärtskapazität  $C_{oss}$ ,  $C_{iss}$ ,  $C_{rss}$  angegeben. Die Messung erfolgt mittels Stromquellen-Schaltungen, die in [47] angegeben sind. Über die nachstehenden Zusammenhänge, lassen sich die einzelnen parasitären Kapazitäten zurückrechnen [151].

$$C_{oss} = C_{gd} + C_{ds} \quad (2.2)$$

$$C_{iss} = C_{gd} + C_{gs} \quad (2.3)$$

$$C_{rss} = C_{gd} \quad (2.4)$$

Vor dem Hintergrund, dass  $C_{gd} \ll C_{ds}$  und  $C_{gs}$ , können die Kapazitätsgleichungen (2.2)-(2.4) vereinfacht werden zu:

$$C_{oss} \approx C_{ds} \quad (2.5)$$

$$C_{iss} \approx C_{gs} \quad (2.6)$$

$$C_{rss} = C_{gd} \quad (2.7)$$

Die parasitären Kapazitäten bestimmen die Schaltgeschwindigkeit maßgeblich. In [41] wird die Grenze der maximalen Schaltfrequenz  $f_{sw,m}$  über die Zeitkonstante von Gate-Widerstand  $R_g$  und die Eingangskapazität  $C_{iss}$  durch

$$f_{sw,m} = \frac{1}{2\pi \cdot C_{iss} \cdot R_g} \quad (2.8)$$

bestimmt. Hierbei ist zu beachten, dass sich  $R_g$  aus dem Package-internen und dem schaltungsbedingten externen Gate-Widerstand zusammensetzt ( $R_g = R_{g,int} + R_{g,ext}$ ). Das dynamische Ein- und Ausschaltverhalten ist jeweils idealisiert in Abbildung 2.10a und 2.10b dargestellt und gelten unter der Annahme einer induktiven Last  $L$ , wie sie in den meisten praktischen Anwendungen vorkommt, mit Freilaufdiode  $D_f$  (siehe Abbildung 2.10c). Beide Schaltvorgänge lassen sich in je drei charakteristische Zeiten einteilen: die Verzögerungszeit, Anstiegszeit und Fallzeit, welche aufsummiert die entsprechende Schaltzeit ergeben.

Die MOSFET-Einschaltzeit  $t_{on,M}$  ist die Summe aus der Einschaltverzögerungszeit  $t_d$ , der Stromanstiegszeit  $t_{ri}$  und der Spannungsfallzeit  $t_{fu}$  [41]

$$t_{on,M} = t_d + t_{ri} + t_{fu} \quad (2.9)$$

und gibt die benötigte Zeit für den gesamten Einschaltvorgang an. Die MOSFET-Ausschaltzeit  $t_{off,M}$  ist die Summe aus der verzögernden Speicherzeit  $t_{s,M}$ , der Spannungsanstiegszeit  $t_{ru}$

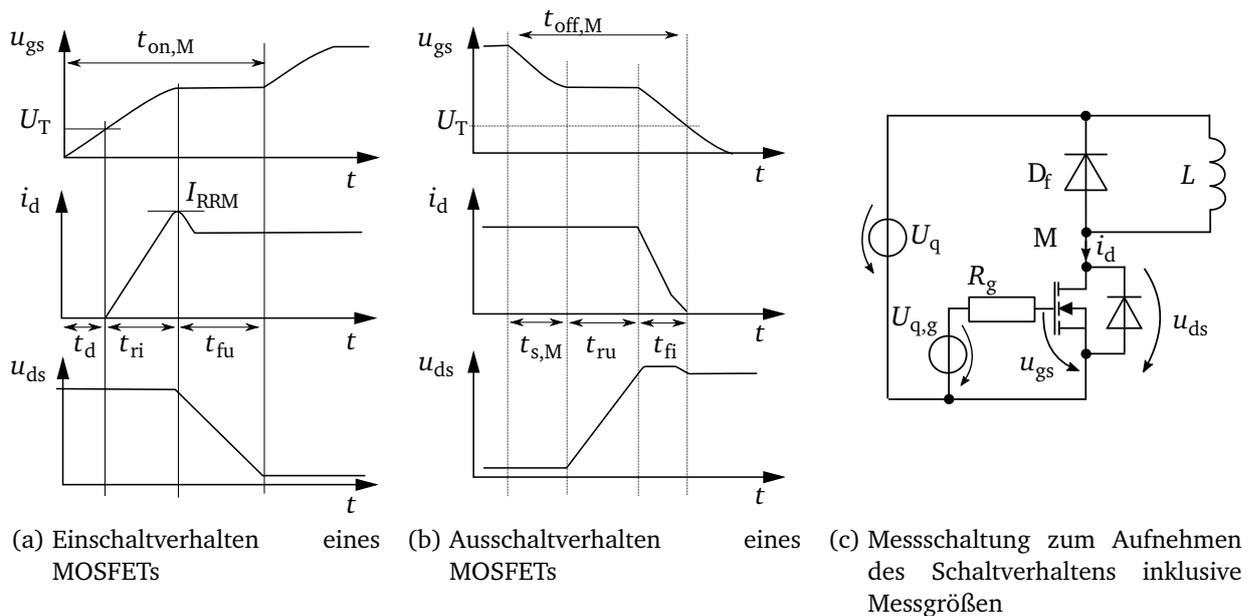


Abbildung 2.10: Idealisertes Ein- und Ausschaltverhalten eines MOSFETs [41] mit korrespondierender Messschaltung.

und der Stromfallzeit  $t_{fi}$  [41]

$$t_{off,M} = t_{s,M} + t_{ru} + t_{fi}. \quad (2.10)$$

und gibt die benötigte Zeit für den gesamten Ausschaltvorgang an.

Der MOSFET ist kurz vor dem Einschalten im sperrenden Zustand. Die Gate-Spannung  $u_{gs}$  ist null und liegt somit unterhalb von  $U_T$ . Der Drain-Strom  $i_d$  ist ein Sperrstrom von wenigen  $\mu A$ . Die Drain-Source-Spannung entspricht der Sperrspannung und  $C_{ds}$  sowie  $C_{gd}$  sind auf die Sperrspannung aufgeladen. Der Einschaltvorgang beginnt mit dem Anstieg der Gate-Spannung. Die Gate-Spannung benötigt  $t_d$  um auf das Niveau von  $U_T$  anzusteigen. Im Anschluss geht der Halbleiter in den leitenden Zustand über und der Drain-Strom benötigt  $t_{ri}$ , um auf sein Maximum anzusteigen. Während der Zeiten  $t_d$  und  $t_{ri}$  wird  $C_{gs}$  über den Gate-Strom geladen. Die Stromüberhöhung am Ende von  $t_{ri}$  ergibt sich aus der Rückstromspitze  $I_{RRM}$  und ist den Ladungsträgern der Freilaufdiode zuzuschreiben. Erst wenn die Freilaufdiode keinen Laststrom mehr führt und die Rückstromspitze erreicht ist, kann diese Sperrspannung aufnehmen und  $u_{ds}$  am MOSFET kann fallen. Hierbei wird  $C_{gd}$  umgeladen und die Ladung der Sperrschichtkapazität  $C_{ds}$  wird abgebaut. Die konstante Gate-Source-Spannung in dieser Phase wird als Miller-Plateau bezeichnet. Nachdem die Sperrspannung vollständig abgebaut ist, ist der Einschaltvorgang abgeschlossen und über dem Bauelement liegt nur noch die Durchlassspannung  $U_{on}$  an [41].

Beim Ausschaltvorgang fällt zunächst  $u_{gs}$  auf das Niveau des Miller-Plateaus. Hierbei wird die Eingangskapazität  $C_{iss}$  über das Gate in der Zeit  $t_{s,M}$  entladen. Analog zum Einschalten wird die Länge des Miller-Plateaus durch die Anstiegszeit der Spannung und somit von der Aufladezeit von  $C_{gd}$  bestimmt. Erst wenn der MOSFET die gesamte Sperrspannung von der Diode übernommen hat, kann der Strom auf die Diode kommutieren, was zur fallenden

Drain-Stromflanke führt, und  $C_{gs}$  wird vollständig entladen. Zu diesem Zeitpunkt wird der Kanal im MOSFET abgebaut, bis dieser am Ende der Stromflanke geschlossen ist und die Gate-Source-Spannung unterhalb von  $U_T$  fällt, wodurch der MOSFET sperrt. Während der fallenden Stromflanke kommt es zu einer Überspannungsspitze, welche sich zusammensetzt aus der Einschaltspannungsspitze der Freilaufdiode und einem induktiven Spannungsabfall an parasitären Induktivitäten im Strompfad aufgrund der Stromänderung [41].

Die Dauer des Schaltens lässt sich über die Auf- und Entladung der Kapazitäten steuern, was über den externen Gate-Widerstand in gewissen Grenzen einstellbar ist. Die Schaltgeschwindigkeiten bestimmen im Wesentlichen die Schaltverluste, welche durch das gleichzeitige Auftreten von hohen Spannungen und großen Strömen während der Schaltphasen entstehen [41].

Der prinzipielle Verlauf der Schaltkurven ist für die unterschiedlichen MOSFET-Typen ähnlich. Jedoch bedeutet die kleinere Ausgangskapazität eines CoolMOS™ weniger gespeicherte Energie und damit geringere Verluste am Ansteuerkreis mit Gate-Widerstand. Gleichzeitig führen die Anordnung der Dotierungssäulen und die damit verbundenen Driftströme der Majoritätsladungsträger beim Ausschalten zu einem deutlich reduzierten Wärmeeintrag im Chip [40]. Dies lässt wiederum höhere Schaltfrequenzen zu. Die Schaltzeiten für das Ausschalten hängen lediglich von den Gate-Kapazitäten und der Gate-Treiberleistung ab. Die Einschaltzeiten verhalten sich ähnlich. Somit ist das Kompensationsbauelement der schnellste Si-Hochvoltschalter auf dem Markt. Die Grenzen dieser Technologie ergeben sich aus dem Herstellungsprozess. Höhere Dotierungen bei gleichzeitig kleinerem Abstand zwischen den p- und n-Gebieten sind aus Sicht der Lithographie nur noch schwer umsetzbar [40].

Kompensations-MOSFETs eignen sich sehr gut für moderne, kompakte Schaltnetzteile aufgrund ihrer geringen Schaltverluste und hohen Stromtragfähigkeit. Dadurch können das Kühlsystem reduziert und hohe Schaltfrequenzen ( $\geq 100$  kHz) umgesetzt werden. Damit verbunden verringert sich der Platzbedarf für passive Elemente, was zu einem kompakten Schaltnetzteildesign sowie hoher energetischer Effizienz und reduzierten Kosten führt [40]. Das reale Schaltverhalten kann von den hier dargestellten idealen Schaltverläufen abweichen, was zu einem späteren Zeitpunkt anhand von Messergebnissen genauer erläutert wird.

## IGBT

Der IGBT ist in seiner wesentlichen Funktionsweise vergleichbar mit dem MOSFET. Er besitzt zwei Leistungsanschlüsse (Kollektor c und Emitter e) sowie einen Gate-Anschluss G zum Ein- und Ausschalten des Bauelements. Im Gegensatz zum MOSFET wird im einfachsten Fall das  $n^+$ -Gebiet durch ein p-Gebiet ersetzt. Diese veränderte Struktur führt zu einem parasitären pnp-Transistor, wobei der Kollektor-Anschluss C des IGBTs dem physikalischen Emitteranschluss E' des pnp-Transistors entspricht [41]. Somit vereint dieses Bauteil die Vorteile der verlustarmen Ansteuerung eines MOSFET mit den geringen Durchlassverlusten eines Bipolartransistors für größere Ströme und eignet sich auch für Hochleistungsanwendungen ab einigen kW [36] bei gleichzeitig großer Sperrspannung. Der IGBT hat vor allem durch das bessere Durchlassverhalten bei hohen Spannungen und Strömen die MOSFETs für den Einsatz in Anwendungen mit Zwischenkreisspannungen größer als 600 V verdrängt.

Die intrinsische antiparallele Bodydiode des MOSFET ist durch die zusätzliche p-Schicht und die sich so bildende zusätzliche anti-serielle Diode in einem IGBT blockiert. Das statische Verhalten eines IGBTs in Durchlassrichtung entspricht durch den zusätzlichen pn-Übergang

eher dem einer Diode und es tritt eine charakteristische Schleusenspannung auf. Wie beim MOSFET wird erst eine positive Gate-Emitter-Spannung  $u_{ge}$ , welche größer als die Schwellenspannung  $U_T$  des IGBTs ist, zu einem Einschalten führen. Auch das dynamische Ein- und Ausschaltverhalten ähnelt im Wesentlichen dem bereits beim MOSFET diskutierten Verhalten. Eine Ausnahme stellt die Stromsteilheit beim Ausschalten dar, welche über den Gate-Widerstand nur begrenzt einstellbar ist. Hinzu kommt beim Ausschalten ein für den IGBT typischer Tailstrom, welcher durch eine maximale Amplitude  $I_{tail}$  und eine typischerweise recht lange Abklingzeit  $t_{tail}$  von bis zu einigen  $\mu s$  charakterisiert wird. Dies führt zu zusätzlichen Ausschaltverlusten aufgrund der zu diesem Zeitpunkt bereits anliegenden Sperrspannung [41]. Entsprechend ist der IGBT verglichen zu MOSFETs weniger für Anwendungen mit großen Schaltfrequenzen geeignet.

### GaN eHEMT

Analog zu den SiC-Dioden sind Leistungstransistoren auf Basis des WBG-Materials GaN (Galliumnitrid) die aktuellste Entwicklungsstufe im Spannungsbereich  $< 1$  kV. 2009 hat EPC (Efficient Power Conversion Corporation) den ersten eGaN FET (enhancement-mode Galliumnitride Field Effect Transistor) auf Silizium vorgestellt, welcher speziell als Ersatz für herkömmliche Leistungs-MOSFETs entwickelt wurde [48]. Hierbei bedeutet *enhancement-mode*, dass es sich um ein normally-off Bauteil handelt. Die Bezeichnung FET verdeutlicht bereits, dass es dem MOSFET in seinem Verhalten ähnelt und ebenfalls über eine Gate-Source-Spannung verlustarm angesteuert werden kann. Häufig ist auch die Bezeichnung eHEMT (enhancement-mode High Electron Mobility Transistor) gebräuchlich, welche dem zugrundeliegenden physikalischen Prinzip gerecht wird. Anders als beim Si-Transistor ist nicht ein leitender Kanal in einer dotierten Siliziumschicht, sondern ein zweidimensionales Elektronengas (2DEG) zwischen einer AlGaN (Aluminium Galliumnitrid) und einer GaN-Schicht für die Leitfähigkeit verantwortlich, welches sich durch seine sehr hohe Elektronenmobilität auszeichnet [48]. Dieses 2DEG schließt den Drain- mit dem Source-Anschluss kurz, wenn zwischen Gate und Source eine positive Spannung größer der Schwellenspannung angelegt wird. Somit befindet sich der Transistor im leitenden Zustand.

GaN-Transistoren zeigen sowohl ein optimiertes Durchlassverhalten als auch eine reduzierte Gate-Ladung. Da so geringere Ströme im Gatekreis fließen, entstehen geringere Ansteuerungsverluste am Gate-Widerstand und im Gate-Treiber. Durch die sehr kleinen Gate-Kapazitäten können zudem sehr steile Schaltflanken realisiert werden, welche zusätzlich die Schaltverluste senken. Bipolare Effekte, wie ein Tailstrom oder eine speicherladungsbedingte Überstromspitze, gibt es nicht. Es existieren jedoch noch immer die aufbaubedingten und spannungsabhängigen Bauteilkapazitäten [48], weshalb das Schaltverhalten dem des MOSFETs identisch ist. Ähnlich wie der MOSFET ist der eMode-GaN-Transistor rückwärts leitfähig und zeigt hierbei eine Diodencharakteristik. Auch wenn hier kein physikalischer pn-Übergang vorhanden ist, wird verallgemeinert in Analogie zum Si-MOSFET von einer Bodydiode gesprochen, wobei die Rückwärtsleitung ausschließlich im 2DEG stattfindet und somit keine Speicherladung vorhanden ist. Das Durchlassverhalten in Rückwärtsrichtung ist durch die Gate-Source-Spannung beeinflussbar, wobei mit größerem  $u_{gs}$  die Durchlassverluste sinken und die Charakteristik ein ohmsches Verhalten aufweist [48]. Entsprechend ist der eGaN HEMT für den bidirektionalen Betrieb sehr gut geeignet und eine zusätzliche Freilaufdiode, wie sie für die Si-IGBTs eingesetzt wird, ist nicht mehr notwendig.

## Ausblick

Prof. Kolar präsentierte in [49] eine Technologie-S-Kurve, nach welcher die Technologie der Superjunction-MOSFETs sowie Schaltungstopologien der Leistungselektronik vor 2015 so weit ausgereizt sein sollten, dass nur durch einen Paradigmenwechsel ein weiterer signifikanter Technologiesprung erreicht werden kann. Diesen Paradigmenwechsel sah er vor allem in der verstärkten Optimierung von passiven Bauelementen sowie fortschrittlichen Designkonzepten von Gesamtsystemen. Weiterhin werden Wide Bandgap (WBG) Halbleiter, wie GaN- und SiC-Bauelemente, die Schaltgeschwindigkeiten und somit die Effizienz weiter steigern können. SiC-MOSFETs erreichen im leitenden Zustand deutlich verringerte Widerstandswerte. Auch wenn die effektive Elektronenbeweglichkeit im Vergleich zu Si-Bauelementen kleiner ist, sorgt die Möglichkeit einer sehr dünnen Basisweite und einer deutlich höheren Basisdotierung für einen in der Summe minimierten  $R_{ds,on}$  [41].

Unter den Wide Bandgap Bauelementen existiert bereits heute eine große Bandbreite an kommerziellen SiC-Bauelementen. Diese werden unter anderem in der Photovoltaik eingesetzt [50]. Die höheren Produktionskosten von WBG-Bauelementen sowie neue Designanforderungen an das leistungselektronische System sind die zu überwindenden Herausforderungen [51]. Letzteres betrifft gesteigerte Anforderungen an das Geräte- und Schaltungsdesign, um die Einhaltung elektromagnetischer Verträglichkeit (EMV) zu gewährleisten. Diese Arbeit soll dazu einen Beitrag liefern.

### 2.2.3 Reales Schaltverhalten mit induktiver Last

Im vorangegangenen Abschnitt wurde bereits auf die Bedeutung der immer wiederkehrenden Kommutierungsschleife hingewiesen. Zudem ist die angesprochene Lastinduktivität ebenfalls Bestandteil vieler leistungselektronischer Anwendungen entweder als entsprechend diskretes Bauelement zur Stromglättung, z.B. als Drossel  $L_{Dr}$  in DC/DC-Wandlern oder als Bestandteil der Last, z.B. bei elektrischen Maschinen. Entsprechend repräsentiert das Schaltverhalten mit induktiver Last das dynamische Verhalten von Transistoren in den meisten praktischen Anwendungen. Im Folgenden wird als Erweiterung zum idealisierten Schaltverhalten auf das reale Schaltverhalten eingegangen, ausgewählte Effekte erklärt und Aspekte des Messens elektrischer Größen diskutiert.

#### Einfluss parasitärer Elemente auf das reale Schaltverhalten

Die Messschaltung wurde bereits in Abbildung 2.10c dargestellt; sie wird häufig auch als Doppelpulsschaltung bezeichnet, da der Transistor über zwei aufeinanderfolgende Gate-Pulse angesteuert wird. Abbildung 2.11 zeigt eine Doppelpulsschaltung mit den wichtigsten parasitären Elementen. Die parasitäre Kapazität  $C_D$  der Freilaufdiode  $D_f$ , parasitäre Drosselkapazität  $C_{Dr}$  sowie die parasitären Induktivitäten des Kommutierungskreises  $L_{kom}$ , die Gehäuseinduktivitäten der Transistoranschlusspins an Gate  $L_{g,int}$ , Drain  $L_d$  und Source  $L_s$  gilt es zu berücksichtigen.  $L_{g,ext}$  stellt hierbei die parasitäre Induktivität der Gate-Beschaltung dar.  $L_{kom}$  repräsentiert die Summe aller parasitären Teilinduktivitäten in der Kommutierungsschleife, welche zum Spannungszwischenkreis, der Diode und dem Schaltungslayout gehören. Der Einfluss dieser Elemente ist in einem gemessenen, exemplarischen Ein- und Ausschaltverhalten in Abbildung 2.12 zu sehen. Das Schaltverhalten wurde bei  $U_Z = 400\text{V}$  und einem

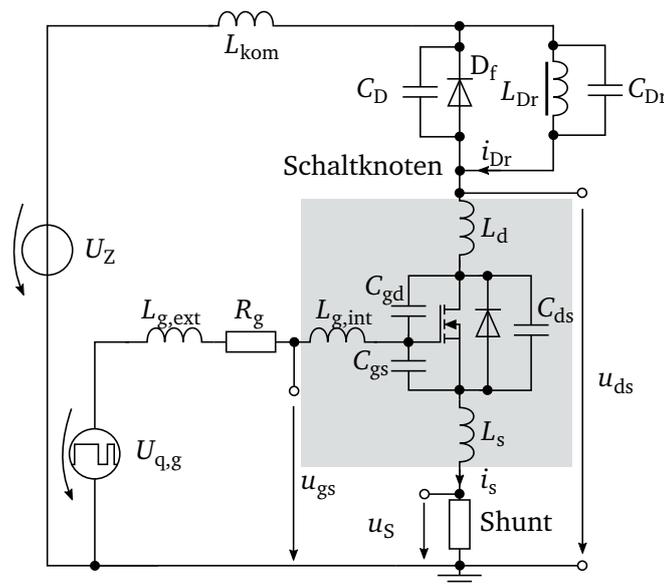
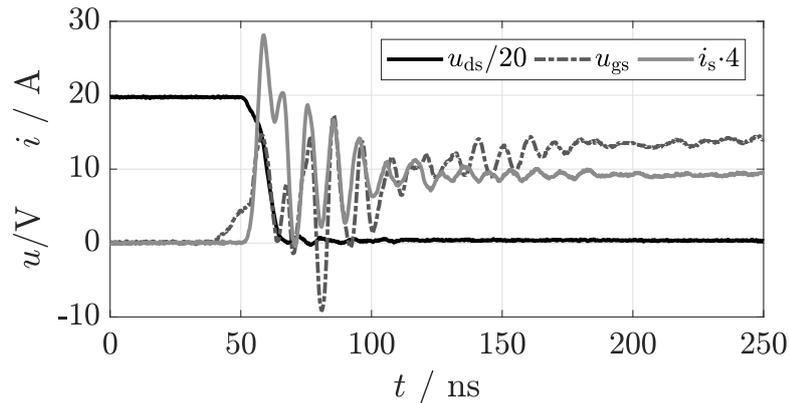


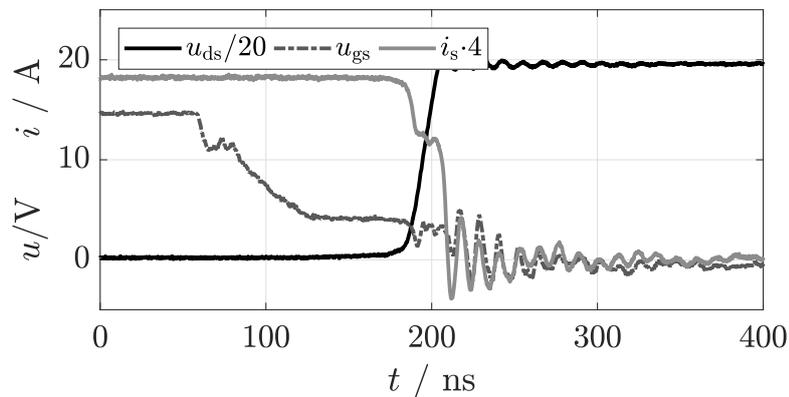
Abbildung 2.11: Doppelpulsschaltung mit den wichtigsten parasitären Elementen und Messgrößen.

Laststrom von 4 A für eine SJ MOSFET SPP11N60C3 mit SiC-Diode IDH06G65C5 aufgenommen.

Das *Einschalten* in Abbildung 2.12a zeigt analog zum theoretischen Schaltverhalten, dass zunächst  $u_{gs}$  auf das Niveau der Schwellspannung von hier 5 V steigt, bevor der Source-Strom  $i_s$  zu steigen beginnt. Auf die Stromflanke folgt eine Überstromspitze. Die Überstromspitze ist in diesem Falle keine Rückstromspitze, da eine SiC-Schottky-Diode verwendet wird. Deren Kapazität  $C_D$  und die parasitäre Kapazität der Drossel  $C_{Dr}$  bestimmen durch das Umladen aufgrund des  $\frac{du}{dt}$  einen kapazitiven Umladestrom, welcher sich zum Source-Strom  $i_s$  addiert und über  $U_Z$  wieder schließt. Entsprechend kommt es während dieser Überstromspitze zum Abfallen der Drain-Source-Spannung  $u_{ds}$ . Nachdem  $i_s$  und  $u_{ds}$  ihre stationären Werte für den eingeschalteten Zustand angenommen haben, steigt  $u_{gs}$  auf den Endwert von 15 V. Entgegen dem idealisierten Schalten aus Abbildung 2.10a kommt es bereits während der Stromflanke zu einem Absinken von  $u_{ds}$ . Dies liegt daran, dass bedingt durch dieses  $\frac{di}{dt}$  über  $L_{kom}$  eine entsprechende Spannung abfällt. Gemäß des Maschensatzes ergibt sich  $u_{ds}$  als Differenz zwischen  $U_Z$  und der Spannung über  $L_{kom}$ . Mit größerem  $L_{kom}$  oder steilerem  $\frac{di}{dt}$  wird die Spannungsstufe demnach ebenfalls größer. Im Gate-Spannungsverlauf ist das Millerplateau während der Drain-Source-Spannungsflanke nicht zu erkennen, da diesem eine starke Oszillation überlagert ist. Diese Oszillation zeigt eine identische Frequenz zu der Stromoszillation. Ebenfalls ist zu erkennen, dass diese Störung in der Gate-Spannung erst mit dem  $\frac{di}{dt}$  einsetzt. Ein Grund dafür ist die Source-Induktivität  $L_s$ . Auch hier kommt es aufgrund der hohen Stromsteilheit zu einem Spannungsabfall, welcher über  $u_{gs}$  mitgemessen wird. Zeitgleich spannt der Tastkopf der  $u_{gs}$ -Messung eine Fläche auf, welche einer zusätzlichen Induktivität entspricht und auf das  $\frac{di}{dt}$  reagiert. Daher kann davon ausgegangen werden, dass die tatsächliche Oszillationsamplitude der realen Gate-Source-Spannung nur zum Teil der gemessenen Gate-Source-Spannung entspricht. Auf den verantwortlichen Schwingkreis und die korrespondierende Anregung wird an dieser Stelle nicht eingegangen, da diese als



(a) Einschalten



(b) Ausschalten

Abbildung 2.12: Gemessenes Schaltverhalten eines SJ MOSFETs mit SiC-Freilaufdiode.

zentrales Thema dieser Arbeit später ausführlich analysiert werden.

Auch das *Ausschalten* in Abbildung 2.12b zeigt Parallelen zum theoretischen Verlauf (siehe Abbildung 2.10b). Zunächst sinkt  $u_{gs}$  auf das Niveau des Millerplateaus ab. Dann beginnt  $u_{ds}$  auf den Wert der Zwischenkreisspannung zu steigen. Ist dieser erreicht, erfolgt die Stromkommutierung mit definiertem  $\frac{di}{dt}$ . Jedoch werden auch hier die Einflüsse der parasitären Elemente deutlich. Die Stromstufe während des  $\frac{du}{dt}$  ist wieder auf die kapazitiven Umladeströme von  $C_D$  sowie  $C_{Dr}$  zurückzuführen. Über diesen fällt jetzt ein negatives  $\frac{du}{dt}$  ab, weshalb diese Umladeströme sich vom Source-Strom subtrahieren. Die Spannungseinbrüche in  $u_{gs}$  korrelieren wieder mit den Stromflanken aufgrund von induzierten Spannungen im korrespondierenden Spannungstastkopf und über der Source-Induktivität. Auch die Stromoszillation ist auf diese Weise in der Gate-Spannung sichtbar.

Ein 1:100 bzw. 1:10 Tastkopf mit einer Bandbreite von 500 MHz bzw. 400 MHz wurde zur Messung von  $u_{ds}$  und  $u_{gs}$  eingesetzt. Der Strom  $i_s$  wurde über einen 15 m $\Omega$ -BNC-Shunt gemessen. Das verwendete Oszilloskop WaveRunner 625Zi hat eine Bandbreite von 2,5 GHz und eine Samplerate von 40 GS/s.

### Messen von Transienten im unteren ns-Bereich

Das Messen des Schaltverhaltens von modernen leistungselektronischen Schaltern stellt eine Herausforderung dar, da die Messmittel sowohl für hohe Amplituden von Strom oder Spannung als auch für hohe Flankensteilheiten geeignet sein müssen. Zeitgleich darf durch den Einsatz der Messmittel selbst das Schaltverhalten nicht beeinflusst werden.

Ein transienter Vorgang kann nur dann unverfälscht gemessen und dargestellt werden, wenn die Bandbreite  $B_{\text{Sys}}$  des gesamten Messsystems hinreichend groß bzw. dessen Anstiegszeit  $T_{\text{a, Sys}}$  hinreichend klein ist. Hierbei ist die Anstiegszeit als die Zeit definiert, in welcher eine endliche Signalflanke von 10 % auf 90 % der Endamplitude steigt. Die resultierende, gemessene Anstiegszeit  $T_{\text{a, ges}}$  setzt sich aus der geometrischen Summe der Anstiegszeiten  $T_{\text{a, i}}$  aller dem Messsystem zugehörigen Komponenten und der zu messenden Anstiegszeit  $T_{\text{a, M}}$  zusammen [52].

$$T_{\text{a, ges}} = \sqrt{T_{\text{a, M}}^2 + T_{\text{a, Sys}}^2} \quad \text{mit} \quad T_{\text{a, Sys}}^2 = T_{\text{a, 1}}^2 + T_{\text{a, 2}}^2 + \dots T_{\text{a, i}}^2 \quad (2.11)$$

Hieraus ist ersichtlich, dass  $T_{\text{a, ges}}$  wie gewünscht durch  $T_{\text{a, M}}$  bestimmt wird, wenn  $T_{\text{a, M}} \gg \sum T_{\text{a, i}}$ . Für  $\sum T_{\text{a, i}}/T_{\text{a, M}} = \frac{1}{5}$  ergibt sich ein Fehler von 2 %, wobei die idealisierte geometrische Addition nur für Systeme mit Überschwängen <5 % gilt [52]. Für viele Komponenten des Messsystems, wie Oszilloskop oder Spannungstastkopf, ist statt der Anstiegszeit meist die Bandbreite  $B_i$  bekannt. Ausgehend von der  $-3$  dB-Grenzfrequenz lassen sich durch

$$T_{\text{a, i}} = \frac{0,35}{B_i} \quad (2.12)$$

beide Größen ineinander umrechnen [52]. Für mit 10 % überschwingende Systeme muss der Faktor von 0,35 auf 0,45 angepasst werden [53]. Ein Beispiel für eine Schaltflanke von 4 ns zeigt, dass die erforderliche Systembandbreite  $B_{\text{Sys}} = 438$  MHz beträgt, um einen Fehler von 2 % einzuhalten.

Neben der Bandbreite muss auf mögliche Unterschiede in den Kabellängen von Tastköpfen geachtet werden. Die Ausbreitungsgeschwindigkeit von Signalen im Vakuum ist durch die Lichtgeschwindigkeit  $c$  begrenzt. Die reale Ausbreitungsgeschwindigkeit  $v$  auf Leitungen ergibt sich durch die materialabhängige relative Permittivität  $\epsilon_r$  und relative Permeabilität  $\mu_r$  des leitenden Mediums in Bezug auf  $c$  [54].

$$v = \frac{c}{\sqrt{\epsilon_r \mu_r}} \quad (2.13)$$

Für herkömmliche Messkabel kann  $\mu_r = 1$  angenommen werden [52], wodurch sich (2.13) vereinfacht. Entsprechend der realen Ausbreitungsgeschwindigkeit und des Längenunterschiedes der Messleitungen kann nun der Laufzeitunterschied  $\Delta t$  berechnet werden. Für  $\epsilon_r = 1,44$  und einen Längenunterschied von 0,5 cm ergibt sich  $\Delta t = 2$  ns, was bei  $T_{\text{a, M}} = 4$  ns bereits der Hälfte der Anstiegszeit entspricht. Eine zeitliche Verschiebung beim zeitgleichen Messen von Signalen mit unterschiedlichen Kabellängen ist nicht vernachlässigbar.

Das *Digital Speicheroszilloskop* ist eine wichtige Komponente des Messsystems und Abstrakte sowie Bandbreite sollten an die Messanforderungen angepasst sein. Die Bandbreite bezieht sich auf den eingangsseitigen Analog-Digitalwandler. Um hier Eingangssignale ausreichend

gut zu digitalisieren, bedarf es einer Bandbreite, die mindestens dem Doppelten des höchsten Frequenzanteils des zu messenden Signals entspricht, im Idealfall jedoch dem Fünffachen entsprechend Gleichung (2.11) [152]. Das digitalisierte Signal muss zudem abgetastet werden. Unter Beachtung des Nyquist-Shannon-Abtasttheorems [55] sollte die Abtastrate bezogen auf die größte zu erwartende Frequenzkomponente mindestens doppelt so hoch sein. [152] empfiehlt eine Abtastrate größer als das Achtfache der zu messenden Bandbreite, [153] sogar das Zehnfache, um Messungenauigkeiten zu minimieren. Ausgehend von einer Schaltflanke von 4 ns mit entsprechender Bandbreite von 87,5 MHz ergeben sich als ausreichende Anforderung an die Bandbreite und Abtastrate eines Oszilloskops 437,5 MHz und 875 MS/s. Hersteller wie LeCroy, Tektronix oder Rohde&Schwarz, bieten unterschiedliche Modelle, welche diese Anforderungen zum Teil übererfüllen.

Während eine Vielzahl an kommerziell erhältlichen Oszilloskopen mit ausreichend hohen Bandbreiten existiert, ist die Auswahl an Spannungstastköpfen und Stromsensoren gering. Daher bestimmen diese die entscheidende Bandbreitenbegrenzung des Messsystems und sollen nachstehend genauer betrachtet werden.

Für *Spannungsmessungen* größer als 100 V können passive Spannungs- oder aktive Differenzspannungstastköpfe eingesetzt werden, abhängig davon, ob mit oder ohne direkten Massebezug gemessen werden kann. Während passive Tastköpfe von gängigen Herstellern bis 1 kV Messspannung eine Bandbreite zwischen 400 MHz und 500 MHz aufweisen [154]–[156], gibt es nur wenige kommerziell erhältliche Differenzspannungstastköpfe, welche für einen so hohen Frequenzbereich spezifiziert sind [157], [158]. Hieran ist bereits zu erkennen, dass für die beispielhafte Anstiegszeit von 4 ns die geforderte Bandbreite von 437,5 MHz nur von wenigen Spannungstastköpfen erfüllt werden kann.

Vor allem die *Strommessung* stellt in der Leistungselektronik eine Herausforderung dar. Strommesswerte können als Steuer- oder Regelgrößen dienen, für Sicherheitsaspekte relevant sein oder das Schaltverhalten nachbilden. Je nach Anwendung müssen Ströme von wenigen mA bis hin zu einigen kA gemessen werden, wobei die Bandbreite von DC bis in den GHz-Bereich reichen kann [40]. Eine Strommessung ist immer eine indirekte Messung, indem sich einer stromproportionalen Spannung bedient wird. Diese kann über unterschiedliche physikalische Effekte und Messprinzipien nutzbar gemacht werden, die in Kombination mit der Signalnachbearbeitung bandbreitenbegrenzende Eigenschaften haben können. Gleichzeitig sind viele Stromsensoren geometrisch groß, was ihren Einsatz in minimierten Kommutierungsschleifen zum Teil unmöglich macht. In [40] ist eine Übersicht unterschiedlicher Strommessverfahren dargestellt, wobei im Folgenden ausgewählte Strommessverfahren vorgestellt werden, welche für das Messen transienter Ströme in Kommutierungsschleifen in Frage kommen.

In [56] wird erstmals eine Spulenanordnung präsentiert, welche basierend auf dem Durchflutungsgesetz die Änderung des magnetischen Feldes messbar machte. Somit ist es möglich, Stromänderungen über eine messbare induzierte Spannung darzustellen. Die heute unter anderem unter dem Namen *Rogowski-Spulen* bekannten Strommessgeräte werden für die Erfassung von zeitlich veränderlichen Strömen eingesetzt [52] und haben den Nachteil, aufgrund der Induktionswirkung keinen Gleichanteil des Stromes messen zu können. Ihre flexible Ausführung prädestiniert sie vor allem für den Einsatz bei diskreten Bauteilen mit Durchsteckmontage und Halbleitermodulen. Da kein Eisenkern vorhanden ist, besteht keine Gefahr der Sättigung und große Strommessbereiche sind möglich. Durch die Kopplung über das magne-

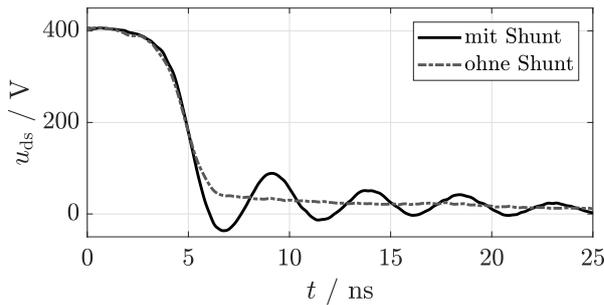


Abbildung 2.13: Messergebnisse der Drain-Source-Spannung eines 650 V GaN HEMTs mit und ohne installiertem Koaxialshunt im Kommutierungskreis.

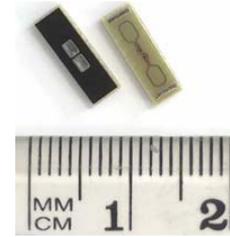


Abbildung 2.14: Ober- und Unterseite des Infinity Sensor [59].

tische Feld erfolgt die Strommessung potentialfrei. Die Messspule neigt jedoch durch parasitäre kapazitive Kopplung mit der Versuchsanordnung zu störenden Resonanzeffekten, welche durch eine differentielle Rogowskispule reduziert werden können [57]. Eine maximale Bandbreite von 30 MHz für kommerziell erhältliche Messsysteme mit Rogowskispulen [159] ist ausreichend für Leistungshalbleiter mit Schaltzeiten größer als 60 ns, ist aber ein Ausschlusskriterium für den Einsatz bei schnellschaltenden Leistungshalbleitern, wie in dieser Arbeit behandelt.

*Shunts* existieren in unterschiedlichen Ausführungen. Vor allem koaxiale Shunts (BNC-Shunts) können in sehr niederinduktiven Ausführungen im pH-Bereich [58] gefertigt werden und bieten somit eine hohe Bandbreite bis zu 2 GHz [160]. Durch die direkte stromproportionale Spannung ist eine aufwändige Nachbearbeitung der Messwerte nicht notwendig. Eine direkte galvanische Kopplung begrenzt den Freiheitsgrad der Platzierung innerhalb der Anwendung und führt zu nicht vernachlässigbarer Verlustleistung im Shunt [52], welche die maximale Stromtragfähigkeit begrenzt. Auch wenn ein Koaxialshunt niederinduktiv aufgebaut ist, führen seine geometrischen Abmaße und die Installation zur nicht vernachlässigbaren Vergrößerung des Strompfades, in welchen er eingesetzt wird und somit zur Vergrößerung der parasitären Induktivität. Abbildung 2.13 vergleicht zwei Messergebnisse der gleichen Drain-Source-Spannung für das Einschalten eines 650 V GaN-HEMTs mit und ohne eingesetztem Koaxialshunt. Die durch den Shunt vergrößerte Kommutierungskreisinduktivität führt zur Oszillationsausprägung und beeinflusst somit das Schaltverhalten nachteilig.

Der *Infinity Sensor* vereint die Vorteile eines isolierten Strommessens, einer vernachlässigbaren Beeinflussung des Kommutierungskreises sowie einer hohen Bandbreite von mindestens 225 MHz [59] (siehe Abbildung 2.14). Dazu weist er einen hohen Strommessbereich ohne Sättigungseffekte auf. Da er, ähnlich wie die Rogowskispule, eine stromänderungsabhängige induzierte Spannung liefert, können keine Gleichströme gemessen werden und eine Signalnachbearbeitung ist notwendig. Dennoch ist er aufgrund seiner geringen Größe, technischen Einfachheit und großen Bandbreite ein Sensor, welcher für das Messen von Stromtransienten  $> 7$  ns in Frage kommt. Für das Messen steilerer Flanken müssen Fehler  $> 2\%$  beachtet werden.

## 2.3 Elektromagnetische Verträglichkeit

Die elektromagnetische Verträglichkeit (EMV) lässt sich in die Bereiche elektromagnetische Störaussendung und elektromagnetische Störfestigkeit unterteilen. Die Analyse der Störfestigkeit liefert eine Aussage über die ungestörte Funktionsfähigkeit eines elektrischen oder elektronischen Gerätes oder Systems innerhalb einer definierten elektromagnetisch gestörten Umgebung. Dieses Gerät oder System wird als Empfänger [60] oder Störsenke [61] bezeichnet. Die Analyse der Störaussendung bewertet das Potential eines Gerätes oder Systems, andere Geräte in einer definierten Umgebung zu stören, wobei dieses Gerät als Sender [60] oder Störquelle [61] bezeichnet wird.

Eine Störquelle wird typischerweise nach deren Verhalten im Frequenzbereich charakterisiert, wonach die Einteilung in schmalbandige und breitbandige Quellen erfolgt. Eine schmalbandige Störquelle beeinflusst einen nur kleinen Frequenzbereich (Linienspektrum) und ist beispielsweise ein Funksender oder ein periodisches Signal [60]. Eine breitbandige Störquelle zeigt ein kontinuierliches Spektrum, wie durch kosmisches Rauschen oder transiente Vorgänge hervorgerufen.

Störquelle und Störsenke können über unterschiedliche Koppelwege verbunden sein. Diese sind in der Übersicht in Abbildung 2.15 und Tabelle 2.1 zusammengefasst. Die dominierende Kopplungsart lässt sich in Abhängigkeit der Wellenlänge  $\lambda$ , der Störfrequenz  $f_s$ , dem Abstand zwischen Störquelle und Störsenke  $d$  und der Abmessung der störenden Leitung  $l$  beschreiben. Die Koppelimpedanz  $Z_k$  setzt sich aus galvanischem Koppelwiderstand  $R_k$ , der kapazitiven Koppelreaktanz  $\frac{1}{j\omega C_k}$  und der induktiven Koppelreaktanz  $j\omega M_k$  [62] zusammen

$$\underline{Z}_k = R_k + j\omega M_k + \frac{1}{j\omega C_k}. \quad (2.14)$$

Die Berechnung von  $\lambda$  erfolgt über die bereits in (2.13) definierte reale Ausbreitungsgeschwindigkeit  $v$  und die betrachtete Frequenz  $f$  [62]

$$\lambda = \frac{v}{f}. \quad (2.15)$$

Der Faktor 10 zwischen  $\lambda$  und den geometrischen Größen  $d$  und  $l$  in Tabelle 2.1 wurde gewählt, da dieser groß gegenüber dem charakteristischen Verhältnis eines Monopols ( $\lambda/l = 4$ ) ist, für welchen bereits eine zeitliche und räumliche Signalverteilung entlang von  $l$  beachtet werden muss und es bereits zu Abstrahleffekten bei großem Abstand  $d$  kommt. Eine quasistatische Betrachtung, wie für die galvanische, induktive und kapazitive Kopplung typisch, ist somit nicht mehr zulässig und man spricht von Wellen- oder Strahlungskopplung [61], [62].

Nachstehend werden zunächst die leitungsgebundenen und anschließend die feldgebundenen Kopplungen beschrieben.

### 2.3.1 Leitungsgebundene Kopplung

Bei der *galvanischen Kopplung* sind störender (Quelle) und gestörter (Senke) Stromkreis über eine gemeinsame Koppelimpedanz  $Z_k$  elektrisch verbunden, welche ein diskretes Bauteil oder eine Leitungsimpedanz selbst sein kann. Somit ergibt sich ein ohmsch-induktiver Charakter

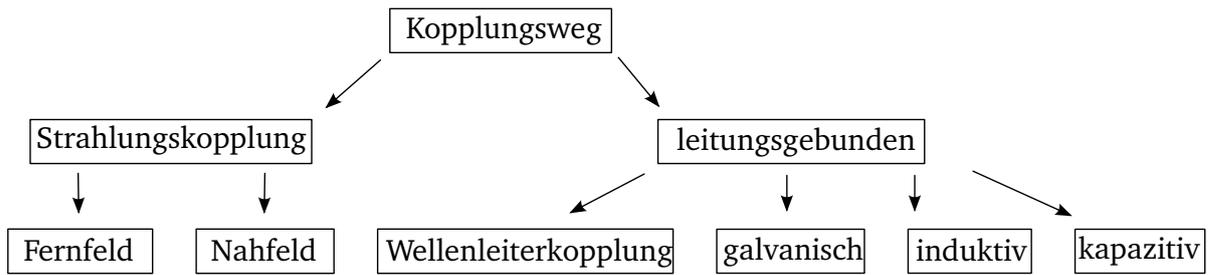


Abbildung 2.15: Übersicht möglicher Kopplungswege.

Tabelle 2.1: Übersicht über die Einteilung der Kopplungsarten (vgl. [63],[62]).

Kopplungsart	Kopplungsweg	Kopplungsmechanismus	Leitungslänge
Abstand der Störquelle zur Störsenke $d < \frac{\lambda}{10}$			
Galvanische Kopplung	$\underline{U} = R \cdot \underline{I}$	leitungsgebunden	$l \leq \frac{\lambda}{10}$
Induktive Kopplung	$\underline{U} = j\omega M_k \cdot \underline{I}$	magnetisches Feld	$l \leq \frac{\lambda}{10}$
Kapazitive Kopplung	$\underline{I} = j\omega C \cdot \underline{U}$	elektrisches Feld	$l \leq \frac{\lambda}{10}$
Wellenleiterkopplung	$u(x, t), i(x, t)$	Wellenleiterkopplung	$l > \frac{\lambda}{10}$
Abstand der Störquelle zur Störsenke $d > \frac{\lambda}{10}$			
Strahlungskopplung	$\underline{S} = \underline{E} \times \underline{H}$	Nah- und Fernfeld	$l > \frac{\lambda}{10}$

von  $Z_k$ . Unterschieden wird zwischen der galvanischen Kopplung von Betriebsstromkreisen und der Kopplung zwischen Betriebs- und Erdstromkreisen. Durch einen Störstrom  $i_{str}$  aus der Störquelle  $Q_q$ , welcher über diese Impedanz fließt, wirkt sich eine entsprechende Störspannung  $u_{str}$  auf den damit gestörten Kreis aus Quelle der Senke  $Q_s$  und Lastimpedanz der Senke  $Z_{L,S}$  aus (siehe Abbildung 2.16). Dies ist vor allem dann kritisch, wenn große oder hochfrequente Ströme im störenden Kreis fließen,  $Z_k$  groß ist oder der gestörte Stromkreis einen geringen Signal-Rausch-Abstand aufweist [37], [60], [61].

Die *kapazitive Kopplung* beruht auf der Wirkung elektrischer Felder. Die Modellierung parasitärer Kapazitäten oder Streukapazitäten  $C_k$  ist hierbei zweckmäßig und berücksichtigt die aufbaubedingten geometrischen Abmaße von elektrischen Leitern unterschiedlicher Potentiale zueinander. Kommt es zu einer Spannungsänderung und somit Änderung des elektrischen Feldes, fließen störende kapazitive Ausgleichsströme  $i_{str}$ . Fließen diese Störströme über die Impedanz eines Nutzstromkreises  $Z_{L,S}$ , kommt es zu einem ungewollten Spannungsabfall  $u_{str}$ , welcher den Stromkreis der Senke stört (siehe Abbildung 2.17). Eine kapazitive Störung wird mit der Größe der Koppelkapazität  $C_k$  und der Größe der Änderung des Spannungsabfalls über der Koppelkapazität  $\frac{du_{C_k}}{dt}$  ebenfalls größer. Eine Reduzierung der Kopplung wird erreicht, wenn der Koppelpfad niederimpedant ausgelegt ist und der fließende Störstrom so keinen nennenswerten Spannungsabfall hervorruft [37], [60], [61].

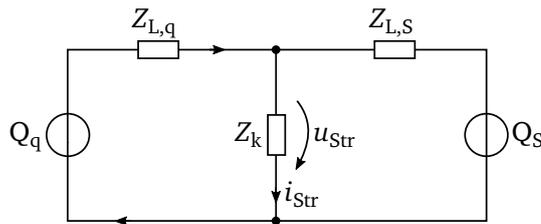


Abbildung 2.16: Prinzip der galvanischen Kopplung.

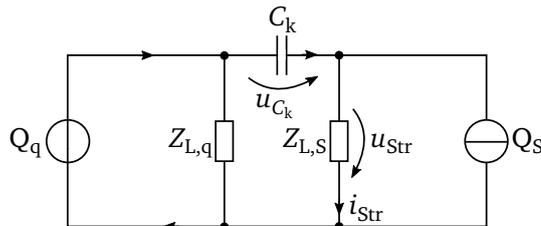


Abbildung 2.17: Prinzip der kapazitiven Kopplung.

Als *induktive Kopplung* wird die auf dem magnetischen Feld basierende Wechselwirkung von stromdurchflossenen Leiterschleifen bezeichnet. Hierbei führt die Änderung des Stromes im störenden Kreis zu einer Magnetfeldänderung, welche eine Spannung  $u_{\text{Str}}$  im gestörten Kreis induziert. Entsprechend findet die Modellierung dieser Kopplungsart über eine Koppelinduktivität  $M_k$  oder eine Quellenspannung statt, wobei eine diskrete Spannungsquelle der tatsächlichen physikalischen Wirkungsweise auf die gesamte Leiterschleife nicht gerecht wird. Diese Spannung ist unabhängig von der Impedanz der Senke  $Z_{L,S}$  und ergibt sich aus dem auf die Schleife wirkenden Feld und deren Geometrie. Abhängig von der Gesamtimpedanz ergibt sich daraus ein Störstrom  $i_{\text{Str}}$  (siehe Abbildung 2.18) [37], [60], [61].

Die leitungsgebundene *Wellenkopplung* entspricht einem Modell eines Koppelmechanismus, bei welchem Störquelle und Störsenke mit einem Abstand von  $d < \frac{\lambda}{10}$  noch immer dicht beieinander liegen. Entsprechend dominiert hier entweder die kapazitive oder magnetische Kopplung. Die geometrische Ausdehnung der Störquelle und -senke ist mit  $l > \frac{\lambda}{10}$  jedoch so groß, dass für die Beschreibung von Strom und Spannung eine nicht vernachlässigbare zeitliche ( $t$ ) und räumliche ( $x$ ) Abhängigkeit berücksichtigt werden muss, was zur Notwendigkeit einer Wellenbetrachtung führt [61], [62].

$$u = u(t, x); \quad i = i(t, x) \tag{2.16}$$

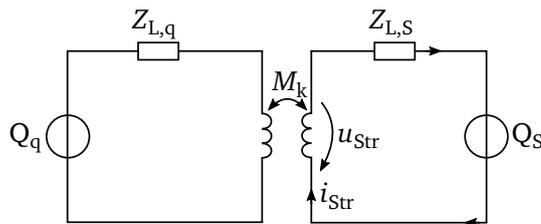


Abbildung 2.18: Prinzip der induktiven Kopplung.

Quasistationäre Betrachtungen sind somit nicht mehr zulässig. Anders als zuvor wird die Kopplung über die Wellenimpedanz einer Leitung  $Z_0$  [62], [63]

$$Z_0 = \sqrt{\frac{L'}{C'}} \quad (2.17)$$

ausgedrückt. Diese ist durch ihren Charakter frequenzunabhängig. Da  $L'$  und  $C'$  die längenbezogene Induktivität und Kapazität sind, ergibt sich für  $Z_0$  dazu eine Längenunabhängigkeit. Die Kopplung zwischen den sich beeinflussenden elektrisch langen Systemen erfolgt über die Koppelimpedanz  $Z_k$  aus Koppelinduktivität  $M'_k$  und Koppelkapazität  $C'_p$  analog zu  $Z_0$ . Die Beeinflussung der Systeme untereinander hängt sowohl von  $Z_0$  als auch von  $Z_k$  ab und kann in dem Übersprechwert  $F_k$  ausgedrückt werden. Unter der Annahme, dass beide koppelnden Systeme die gleiche Leitungsimpedanz  $Z_0$  haben, berechnet sich der Übersprechwert nach

$$F_k = \sqrt{\frac{1}{1.5 + \frac{Z_k}{Z_0}}}. \quad (2.18)$$

Typische Werte liegen zwischen 0,1 und 0,5 [62].

### 2.3.2 Strahlungskopplung

Befinden sich elektrisch lange, koppelnde Systeme in einem Abstand  $d > \frac{\lambda}{10}$  zueinander, kommt es zu einer sowohl zeitlichen als auch räumlichen Feldverteilung. Es kann nicht mehr wie zuvor von einer eindeutigen magnetisch oder kapazitiv dominierenden Kopplung ausgegangen werden. Magnetisches und elektrisches Feld  $H$  und  $E$  sind jetzt als elektromagnetische Welle über den Wellenwiderstand des freien Raumes  $\Gamma$  miteinander gekoppelt.

$$\Gamma = \frac{E}{H} \quad (2.19)$$

Hierbei ist  $\Gamma$  vom Abstand  $d$  des betrachteten Punktes zur Quelle abhängig und somit von der Unterteilung des Ausbreitungsraumes in Nahfeld und Fernfeld [62]:

$$\text{Nahfeld: } d \leq 0,8\lambda \quad (2.20)$$

$$\text{Fernfeld: } d > 0,8\lambda \quad (2.21)$$

Der magnetische und Hertz'sche Dipol gelten als Elementarquellen für elektromagnetische Wellen und entsprechend ihrer Charakteristik muss im *Nahfeld* zwischen deren korrespondierenden Wellenwiderständen  $\Gamma_E$  und  $\Gamma_H$  unterschieden werden. Abbildung 2.19 zeigt deren abstandsabhängige Impedanz. Es ist gut zu erkennen, dass  $\Gamma_E$  und  $\Gamma_H$  für  $d \approx 0.8\lambda$  nur noch eine geringe Abweichung zueinander aufzeigen und deren Phasenverschiebung annähernd 0 ist. Dies ist die Grenze zwischen Nahfeld und Fernfeld, ab welcher das elektrische und magnetische Feld fest über den Wellenwiderstand des freien Raumes  $\Gamma_0 = \pi \cdot 120\Omega$  gekoppelt sind [63]. Entsprechend genügt es, entweder  $E$  oder  $H$  im *Fernfeld* zu messen, da die jeweils andere Komponente nach (2.19) ermittelt werden kann. Eine Möglichkeit der prädiktiven Abschätzung dieser komplexen wellenbedingten Koppelwirkungen im Fernfeld bietet der

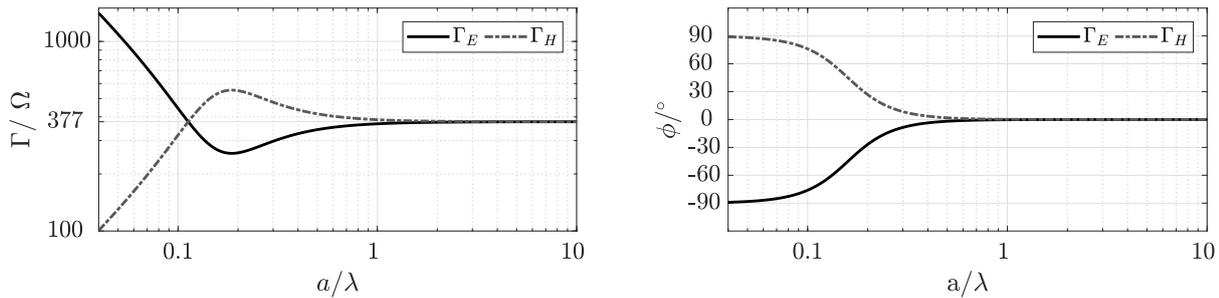


Abbildung 2.19: Impedanz (links) und Phase (rechts) der Wellenwiderstände des Hertz'schen und magnetischen Dipols.

Ansatz des  $\lambda/2$ -Strahlers, auch wenn dies aufgrund seiner sehr guten Einkopplungs- und Abstrahleigenschaften einer worst-case-Abschätzung entspricht [61]. Hierbei gilt das Reziprozitätsgesetz nach welchem jedes Leiterstück sowohl sendendes als auch empfangendes Element mit gleichen Eigenschaften ist [62].

Ein potenzierender Störfaktor sind mögliche Reflexionen. Trifft eine elektromagnetische Welle auf eine Impedanzänderung entlang ihres Ausbreitungsweges, so wird ein Teil dieser Welle reflektiert und überlagert sich zu einer resultierenden Welle. Hierbei kann es zur Resonanzausbildung kommen. Beschrieben wird das Reflexionsverhalten vor allem durch den Transmissionsfaktor  $t_F$  und den Reflexionsfaktor  $r_F$  sowie die Impedanz der betrachteten Medien  $Z_1$  und  $Z_2$  [54], [64], [65].

$$t_f = \frac{2Z_1}{Z_1 + Z_2} \quad (2.22)$$

$$r_f = \frac{Z_2 - Z_1}{Z_1 + Z_2} \quad (2.23)$$

Sind  $Z_1 = Z_2$  ist der Transmissionsfaktor 1 und der Reflexionsfaktor 0. Es kommt zu keiner Reflexion. Andersherum wird der Reflexionsfaktor  $\pm 1$ , wenn  $Z_1$  und  $Z_2$  maximal unterschiedlich sind. Somit würde die einfallende Welle vollständig reflektiert werden. Diese Betrachtung kann auch auf die leitungsgebundene Wellenkopplung angewendet werden. Ist eine wellenführende Leitung mit der Impedanz  $Z_1$  mit einem Abschlusswiderstand  $Z_2$  verbunden, wird von Anpassung gesprochen, wenn  $Z_1 = Z_2$ . Nicht-Anpassung liegt vor, wenn  $Z_1 \neq Z_2$ . Dann kommt es zu Reflexionen, welche Kabelresonanzen anregen können.

### 2.3.3 Gegentakt- und Gleichtaktstörungen

Anhand der Ausbreitungsrichtung werden leitungsgebundene Störungen in Gleichtakt- und Gegentaktstörungen unterschieden. Gegentaktstörungen können ihre Ursache in induktiven Kopplungen haben. Die so induzierte Störspannung  $u_{\text{Str}}$  in einem Nutzstromkreis ist Quelle für einen störenden Gegentaktstrom  $i_{\text{DM}}$  (differential mode), welcher sich über einen Hinleiter von der Quelle zur Impedanz der Senke  $Z_{\text{L,S}}$  bewegt und über einen Rückleiter des Stromkreises wieder schließt. Dies ist in Abbildung 2.20 schematisch dargestellt. Somit liegen Nutzquelle und Störquelle in Reihe zueinander und deren resultierende Ströme überlagern sich [60]. Das eigentliche Nutzsignal an der Senke kann dadurch je nach Polarität des

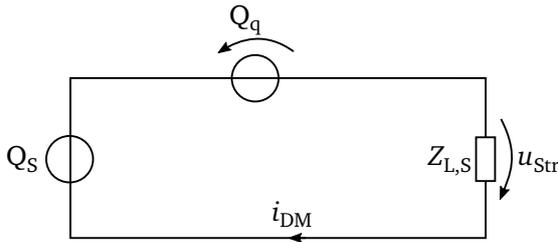


Abbildung 2.20: Prinzip der Gegentaktstörung.

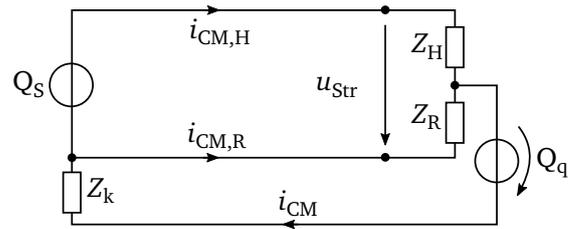


Abbildung 2.21: Prinzip der Gleichtaktströme.

Störstromes vergrößert oder reduziert werden.

Gleichtaktstörungen werden vorwiegend durch kapazitive Kopplungen hervorgerufen. Hierbei fließt ein störender Gleichstrom  $i_{CM}$  (common mode) mit gleicher Polarität sowohl im Hinleiter als auch im Rückleiter und schließt sich über eine meist kapazitive Koppelimpedanz  $Z_k$  über die Masse [60], [62]. Sind die Hin- und Rückleiterimpedanzen  $Z_H$  und  $Z_R$  identisch, sind auch die beiden Gleichtaktströme  $i_{CM,H}$  und  $i_{CM,R}$  identisch und sorgen so dafür, dass an der Senke keine Störspannung messbar ist. Kommt es jedoch zu einem unsymmetrischen Aufbau mit  $Z_H \neq Z_R$ , wird sich der Störstrom entsprechend des Impedanzverhältnisses aufteilen. Dieser Stromunterschied in beiden Leitern kann als Gegentaktstrom aufgefasst werden, welcher jetzt an der Senke einen messbaren Spannungsabfall  $u_{Str}$  erzeugt, wie in Abbildung 2.21 gezeigt. Dies wird als Gleichtakt-Gegentaktkonversion bezeichnet [60].

Vor allem Gleichtaktströme können aufgrund der Addition magnetischer Felder zu kritischer Abstrahlung führen. Die Felder von Gegentaktströmen heben sich bei dichter Kabel- bzw. Leiterbahnführung hingegen auf, weshalb Strahlungskopplung häufig auf Gleichtaktströme selbst bei geringen Amplituden zurückzuführen ist [60], [65].

### 2.3.4 Normen und Messverfahren

Um die Vergleichbarkeit der Elektromagnetischen Verträglichkeit unterschiedlicher Geräte zu gewährleisten, sind einzuhaltende Grenzwerte sowie deren Messverfahren von Störfestigkeit und Störaussendung in nationalen und internationalen Normen festgeschrieben. So wird zwischen Fachgrundnorm, Grundnorm und Produktgrundnorm unterschieden. Die Produktgrundnormen unterscheiden zudem zwischen unterschiedlichen Anwendungs- und Geräteklassen sowie relevanten Frequenzbereichen [66]. Diese Arbeit hat nicht zum Ziel, konkrete Grenzwerte für gewisse Anwendungen einzuhalten, sondern Einflussfaktoren auf die Störaussendung in Bezug auf deren Amplituden- und Frequenzverhalten zueinander vergleichend zu bewerten. Entsprechend soll an dieser Stelle keine detaillierte Gegenüberstellung relevanter Normen erfolgen. Stattdessen wird auf grundlegende normierte Messprinzipien eingegangen, um reproduzierbare und vergleichbare Ergebnisse zu erhalten.

Sowohl für die geleitete als auch die gestrahlte Störmessung werden Messempfänger eingesetzt. Diese ermöglichen es, die Störsignale entsprechend der Norm auszuwerten und darzustellen. Hierbei ist ein Messempfänger zu verwenden, bei welchem zwischen Mittelwert- und Quasispitzenwertdetektor gewählt werden kann. Auch das Messen mit Spitzenwertdetektor kann zulässig sein. In Abhängigkeit des Detektors wird die Amplitude der Messwerte entsprechend ihrer Häufigkeit innerhalb eines definierten Fensters zeitlich gewichtet. Die Normen definieren entsprechend unterschiedliche Grenzwerte für Quasispitzenwert- und Mittelwert-

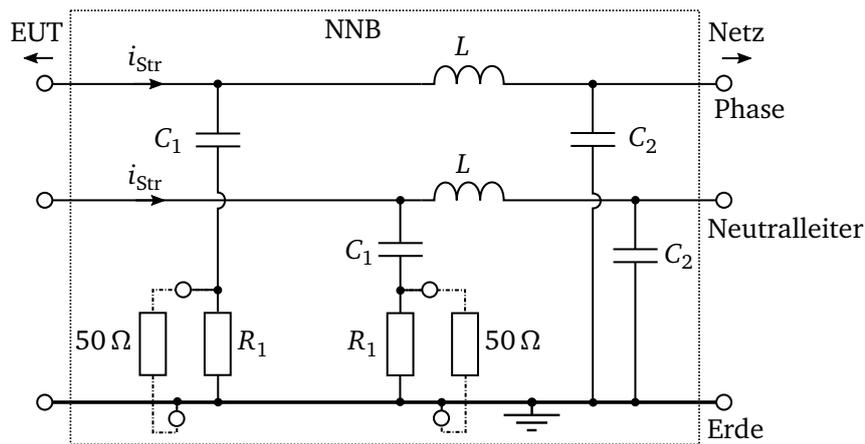


Abbildung 2.22: Beispielhafter Aufbau einer Netznachbildung (vergl. [65]).

messungen, welche für die Normkonformität beide einzuhalten sind. Zusätzlich gilt es, die Messbandbreite entsprechend des untersuchten Frequenzbereiches nach Normvorgabe einzustellen. Typische Werte sind 9 kHz Bandbreite für geleitete Störungen von 150 kHz-30 MHz sowie 120 kHz für gestrahlte Störungen von 30 MHz-1 GHz. Die Grundnorm CISPR 16-1-1 (Deutsche Fassung: EN 55016-1-1) beschreibt diese "Eigenschaften und Leistungsmerkmale von Geräten und Einrichtungen zur Messung von Funkstörspannungen, Funkstörströmen und Funkstörfeldstärken" [67].

Die elektromagnetischen Störungen müssen dem Messempfänger jedoch als messbare Spannungen bereit gestellt werden. Gestrahlte Störungen werden dabei von symmetrischen Dipolen als Antennen gemessen. Die Messung erfolgt sowohl mit horizontaler als auch vertikaler Polarisierung [68].

Geleitete Störungen werden über Impedanzen in Netznachbildungen (NNB) ausgekoppelt. Die NNB erfüllt neben der Auskopplung der Störung zwei Aufgaben: externe Störungen sollen gefiltert werden, sodass die zu untersuchende Schaltung von diesen nicht beeinflusst wird. Dazu soll der zu prüfenden Schaltung (EUT - Equipment Under Test) eine definierte Impedanz bereitgestellt werden, welche unabhängig von der Netzimpedanz ist. Somit kann eine Reproduzierbarkeit und Vergleichbarkeit von EMV-Messungen zwischen unterschiedlichen Messplätzen gewährleistet werden [65]. Abbildung 2.22 zeigt einen beispielhaften Aufbau einer NNB.  $L$  und  $C_2$  sind hierbei der Netzfilter, welcher die externen Störungen stark dämpft. Die Kondensatoren  $C_1$  stellen einen niederimpedanten Pfad für die EUT-Störungen dar. Die  $50 \Omega$ -Widerstände sind extern anzuschließende Widerstände. Für den Fall der Störmessung entspricht dieser Widerstand der Eingangsimpedanz des Messempfängers [65]. Da in der Regel entweder zwischen Phase und Erde oder zwischen Neutralleiter und Erde gemessen wird, ist ein  $50 \Omega$ -Widerstand an den nicht interessierenden Ausgang anzuschließen. Die Widerstände  $R_1$  sind Entladewiderstände für  $C_1$ , sollte ein  $50 \Omega$ -Widerstand einmal nicht angeschlossen sein.

In dieser Arbeit wird das Messen geleiteter Störungen von Standgeräten nach der internationalen Norm CISPR 22 (entsprechend der europäischen Norm EN55022) durchgeführt [68]. Diese beschreibt Grenzwerte, Messmethoden und Messequipment von Haushaltsgeräten bis zu Medizingeräten. Es wird eine horizontale Massefläche von mindestens 2 m x 2 m vorgeschrieben, welche jedoch mindestens 0,5 m an jeder Seite über den Prüfling hinausra-

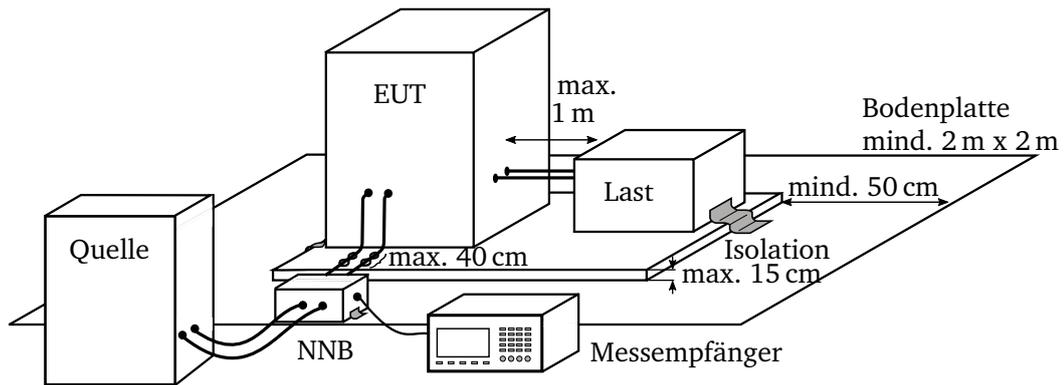


Abbildung 2.23: Aufbau für das Messen geleiteter Störungen von Standgeräten gemäß [68].

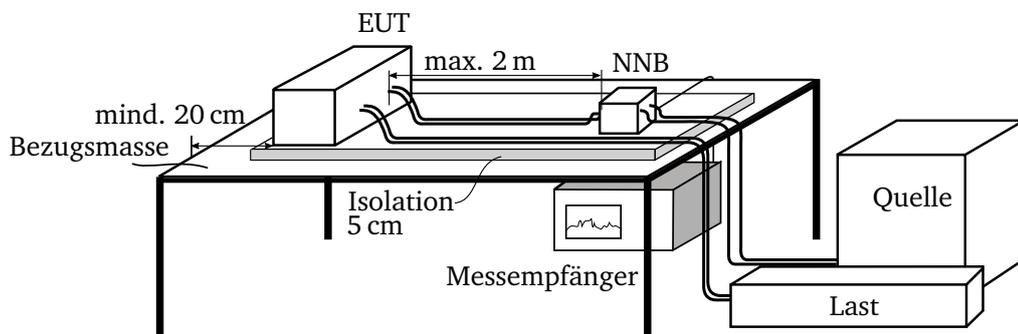


Abbildung 2.24: Aufbau für das Messen geleiteter Störungen von Geräten gemäß EN55025 [69].

gen sollte. Zudem ist das EUT mit einer bis zu 15 cm starken Isolierung über der Massefläche zu platzieren. Die Kabellänge darf eine maximale Länge von 1 m nicht überschreiten. Im Falle längerer Kabel muss die überschüssige Länge serpentinartig zusammengelegt werden. Hier ist auf eine Kabelbündellänge von maximal 0,4 m zu achten. Die Kabel sind ebenfalls von der Massefläche isoliert horizontal zu führen. Die Netznachbildung ist zwischen EUT und Netzanschluss oder EUT und Last zu platzieren. Ein beispielhafter Aufbau ist in Abbildung 2.23 gezeigt.

Der Messaufbau für geleitete und Nahfeld-Störaussendungen von Geräten für Automobilanwendungen entspricht in dieser Arbeit der Norm CISPR 25 (EN55025). Diese definiert Grenzwerte und Messmethoden zur Funk-Entstörung zum Schutz von Empfängern in Fahrzeugen, Booten und Geräten [69] und findet Anwendung unter anderem in der Automobilbranche. Das EUT inklusive anwendungsrelevanter Kabel muss für das Messen der leitungsgeführten Störgrößen mittels Spannungsmessung mit einem isolierenden Abstand von 50 mm über einer Massefläche aufgebaut und mindestens 200 mm von dessen Kante entfernt sein. Diese Auskopplung der zu messenden Störspannung erfolgt über eine definierte Netznachbildung zwischen Quelle und EUT. Die Länge der Leitung zwischen EUT und Netznachbildung darf maximal 2 m betragen. Ein beispielhafter Aufbau ist in Abbildung 2.24 gezeigt.

Für das Messen von Feldkopplungen ist ein Absorberraum vorgeschrieben, welcher keine reflektierenden Wände und Decke aufweist und gleichzeitig den Messraum vor äußeren Einflüssen abschirmt. Der Prüflingsaufbau entspricht weitestgehend dem der geleiteten Stör-

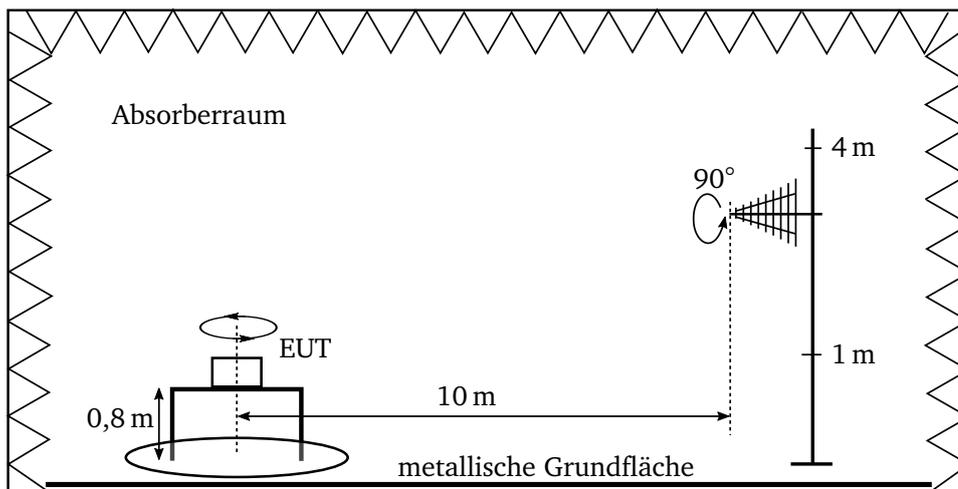


Abbildung 2.25: Aufbau für das Messen gestrahlter Störungen von Geräten gemäß EN55011 [70].

spannungsmessung. Die empfangende Antenne muss in einem horizontalen Abstand von 1 m vor den störenden Leitungen des EUTs positioniert werden, wobei die Kabellänge bis  $1500\text{ mm} \pm 75\text{ mm}$  spezifiziert ist und parallel zur Bezugsmasse verläuft.

Das Messen von gestrahlten Fernfeldstörungen erfolgt nach DIN EN EN 55011, welche Grenzwerte und Messverfahren für industrielle, wissenschaftliche und medizinische Hochfrequenzgeräte bezogen auf deren Funkstörung festlegt. Demnach liegt der definierte Frequenzbereich zwischen 30 MHz und 1 GHz. Das EUT muss hierbei auf einem 80 cm hohen, elektrisch nichtleitenden Tisch in 10 m Abstand zur Antenne platziert werden. Die Höhe des Antennenmittelpunktes soll hierbei zwischen 1 m und 4 m variiert und sowohl mit horizontaler als auch vertikaler Polarisation gemessen werden. Zudem ist die Orientierung des EUTs mittels Drehtisch zu verändern, um die maximale Störgröße bei jeder Messfrequenz zu erfassen. Der Boden zwischen EUT und Antenne soll hierbei metallisch und reflektierend sein, wobei sich ansonsten keine reflektierenden Gegenstände in der Nähe befinden dürfen.

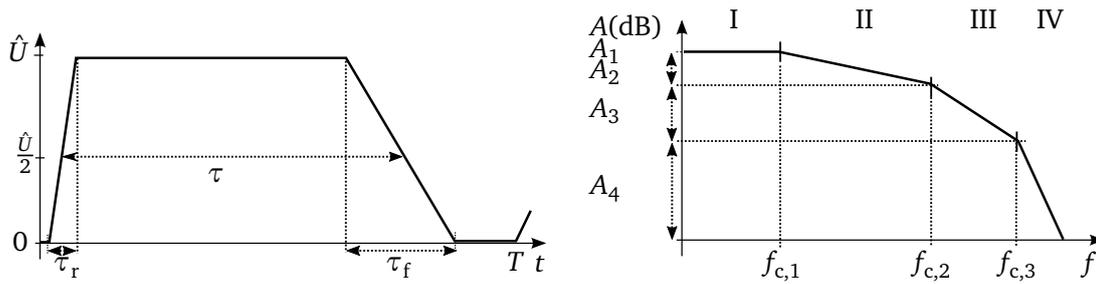


Abbildung 2.26: EMV-Tafel: Qualitativer Zusammenhang zwischen trapezförmigem Spannungsverlauf im Zeitbereich (links) und korrespondierendem worst-case-Störspektrum im Frequenzbereich (rechts).

## 2.4 Leistungselektronik als elektromagnetische Störquelle

Die Leistungselektronik ist eine wesentliche elektromagnetische Störquelle [62]. Hochfrequente Anteile durch steile Strom- und Spannungsflanken in Kombination mit großen Strom- und Spannungsamplituden bei zeitgleich niederinduktiven Stromschleifen und kompakten Aufbauten führen zu unterschiedlichen Stör- und Koppeleffekten. Auf die Wesentlichen soll nachstehend eingegangen werden.

Niederfrequente, leitungsgebundene Netzurückwirkungen in Form von Oberschwingungen, welche sich durch nicht-sinusförmige Stromaufnahme von Stromrichtern am Netz ergeben, sind ein Thema, welches vor allem schaltungstopologieabhängig ist [44]. Da das transiente Schaltverhalten der Leistungshalbleiter dabei einen untergeordneten Einfluss hat, sollen Netzurückwirkungen nicht thematisiert werden. Stattdessen stehen in dieser Arbeit die schaltbedingten elektromagnetischen Effekte für Frequenzen  $> 150$  kHz im Vordergrund.

### 2.4.1 Störquellen in der Leistungselektronik

Die für die Leistungselektronik typischen trapezförmigen Spannungen in Kombination mit hohen Amplituden gelten als dominierende Störquelle, wie nachstehend gezeigt. Dies gilt vor allem für leitungsgebundene Störungen. Über den Ansatz der EMV-Tafel [60] kann ein direkter mathematischer Zusammenhang zwischen der zeitlichen und frequenzabhängigen Charakteristik eines Trapezpulses hergestellt werden. Basierend auf der Fouriertransformation wird der zeitliche Verlauf in seine Spektralanteile zerlegt und eine Hüllkurve des Amplitudenspektrums im Frequenzbereich erstellt. Dies entspricht einer worst-case-Abschätzung des elektromagnetischen Störpotentials dieses Pulses. Auf die genauere Herleitung wird an dieser Stelle verzichtet und auf [60], [65] verwiesen.

Die Hüllkurve ergibt sich aus Geradenstücken mit den frequenzabhängigen Amplituden  $A_i$  mit definiertem Anstieg im doppellogarithmischen Maßstab. Die Übergänge zwischen den Geraden erfolgen bei den Knickfrequenzen  $f_{c,i}$ , welche sich direkt aus den charakteristischen Zeiten des Trapezpulses berechnen. Abbildung 2.26 zeigt einen beispielhaften Puls mit unterschiedlich kurzen Zeiten für die steigende und fallende Flanke. Hierbei entspricht  $T$  der Periodendauer und  $\tau$  der Dauer des Plateaus mit der Amplitude  $\hat{U}$ . Dabei wird von den Zeitpunkten ausgegangen, zu welchen die steigenden und fallenden Flanken jeweils  $\hat{U}/2$  erreichen.  $\tau_r$  und  $\tau_f$  entsprechen der Anstiegszeit und Abfallzeit. Die entsprechende Amplitude

im Spektrum ist mit  $A_i$  bezeichnet. Wird von  $\tau_r < \tau_f$  ausgegangen, ergeben sich die vier Abschnitte der Hüllkurve (siehe Abbildung 2.26) wie folgt:

Abschnitt I	Abschnitt II	Abschnitt III	Abschnitt IV
bis $f_{c,1}$	$f_{c,1}$ bis $f_{c,2}$	$f_{c,2}$ bis $f_{c,3}$	ab $f_{c,3}$
$f_{c,1} = \frac{1}{\pi\tau}$	$f_{c,2} = \frac{1}{\pi\tau_f}$	$f_{c,3} = \frac{1}{\pi\tau_r}$	
$A_1 = \frac{2\hat{U}\tau}{T}$	$A_2 = \frac{2\hat{U}}{k\pi}$	$A_3 = \frac{\hat{U}}{k\pi} \left(1 + \frac{T}{k\pi\tau_r}\right)$	$A_4 = \frac{\hat{U}T}{k^2\pi^2} \left(\frac{1}{t_f} + \frac{1}{t_r}\right)$

mit  $k = 0, 1, 2 \dots$  [71]. Steigen die Flankensteilheiten, erhöhen sich die Knickfrequenzen. Somit verschiebt sich die Hüllkurve entlang der Frequenzachse und das elektromagnetische Störpotential steigt für den dazugehörigen Frequenzbereich. Hierin ist das Dilemma zwischen der Optimierung von elektrischer Effizienz und EMV begründet. Steilere Flanken erhöhen zeitgleich in vielen Fällen den Wirkungsgrad aber auch das Störpotential. Eine Verringerung des Störpotentials durch reduzierte Flankensteilheit bringt zeitgleich eine Erhöhung der Schaltverluste mit sich.

Dass vor allem diese Schaltflanken eine Hauptursache für Störungen sind, geht aus mehreren Literaturstellen hervor. Jedoch finden sich zum Teil gegensätzliche Formulierungen über die konkrete Störquelle. [72] definiert das  $\frac{du}{dt}$  schaltender Transistoren als Quelle sowohl für Gegen- als auch Gleichtaktstörungen. Auch [73]–[77] sehen die Spannungsflanken als Ursache für Gleichtaktstörungen, ordnen die Gegentaktstörungen jedoch den Stromänderungen zu [73], [75]–[77]. [75] unterscheidet zwischen Laststromänderungen, welche im niederfrequenten Bereich Netzurückwirkungen erzeugen, und Stromflanken aufgrund von Schaltvorgängen, welche den höherfrequenten Bereich ab 150 kHz beeinflussen. Weiterhin definiert [78] Erdströme als wichtigste Quelle für geleitete und gestrahlte Störungen. Ähnlich dazu sehen [79]–[82] Gleichtaktströme als die entscheidenden Einflussgrößen auf die gestrahlten Störungen.

## 2.4.2 Elektromagnetische Wirkmechanismen in der Leistungselektronik

Eine genauere Analyse dieser Referenzen zeigt, dass hinter den zum Teil unterschiedlichen Formulierungen die gleichen Wirkmechanismen stecken. Um dies zu verdeutlichen, ist es zweckmäßig, Störquellen und Phänomene der Koppelmechanismen zu unterscheiden. Über galvanische, kapazitive oder magnetische Koppelmechanismen gelangen Störungen zur Störquelle. Um dort zu wirken, muss an der Impedanz der Senke  $Z_{L,S}$  eine Störspannung auftreten. Im Falle geleiteter Störungen bedeutet dies, dass ein Störstrom von der Quelle über die Impedanz der Senke fließen muss. Dies kann ein Gegentakt- oder Gleichtaktstrom sein und ist maßgeblich vom Koppelmechanismus abhängig. Diese Störströme können zudem von unterschiedlichen Störquellen angetrieben werden. Wie zuvor in Unterabschnitt 2.3.3 *Gegentakt- und Gleichtaktstörungen* beschrieben, können *Gegentaktstörungen* durch induktive Kopplung hervorgerufen werden. In diesem Falle sind es die schnellen Stromflanken, welche als Störursache Spannungen in den gestörten Kreis induzieren und so in Abhängigkeit von  $Z_{L,S}$  den Gegentaktstrom  $i_{DM}$  erzeugen. Entsprechend kann das hohe  $\frac{di}{dt}$  des Kommutierungskreises zu induzierten Spannungen in Signalkreisen führen. Bei galvanischer Kopplung müssen der Störpfad und die damit verbundenen Impedanzen genauer betrachtet werden. Abbildung 2.27 zeigt einen Brückenweig, wobei der Low-side-Schalter T2 als zunächst allgemeine Störquelle

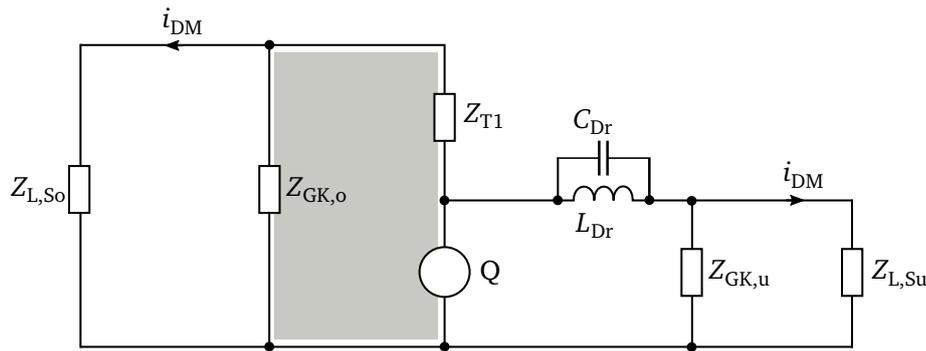


Abbildung 2.27: Gegentaktstörung eines Brückenzeuges auf der Ober- und Unterspannungsseite.

$Q$  angenommen wird. Transistor  $T_1$  besitzt die Impedanz  $Z_{T1}$ . Die oberspannungsseitigen und unterspannungsseitigen Glättungskondensatoren besitzen die Impedanzen  $Z_{GK,o}$  und  $Z_{GK,u}$ . Die Glättungsdrossel  $L_{Dr}$  wird mit einer parallelen parasitären Kapazität  $C_{Dr}$  dargestellt, welche sich aus der Windungs-Kern-Kapazität sowie der Windungs-Windungs-Kapazität zusammensetzt [171]. Die Senke kann sowohl oberspannungsseitig als auch unterspannungsseitig angenommen werden und ist mit  $Z_{L,So}$  bzw.  $Z_{L,Su}$  bezeichnet. Dies kann eine angeschlossene Last oder eine Netznachbildung sein. Wird  $Q$  als hochfrequente Stromquelle  $\frac{di}{dt}$  angenommen, so wird es aufgrund der hohen Impedanz der Glättungsdrossel (in Realität müssen mehrere Resonanzen beachtet werden [171]) näherungsweise keinen Störstrom auf der Unterspannungsseite geben. Das  $\frac{di}{dt}$  entspricht daher dem Kommutierungsstrom in dem oberspannungsseitigen Kommutierungskreis. Besitzt  $Z_{GK,o}$  eine für den relevanten Frequenzbereich nicht zu vernachlässigende Impedanz, kommt es zu einem Gegentaktstrom über  $Z_{L,So}$ . Wird für  $Q$  eine Spannungsquelle entsprechend der Spannungsflanke  $\frac{du}{dt}$  angenommen, wird die Kapazität  $C_{Dr}$  umgeladen. Der Umladestrom fließt über  $Z_{GK,u}$ . Ist diese Impedanz nicht vernachlässigbar klein, kommt es zu einem störenden Gegentaktstrom  $i_{DM}$  über  $Z_{L,Su}$ . Für die Oberspannungsseite kann eine analoge Betrachtung angestellt werden. Wie später genauer analysiert werden wird, besitzt  $Z_{T1}$  einen kapazitiven Charakter. Dies führt zu einem kapazitiven Umladestrom über  $Z_{GK,o}$ . Hier kann es zu einem Spannungsabfall kommen, wenn  $Z_{GK,o}$  keine sehr kleine Impedanz aufweist. Dies resultiert in einem Gegentaktstrom durch  $Z_{L,So}$ .

Somit können sowohl  $\frac{di}{dt}$  als auch  $\frac{du}{dt}$  die verantwortlichen Störquellen für eine Gegentaktstörung bei galvanischer Kopplung sein. Um diese Gegentaktstörung zu reduzieren, gibt es die Möglichkeit, die Hochfrequenzimpedanz der Glättungskondensatoren zu reduzieren [75] oder die treibende Störquelle zu begrenzen.

Die Analyse von *Gleichtaktstörungen* verdeutlicht, dass hier alleinig das  $\frac{du}{dt}$  als Störquelle in Betracht kommt. Gleichtaktströme fließen mit gleicher Polarität sowohl im Hin- als auch Rückleiter eines Nutzkreises und schließen sich dabei über einen dritten Pfad. Dieser Pfad ist in vielen Fällen Erde. Da aus Sicherheitsgründen meist keine galvanische Kopplung zwischen Leistungskreis und Erde existiert, kommt nur eine kapazitive Kopplung in Frage. In Abbildung 2.28 ist der Brückenweig mit eingezeichnetem Störstrompfad für Gleichtaktstörungen gezeigt. Hierbei ist  $Q$  eine trapezförmige Störspannung  $u_{Str}$  und  $C_p$  die kritische Koppelkapazität, welche über  $C_p \cdot \frac{du_{Str}}{dt}$  die Amplitude des Gleichtaktstromes  $i_{CM}$  definiert [75]. Dieser Störstrom schließt sich über weitere aufbaubedingte Koppelimpedanzen  $Z_k$ , welche oft eben-

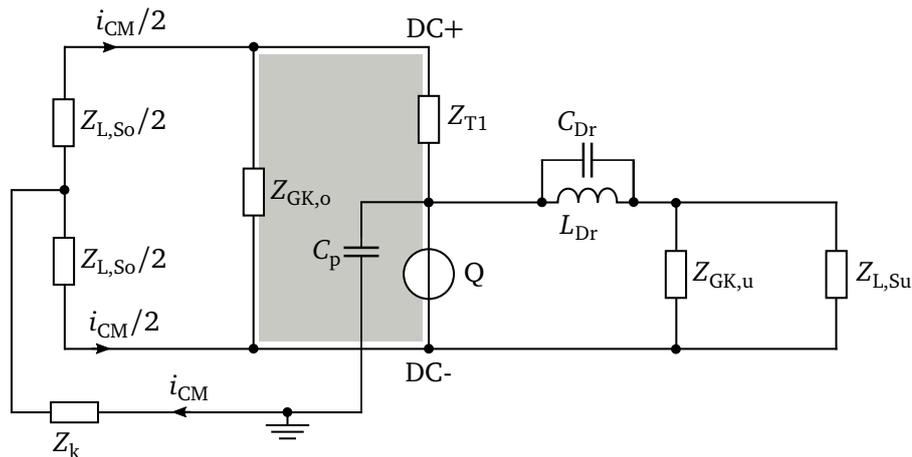


Abbildung 2.28: Gleichtaktstörung eines Brückenweiges über den Schaltknoten.

falls kapazitiven Charakter haben.  $C_p$  ergibt sich immer dort, wo ein sich schnell änderndes Potential mechanisch dicht einem konstanten Potential gegenüber liegt. Dies ist unter anderem zwischen dem Schaltknoten des Kommutierungskreises und dem geerdeten Kühlkörper der Fall. Das Potential des Schaltknotens entspricht dem Source-Potential des Highside-Schalters bzw. dem Drain-Potential des Lowside (LS)-Schalters. Über eine thermisch leitende und elektrisch isolierende Verbindungsschicht ist das Gehäuse der Transistoren mit dem Kühlkörper verbunden. Elektrisch entspricht dies einer parasitären Kapazität  $C_p$ , welche durch ein Plattenkondensatormodell angenähert werden kann. Während des Kommutierungsvorganges springt das Potential des Schaltknotens zwischen DC+ und DC-. Das Kühlkörperpotential bleibt konstant, weshalb  $C_p$  aufge- und entladen wird. Somit kommt es zu einem Gleichtaktstrom [65], [66], [83]. Die Koppelimpedanzen  $Z_k$ , welche den Gleichstrompfad schließen, existieren in der Regel zwischen konstanten Potentialen, wie DC- bzw. DC+ und dem geerdeten Gehäuse.

Gleichtaktstörungen können sich alternativ zur PE-Ausbreitung auch zwischen dem Signal- und dem Leistungskreis ausbreiten [84], [85]. Abbildung 2.29 stellt dies schematisch dar. Hierbei ist nach wie vor das hohe  $\frac{du}{dt}$  des Schaltknotens die Störursache. Die störstrombestimmende Kapazität  $C_p$  und die Koppelkapazitäten  $C_k$  entstehen hierbei über die Isolation der Signalübertragung und Spannungsversorgung der Treiberschaltungen. Die Treiberschaltungen sind die funktionale Schnittstelle zwischen dem Signal- und Leistungskreis.  $C_p$  wird aufgrund der Verbindung zum Schaltknoten dem Highside (HS)-Schalter zugeordnet.  $Z_k$  bildet sich über der Gate-Ansteuerung des LS-Schalters oder durch die parasitäre Impedanz zwischen Signalkreis und Leistungsmasse [84].

Sind lange Leitungen oder geerdete Lasten an ein leistungselektronisches Stellglied angeschlossen, bilden diese zusätzlich Koppelkapazitäten gegenüber Erde aus [78]. Parasitäre Kapazitäten zwischen Motorinduktivitäten und geerdetem Gehäuse können zudem die Funktion der störstrombestimmenden  $C_p$  einnehmen, da diese mit dem Schaltknoten von Frequenzumrichtern verbunden sind. Dominiert jedoch die induktive Leitungsimpedanz, ist der Einfluss parasitärer Elemente des Motors auf die EMV vernachlässigbar [78]. In [44], [86]–[91] wurden die Einflüsse von langen Motorleitungen in Verbindungen mit Schaltvorgängen von Leistungshalbleitern auf unerwünschte Isolationsprobleme, Überspannungen, Lagerströme und Oszillationen untersucht. Als dafür relevante Optimierungsstrategien werden optimierte Fil-

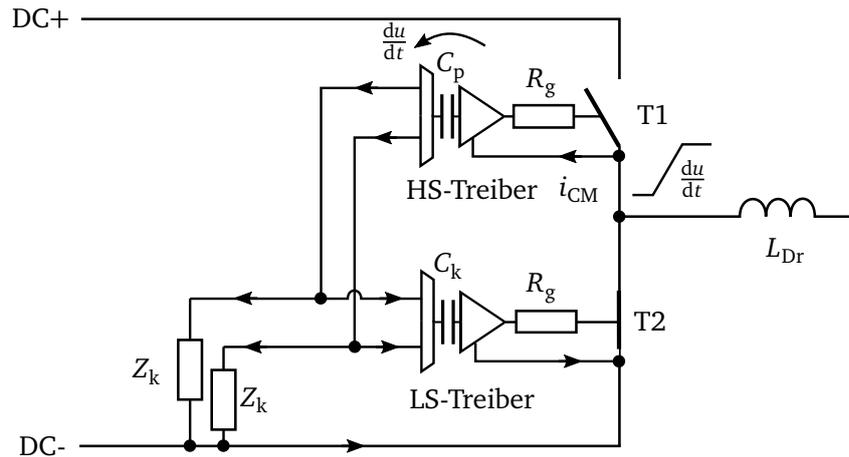


Abbildung 2.29: Gleichtaktstörung eines Brückenweiges über den Schaltknoten.

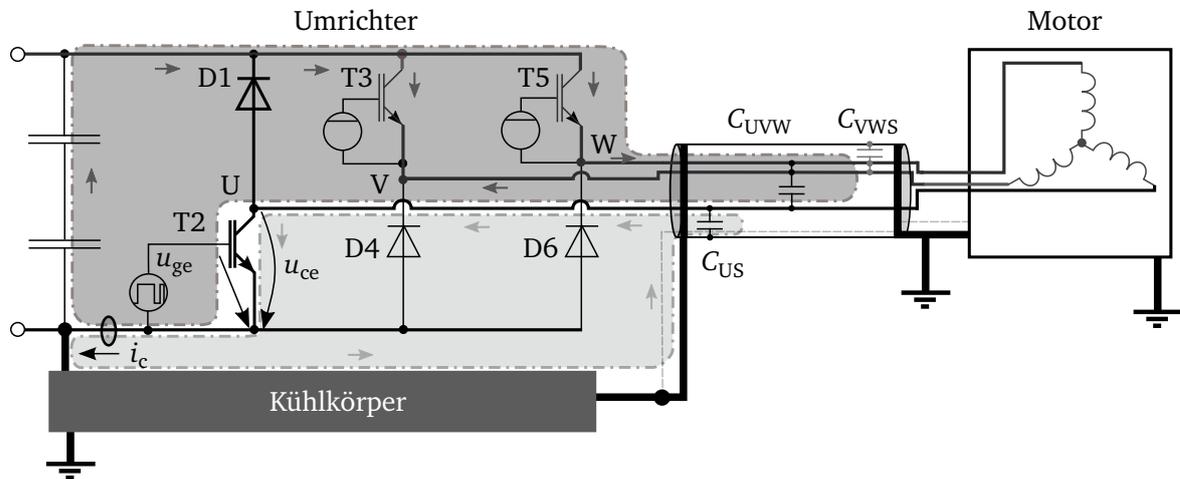


Abbildung 2.30: Versuchsanordnung zur Untersuchung des Einflusses langer Leitungen zwischen Umrichter und Motor auf die Schaltverluste und die geleiteten Störungen; hellgrauer Strompfad: Störstrom durch  $C_{US}$ ; dunkelgrauer Strompfad: Störstrom durch  $C_{UVW}$  [172].

ter zwischen Frequenzumrichter und Motor oder spezielle Regelverfahren von Umrichtern vorgeschlagen. Die konkreten Einflüsse dieser langen Leitungen auf die Schaltverluste und auf die EMV wurden in [172], [191] untersucht. Der entsprechende Versuchsaufbau ist in Abbildung 2.30 gezeigt.

In diesem ist das IGBT-Modul mit den drei Brückenweigen für eine Spannung von 1200 V und einen Transistorstrom von nominellen 8 A ausgelegt. Um eine gute Reproduzierbarkeit und Vergleichbarkeit für die Schaltverlustuntersuchung zu gewährleisten, wird der Aufbau mittels Doppelpuls betrieben. Hierbei ist T2 der schaltende Transistor. T1, T4 und T6 sind ständig ausgeschaltet. T3 und T5 sind dabei im eingeschalteten Zustand. Die Länge des Kabels wird mit den Werten 2 m, 5 m, 10 m, 23 m und 50 m variiert. Die Kabelkapazitäten zwischen geschalteter Phase U und den konstanten Potentialen der Phasen V und W  $C_{UVW}$  sowie Schirm S  $C_{US}$  entsprechen hierbei den einflussreichsten Kapazitäten, welche kapazitive Störströme in Abhängigkeit der Kabellänge erzeugen.

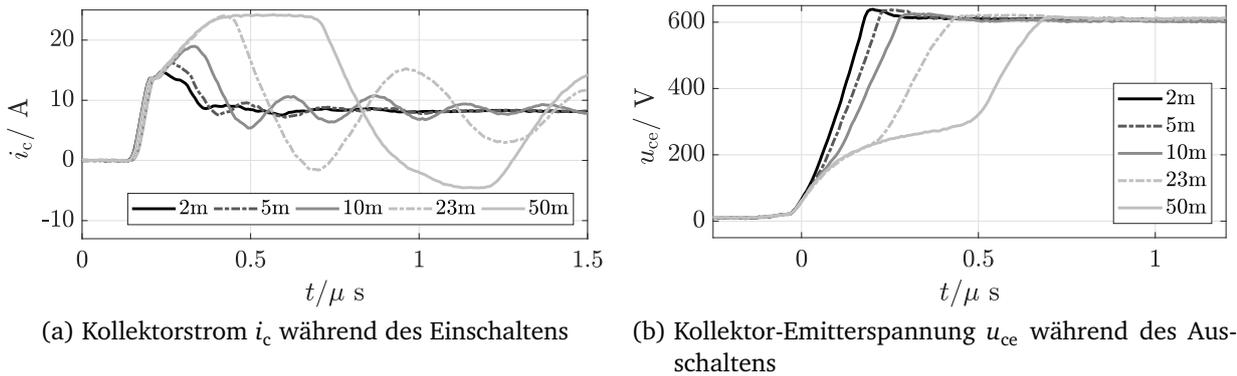


Abbildung 2.31: Messergebnisse zum Schaltverhalten bei unterschiedlicher Kabellänge.

Das dazugehörige Schaltverhalten ist in Abbildung 2.31 dargestellt. Im Kollektorstrom  $i_c$  kommt es durch die Überlagerung der Störströme mit dem kommutierenden Laststrom zu erhöhten Stromspitzen (siehe Abbildung 2.31a). Diese Erhöhung liegt an Resonanzeffekten des Kabels, welche zu Stromoszillationen führen. Die Oszillationsfrequenz ist von der Kabellänge abhängig. Das Stromplateau von einigen 100 ns bei angeschlossenem 50 m-Kabel erklärt sich mit der Stromsättigung des IGBTs, welche bei 22 A liegt. Gleichzeitig kommt es beim Ausschalten zu einer Plateaubildung in  $u_{ce}$  in Abhängigkeit der Kabellänge (siehe Abbildung 2.31b). Zu erklären ist dieses Phänomen ebenfalls durch die Kabelresonanzen und wird in [44] als Wanderwelle bezeichnet. Diese treten aufgrund von Reflexionen [92] (siehe Formel (2.23)), welche sich durch die unterschiedlichen Impedanzen von Kabel und Motor ergeben, auf. In Analogie zu (2.13) kann die Ausbreitungsgeschwindigkeit der Welle im Kabel über die kapazitiven und induktiven Leitungsbeläge  $C', L'$  berechnet werden [93]:

$$v = \frac{1}{\sqrt{L'C'}} \tag{2.24}$$

Datenblattangaben und Impedanzmessungen ergeben für den verwendeten Kabeltyp Werte von  $C' = 104 \text{ pF/m}$  und  $L' = 289,6 \text{ nH/m}$ . Entsprechend

$$t_p = \frac{l_c}{v} \tag{2.25}$$

führt dies bei einer Kabellänge von 50 m zu einer Laufzeit  $t_p$  von  $0,54 \mu\text{s}$ , wenn für hin- und rücklaufende Welle eine Gesamtstrecke  $l_c$  von 100 m angenommen wird. Dies entspricht der Plateau-Dauer der Spannung. Die Höhe des Plateaus wiederum ist laststromabhängig. Für kleine Ströme ist der Spannungshub klein, da die umzuladende Halbleiter- und Kabelkapazität weniger schnell aufgeladen wird. Demzufolge kann es zu mehreren aufeinanderfolgenden Plateaus kommen, welche die Gesamtzeit der Spannungsflanke additiv bestimmen.

Bedingt durch die Abhängigkeit des Stromüberschwingens von der Kabellänge beim Einschalten nehmen die Einschaltverluste  $E_{on}$  mit der Länge zu. Die Ausschaltverluste  $E_{off}$  nehmen durch die kapazitive Entlastungscharakteristik ab, ändern sich jedoch weniger stark als die Einschaltverluste. Entsprechend steigen die gesamten Schaltverluste  $E_{schalt}$ . Die dazugehörigen Messwerte sind in Tabelle 2.2 für Raumtemperatur ( $T_j=25 \text{ }^\circ\text{C}$ ) gegenübergestellt.

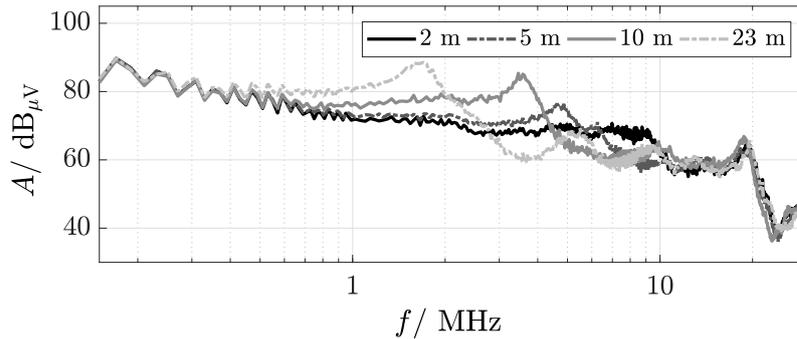


Abbildung 2.32: Geleitete Störemissionen nach CISPR 22 bei geschirmten Lastkabel in Abhängigkeit der Kabellänge.

Tabelle 2.2: Schaltverluste in Abhängigkeit der Kabellänge eines geschirmten vieradrigen Kabels für  $U_{DC} = 600 \text{ V}$ ,  $I_C = 8 \text{ A}$ ,  $T_j = 25 \text{ °C}$ .

Kabellänge	$E_{\text{on}} / \text{mJ}$	$E_{\text{off}} / \text{mJ}$	$E_{\text{schalt}} / \text{mJ}$	$\Delta E_{\text{schalt}} / \%$
2 m	0.82	0.38	1.20	0.0
5 m	0.94	0.37	1.31	9.1
10 m	1.06	0.34	1.40	16.6
23 m	1.26	0.28	1.54	28.3
50 m	1.38	0.22	1.60	33.3

Die Untersuchung der geleiteten EMV-Charakteristik wird nach CISPR 22 für Standgeräte auf einer 2 m x 2 m Kupferbodenfläche durchgeführt. Die Störungen werden an der Netznachbildung zwischen Gleichspannungsquelle und Zwischenkreis ausgekoppelt. Sowohl der Kabelschirm und die Netznachbildung als auch der Kühlkörper des Umrichters und das Motorgehäuse sind geerdet. Der Umrichter wird jetzt im gesteuerten PWM-Betrieb mit drei um jeweils  $120^\circ$  phasenversetzten Sinusmodulationen betrieben. Die Störspektren für unterschiedliche Kabellängen sind in Abbildung 2.32 gegenübergestellt. Die bereits im Kollektorstrom zu erkennenden Oszillationen bestimmen das Spektrum je nach Oszillationsamplitude und Resonanzfrequenz. Während bei einem kurzen Kabel von 2 m eine Resonanz sowohl in der Schaltcharakteristik als auch im Spektrum nur Ansatzweise zu erkennen ist (zwischen 7 MHz und 9 MHz), nimmt die Amplitude der Resonanz mit steigender Länge zu. Gleichzeitig nimmt die Resonanzfrequenz linear ab, was auf die konstanten längenbezogenen Kapazitäts- und Induktivitätsbeläge des Kabels zurückzuführen ist.

Diese Ergebnisse zeigen, dass neben den kritischen Gleichtakt- und Gegentaktströmen angeregte aufbaubedingte Resonanzen das Störspektrum im entsprechenden Frequenzbereich stark beeinflussen können. Um dem Rechnung zu tragen, erweitern [65], [94] die EMV-Tafel zusätzlich um eine Resonanzkomponente durch Superposition. Dies entspricht einer Addition im Frequenzbereich. Das resultierende Spektrum ist in Abbildung 2.33 schematisch dargestellt.

Nicht nur Resonanzen innerhalb und zwischen der Peripherie von Umrichtern, auch schaltungsbedingte Resonanzen innerhalb der Umrichter können demzufolge zur Erhöhung des

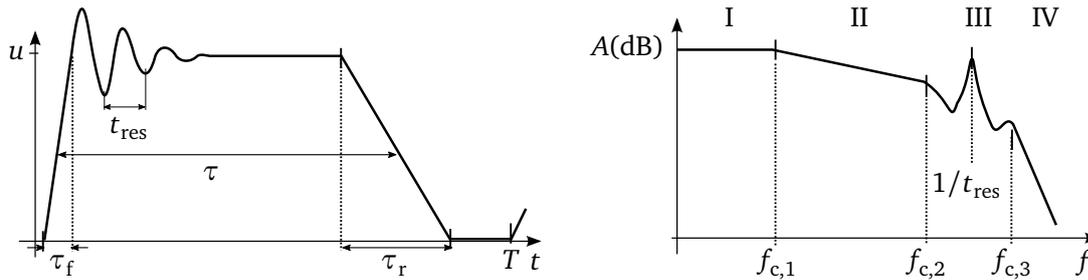


Abbildung 2.33: Zusammenhang zwischen trapezförmiger Spannung mit überlagerter Oszillation im Zeitbereich (links) und korrespondierender worst-case-Störspektrum im Frequenzbereich (rechts).

Störpegels beitragen. In der Literatur finden sich zahlreiche Untersuchungen, welche transistorbezogene Resonanzkreise betrachten.

[95] betont, dass die Ausprägung einer Oszillation während des Schaltvorganges bei kleinen parasitären Induktivitäten der Platine vor allem von der Gehäuseinduktivität abhängig ist. [96], [97] heben die Bedeutung des Gate-Resonanzkreises aus Gate-Induktivität und Eingangskapazitäten  $C_{iss}$  hervor. [97] bezieht diesen Resonanzkreis auf selbsterhaltende Oszillationen vor allem bei schnellschaltenden WBG-Halbleitern, welche zu Instabilitäten führen können. Eine theoretische Analyse wird auf Basis eines Kleinsignalmodells erstellt, welche das Prinzip eines Oszillators mit negativer Konduktanz zu Grunde legt. Die Gate-Rückwirkung aus dem Lastkreis nimmt hierbei eine zentrale Rolle ein. Auch [98], [99] beziehen sich auf die Wechselwirkung zwischen Gate- und Lastkreis und untersuchen dieses mittels Kleinsignalmodellen. Stabilitätsanalysen zeigen, dass vor allem eine minimierte Gate- und Source-Induktivität  $L_g$  und  $L_s$  zur Vermeidung von Oszillationen beitragen können.

[100] vernachlässigt die Effekte des Gate-Kreises und weist den Kommutierungskreiselementen einen dominierenden Einfluss auf EMV-kritische Oszillationen zu, wobei das  $\frac{du}{dt}$  in Kombination mit einer Rückstromspitze die oszillationsauslösende Größe ist. Auch [96], [101] definieren eine Resonanz zwischen der Ausgangskapazität  $C_{oss}$  und der Kommutierungsinduktivität  $L_{kom}$ . [73] untersuchte mittels Simulation und Messung die Resonanz zwischen der Drain-Source-Kapazität  $C_{ds}$  und der Kommutierungskreisinduktivität  $L_{kom}$ . Auch [74] bezieht sich auf die Kommutierungskreisresonanz, indem von einem Schwingkreis zwischen eingeschaltetem und ausgeschaltetem Schalter unmittelbar nach dem Schaltvorgang gesprochen wird. Laut [102] entstehen Spannungsozillationen im Tiefsetzsteller zwischen der Ausgangskapazität des ausgeschalteten Low-side-Transistors, dem Zwischenkreiskondensator und der Leitungsinduktivität.

Abhängig von der Resonanzfrequenz ist die Spannungsozillation eine entscheidende Einflussgröße auf die *gestrahlte Störung* der Gesamtschaltung [102]. Auch die Kommutierungsschleife selbst kann zusätzlich zu der parasitären Oszillationseigenschaft eine ausgeprägte Antennenwirkung aufweisen und somit die gestrahlten Störungen beeinflussen [37], [65], [80], [103]. Diese Störwirkung korreliert direkt mit der Größe der Schleifen. Entsprechend dem Modell des magnetischen Dipols [104] wird die Leiterschleife durch Gegentaktströme angeregt. Im Gegensatz dazu führt vorrangig ein Gleichtaktstrom zur Abstrahlung von Leitungen und Kabeln [79]–[82]. Das Feld der auf zwei parallelen Leitungen in gleiche Richtung fließenden Ströme addiert sich. Somit kann es bereits bei kleinen Gleichtaktströmen

zu großen Störampplituden kommen. Im Gegensatz dazu subtrahiert sich das Feld von Gegentaktströmen. Liegen die betrachteten Leitungen oder Kabel dicht beieinander, kommt es zur Minimierung bis hin zur Auslöschung des resultierenden Feldes. Daher ist der Einfluss von Gegentaktströmen bei paralleler Leitungsführung auf das gestrahlte Störspektrum vernachlässigbar [37], [65]. Neben der Anregungsart bestimmt die Kabellänge die Abstrahlintensität [82], entsprechend dem Verhältnis aus Wellenlänge zu Kabellänge, wie in Unterabschnitt 2.3.2 *Strahlungskopplung* erklärt. Zudem kann es in Abhängigkeit der Kabelimpedanz zu Kabelresonanzen und zur Verschiebung der Schaltungsresonanzen kommen, was sich im Spektrum zeigt [105], [106]. Unter der Betrachtung der Strahlungskopplung muss auch der Kühlkörper als parasitäre Antennenstruktur beachtet werden. Wie bereits angesprochen, bildet die Kühlkörperkapazität zum Schaltknoten bzw. dem geschalteten Halbleiterpotential einen Koppelpfad für Gleichtaktströme. Hierbei kann es durch den Kühlkörper zur Beeinflussung des gestrahlten Störspektrums kommen [37], [65], [75].

In diesem Abschnitt wurde gezeigt, dass es für geleitete und gestrahlte Störungen eine Vielzahl von unterschiedlichen Wirkungsmechanismen in der Leistungselektronik gibt. Allen liegt jedoch das Prinzip aus Gleich- und Gegentaktströmen sowie Schwingkreisen zugrunde. Diese werden vorwiegend durch steile Spannungsflanken hervorgerufen.

### 2.4.3 Störreduzierung durch das Formen von Schaltflanken

Neben der Schirmung sind Symmetrierung, Minimierung von Leiterschleifenflächen bzw. -längen sowie räumliche Trennung wirksame Gegenmaßnahmen gegen die vorgestellten elektromagnetischen Kopplungsarten [61]–[63]. [37], [65], [83] geben Layoutrichtlinien bezüglich Masse, Signal- und Leistungsteil für eine reduzierte Kopplung und somit verbesserte EMV an. Gelingt es nicht auf diese Weise, Kopplungen zu reduzieren, können Filter eingesetzt werden. Diese verhindern die Ausbreitung von Gleich- und Gegentaktströmen und können für spezifische Frequenzbereiche ausgelegt werden. Filter haben jedoch die Nachteile von zusätzlichen Kosten, Gewicht und erhöhtem Platzbedarf und führen somit zu einer geringeren Leistungsdichte des Gerätes. Entsprechend sollten Filter immer die zweite Wahl zur Störreduzierung sein [65], [83].

Ein effizienter, jedoch komplexer Ansatz der Störreduzierung ist das Kontrollieren der anregenden elektromagnetischen Störquelle, auf welche die unterschiedlichen Kopplungswege reagieren [65].

Hierfür können geeignete Schaltungstopologien gewählt werden. Der Multilevelumrichter reduziert die Spannungshübe während jedes Schaltpulses gegenüber einem Zweilevelumrichter. Dadurch wird, unter der Annahme gleicher Spannungssteilheiten, die Dauer von kapazitiven Ausgleichsströmen reduziert. Zeitgleich können Harmonische durch eine mehr sinusförmige Stromaufnahme reduziert werden. Unterstützt wird dies durch geeignete pulsweitenmodulierte Ansteuerverfahren [39].

Für den Frequenzbereich  $> 150$  kHz bietet sich das Einstellen der Dauer der Schaltflanken an, um die Störanregung zu reduzieren. Das bloße Anwenden eines vergrößerten Gate-Widerstandes hat in der Regel die Vorteile der einfachen Implementierung und reduzierter Störungen sowie Überstrom- und Überspannungsspitzen [107]. Zeitgleich steigen jedoch die Verluste und ein arbeitspunktabhängiges Anpassen der Schaltflankendauer ist nicht möglich.

Um dem Nachteil der statischen Widerstandseinstellung zu begegnen, gibt es die Mög-

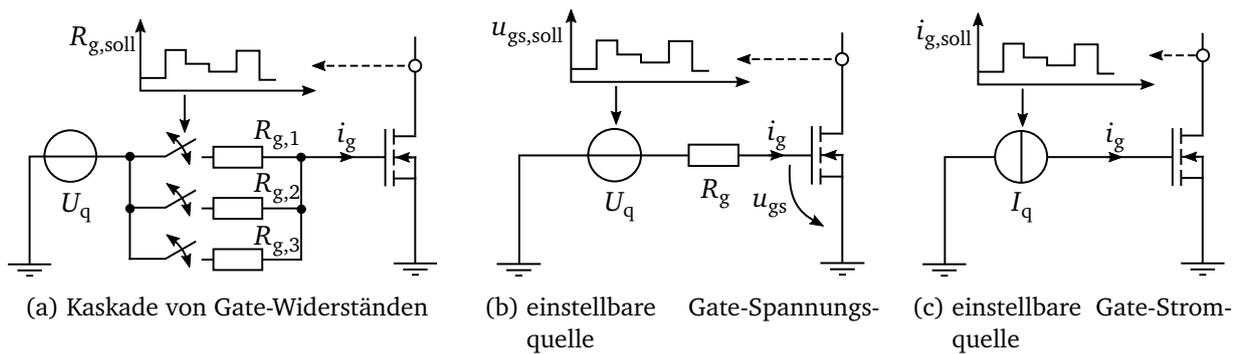


Abbildung 2.34: Unterschiedliche Strategien, um den Gate-Strom  $i_g$  einzustellen, mit der Option eines geschlossenen Regelkreises.

lichkeit, alternative Ansteuerkonzepte einzusetzen. Diese werden in der Literatur als aktive Gate-Treiber (engl.: active gate driver) bezeichnet. Sie sind in der Lage, das transiente Verhalten flexibel entsprechend des Arbeitspunktes oder nach definierten Vorgaben dynamisch einzustellen. Alle haben zum Ziel, über das Kontrollieren des Gate-Stromes und somit des Umladens der Gate-Kapazitäten das Schaltverhalten nach unterschiedlichen Zielvorgaben und Optimierungsstrategien zu beeinflussen. Hierbei können verschiedene Konzepte für die Umsetzung eines aktiven Treibers zum Einsatz kommen.

Die Vielzahl von in der Literatur vorgestellten Treiberkonzepten können nach der Art der Quelle unterteilt werden. So finden sich Lösungen mit einer Kombination aus konstanter Spannungsquelle und kaskadiertem Gate-Widerstandsnetzwerk, bei welcher der wirksame Gate-Widerstand  $R_{g,soll}$  abhängig vom Schaltzeitpunkt eingestellt werden kann [30], [108], [109]. Alternativ stellt [110] eine Lösung mit einstellbarem Gate-Spannungsprofil  $u_{q,g}$  vor, bei welchem der Spannungslevel der treibenden Quelle  $U_{q,g}$  während des Schaltvorganges angepasst wird. Der Einsatz von Stromquellentreibern ist eine weitere Option. Bei diesen lässt sich direkt ein variables oder konstantes Gate-Stromprofil unabhängig vom zu schaltenden Transistor vorgeben, welches den Spannungsverlauf an den Gate-Kapazitäten bestimmt [108], [111]–[115]. Es lässt sich zudem zwischen Steuer- [116] und Regelkonzepten unterscheiden [107], [117]–[119]. Dies ist in Abbildung 2.34 schematisch zusammengefasst.

Die erwünschte Art der Flankenbeeinflussung kann dabei variieren. Während [120] lediglich die Stromsteilheit einstellt, beeinflussen [109], [115], [117], [118], [121] das  $\frac{du}{dt}$ . Sowohl transiente Strom- als auch Spannungsverläufe werden hingegen in [107], [108], [110], [112], [118], [119] gezielt eingestellt. Welche der Flanken es zu beeinflussen gilt, wird vorrangig durch die anwendungsbezogene Motivation bestimmt. [117], [118], [122] reduzieren mit ihren Konzepten von aktiven Treibern vorrangig elektromagnetische Störungen. [115], [121] minimieren durch die limitierte Spannungssteilheit die Beanspruchung von Lagern sowie der Wicklungsisolation von angeschlossenen elektrischen Motoren, um so die Lebensdauer dieser Lasten zu verlängern. Aktive Treiber können durch geeignete Regelkonzepte auch Schutzfunktionen übernehmen [120]. Überstrom- und Überspannungsspitzen können so gezielt reduziert und somit die Überanspruchung der Schaltungskomponenten limitiert werden [107], [110]. Ein treibender Faktor ist jedoch vorrangig die Optimierung der Effizienz durch das Reduzieren von Schaltverlusten [112], [114], [116], [121].

Ein gleichzeitiges Optimieren von EMV und Effizienz ist nicht immer möglich [110], [112],

[117], da die Verringerung des Flankenanstieges und damit die Reduzierung der elektromagnetischer Störung eine Erhöhung der Schaltverluste bedeutet. Dies ist für leistungselektronische Schaltungen ein entscheidender Nachteil.

Alternativ zum Einstellen der Flankensteilheit bietet sich das Formen der Schaltflanken an, um die Störanregung zu reduzieren und die Schaltverluste nur geringfügig zu beeinflussen. Hierzu stellt [123] die entscheidenden zu beeinflussenden Eigenschaften einer Spannungsflanke dar. Allgemein führt dies zu der Aussage, dass die Schaltflanke so *rund wie möglich* sein sollte. Konkret hängt die Frequenzcharakteristik von drei Parametern ab:

- von der Ordnung der Ableitung, in welcher es zu Impulsen bzw. Sprüngen kommt
- von der Summe der Amplituden der Ableitungen
- von der Grundschwingung des Kurvenverlaufes

Dies führt zu dem Ansatz, dass nicht die Anstiegszeit der Schaltflanke, sondern die Anstiegs- und Abfallzeiten der ersten Ableitung geeignet eingestellt werden müssen. Dadurch kann die Hochfrequenzkomponente der Flanke entscheidend reduziert werden, wobei die gesamte Schaltzeit näherungsweise konstant bleiben kann. Da die Schaltverluste und somit auch die Effizienz von dieser Schaltzeit abhängig sind, ist es so möglich, die EMV zu verbessern, während die Effizienz nur leicht abnimmt. Die so resultierende optimierte Kurvenform wird als s-Form bezeichnet und bietet ein um 4,2 dB reduziertes Störpotential entsprechend der Hüllkurve gegenüber einer Sinus-Kurvenform [123]. Abbildung 2.35 zeigt einen beispielhaften Verlauf einer s-Kurve mit den dazugehörigen Ableitungen. Anders als bei einem Trapezverlauf, treten Impulse nicht in der zweiten sondern erst in der dritten Ableitung auf. [124] präsentiert eine praktische Umsetzung und bestätigt die Vorteile der s-Kurvenform bezüglich EMV- und Verlustoptimierung gegenüber der direkten Steuerung der Flankensteilheit. Das Optimum zwischen EMV (Frequenzbereichs-Optimum) und Schaltverlusten (Zeitbereichsoptimum) stellt nach der Heisenberg-Gabor-Unschärferelation jedoch die Gauss-Kurvenform

$$g(t) = \frac{1}{\sigma_t \sqrt{2\pi}} \cdot e^{-\frac{t^2}{2\sigma_t^2}}, \quad (2.26)$$

dar [125], wobei  $\sigma_t$  der zeitlichen Standardabweichung entspricht. [124], [126], [127] zeigen, dass die praktische Umsetzung der s-Form und Gauss-Form für Schaltvorgänge im  $\mu\text{s}$ -Bereich mittels geschlossener Regelschleife aufwändig und rechenintensiv sein kann. Für schnellere Schaltvorgänge  $< 100 \text{ ns}$  ist eine Umsetzung demnach limitiert.

Dass Oszillationen die elektromagnetischen Störungen zusätzlich erhöhen können und durch Transistorschaltvorgänge angeregt werden, wurde vorangegangen bereits berichtet. Entsprechend finden sich ebenfalls Ansätze, diese Oszillationen mittels aktiver Gate-Treiber zu reduzieren. [110], [119] minimieren hierbei die Oszillationsanregung durch die Beeinflussung des Ausschaltens. Gleichzeitig steigen hingegen die Verluste, wenn auch weniger stark verglichen mit einer konventionellen Ansteuerung einer Konstantspannungsquelle mit festem Gate-Widerstand. [30] zeigt, dass nicht zwangsweise ein langsames Einschalten auch zu reduzierten Oszillationen führt und schafft es, mittels Probierens ein passendes Gate-Profil zu generieren, welches bei kleinen Schaltverlusten sowohl Oszillationen minimiert als auch die Überstromspitze reduziert und entsprechend auch die EMV positiv beeinflusst.

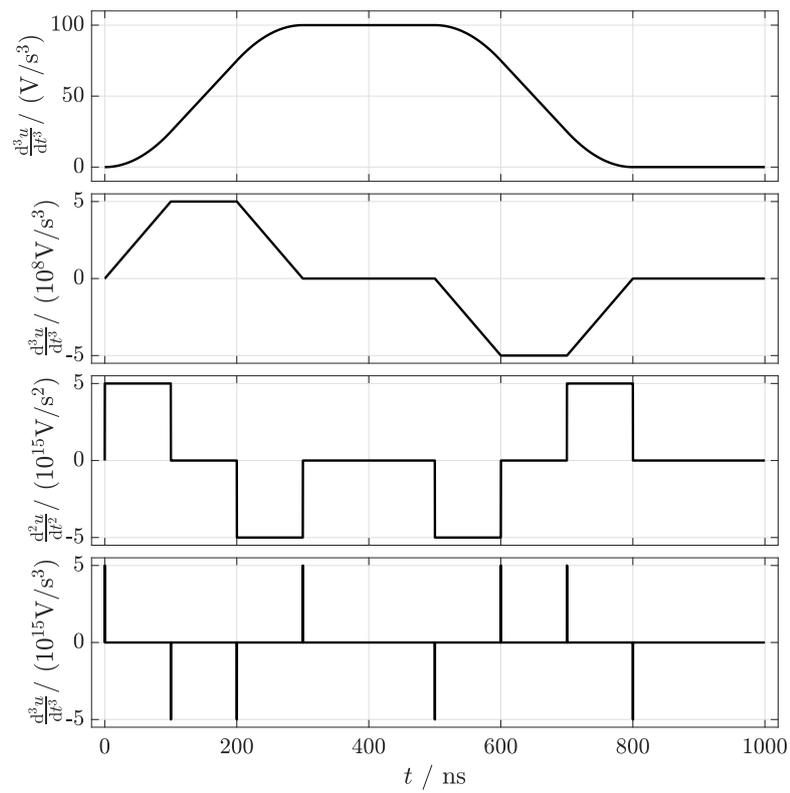


Abbildung 2.35: Form der s-Kurve mit den dazugehörigen ersten drei Ableitungen.

# Kapitel 3

## Schaltungsentwurf unter Berücksichtigung der EMV für verschiedene Leistungshalbleiter

### 3.1 Überblick

In diesem Kapitel geht es um das tiefere Verständnis der Störursachen, Koppelmechanismen und der damit verbundenen Störcharakteristik schnellschaltender GaN-HEMTs in einem beispielhaften DC/DC-Wandler. Gleichzeitig werden die Ergebnisse in Relation zu dem Störverhalten eines vergleichbaren DC/DC-Wandlers mit Si-IGBTs gesetzt. Die unterschiedlichen Einflüsse von konventionellen Si- und neuen GaN-Leistungstransistoren auf die EMV werden so allgemeingültig verdeutlicht. Hierbei werden Aspekte der Intra- und Inter-EMV thematisiert.

Die Intra-EMV wird im Hinblick auf die Störung analoger und digitaler Signale bewertet und beispielhafte kritische Koppelmechanismen definiert. Anhand dieser Ergebnisse werden zielgerichtete Gegenmaßnahmen vorgeschlagen und validiert. Vor allem die Notwendigkeit eines hochfrequenzkonformen Schaltungsdesigns für den GaN-basierter DC/DC-Wandler wird so deutlich.

Die Inter-EMV-Charakteristik wird unter den Gesichtspunkten der geleiteten und gestrahlten Störaussendung charakterisiert. Die Schaltcharakteristik steht hierbei im Vordergrund. Doch auch der Einfluss des Designs passiver Bauelemente auf das Störspektrum wird bewertet. Das gezielte Unterschreiten von normativen Grenzwerten steht hierbei nicht im Vordergrund.

Die folgenden Ergebnisse basieren auf normativen Messungen, was nicht nur eine qualitative sondern auch eine quantitative Bewertung zulässt. Zudem haben die Messergebnisse gegenüber rein simulativen oder theoretischen Untersuchungen eine hohe Praxisrelevanz. Die in diesem Kapitel vorgestellten Ergebnisse sind in [173], [174] veröffentlicht.

### 3.2 Untersuchte DC/DC-Wandler

Als Prüfling wird ein beispielhafter bidirektionaler DC/DC-Wandler mit nicht-isolierender, hart-schaltender Brückenweigtopologie gewählt. Abbildung 3.1 zeigt eine schematische Darstellung. Der Wandler ist für eine maximale Oberspannung von  $U_{z,max} = 400\text{ V}$  und eine maximale Unterspannung von  $U_{a,max} = 240\text{ V}$  ausgelegt. Der DC/DC-Wandler wird als modu-

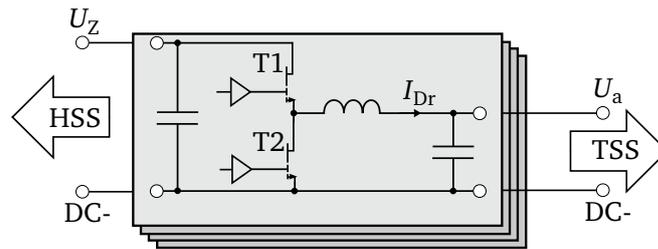


Abbildung 3.1: Schematische Darstellung des modularen DC/DC-Wandlers.

larer Aufbau ausgeführt, wobei jedes parallelisierte Leistungsmodul ein voll funktionsfähiger DC/DC-Wandler mit eigener Leistungs-drossel sowie eigenen ober- und unterspannungsseitigen Glättungskondensatoren ist. Jedes Leistungsmodul ist für eine maximale Leistung von bis zu 2,5 kW bei unterspannungsseitiger Nennspannung von  $U_{a,nenn} = 200\text{ V}$  ausgelegt. Entsprechend ergibt sich ein maximaler mittlerer Drosselstrom von  $I_{Dr} = 12,5\text{ A}$ . Für einen Vergleich unterschiedlicher Halbleiter sind entsprechend verschiedene Moduldesigns angefertigt worden.

Zunächst wird das Design des Wandlermoduls mit GaN-Transistoren vorgestellt, gefolgt von den Unterschieden zum auf Si-IGBTs basierenden Wandler. Die zwei 650 V GaN-Transistoren von GaN Systems GS66506T [161] und GS66516T [162] mit einer unterschiedlichen Stromtragfähigkeit von 22,5 A und 60 A werden ausgewählt. Beide haben ein niederinduktives SMD (surface mounted device)-Gehäuse, wobei die Kühlung über die Oberseite des Gehäuses erfolgt. Beide GaN-Transistoren besitzen ein identisches Design der Wandlerplatine mit der Ausnahme der nötigen Leiterbahnadaption entsprechend der unterschiedlichen Gehäusegeometrie. Der 22,5 A-Transistor weist die kleinere Eingangskapazität  $C_{iss} = 195\text{ pF}$  gegenüber  $C_{iss} = 520\text{ pF}$  des 60 A-Halbleiters auf. Der 60 A-Transistor bietet den geringeren Durchlasswiderstand von  $R_{ds,on} = 25\text{ m}\Omega$  gegenüber dem 22,5 A-Schalter mit  $R_{ds,on} = 175\text{ m}\Omega$ . Somit hat das Bauteil GS66506T bei identischer Gate-Beschaltung den Vorteil der geringeren Schaltverluste, während GS66516T die geringeren Durchlassverluste aufweist. Eine konstante Schaltfrequenz von 100 kHz wird für beide Wandler mit den unterschiedlichen Halbleitern angewendet.

Jeder Brücken-zweig wird über einen Aluminiumkühlkörper gekühlt. Die erforderliche galvanische Isolierung wird mit einer Aluminiumnitrid (AlN)-Keramik erreicht. Über eine forcierte Konvektion mittels Lüfter wird eine ausreichende Kühlung sichergestellt.

Die GaN-Transistoren werden mit einer Gate-Source-Spannung  $u_{gs}$  von 6 V eingeschaltet und mit einer negativen Spannungsversorgung von  $-3\text{ V}$  ausgeschaltet. Um die Leitverluste in Rückwärtsrichtung zu minimieren, wird die Gate-Spannung nach einer definierten Totzeit von 100 ns im Anschluss an den Kommutierungsvorgang wieder auf 6 V gesetzt. Somit ähnelt die  $I_d/U_{ds}$ -Charakteristik in Rückwärtsrichtung im dritten Quadranten der ohmschen Charakteristik des ersten Quadranten in Vorwärtsrichtung. Die ausgangsseitige Spannungsversorgung der Lowside- und Highside-Treiber wird mittels der integrierten isolierten DC/DC-Wandler MEJ1D1509SC [163] realisiert. Es ist wichtig, dass diese Bauelemente eine kleinstmögliche Koppelkapazität zwischen Primär- und Sekundärseite aufweisen. Für die eingesetzten Wandler haben diese einen Wert von 3 pF. Wie bereits in den Grundlagen beschrieben wurde und später gezeigt wird, kann diese Kapazität Bestandteil des Koppelkreises für elektromagnetische Störungen vom Leistungskreis über den Signalkreis sein. Daher

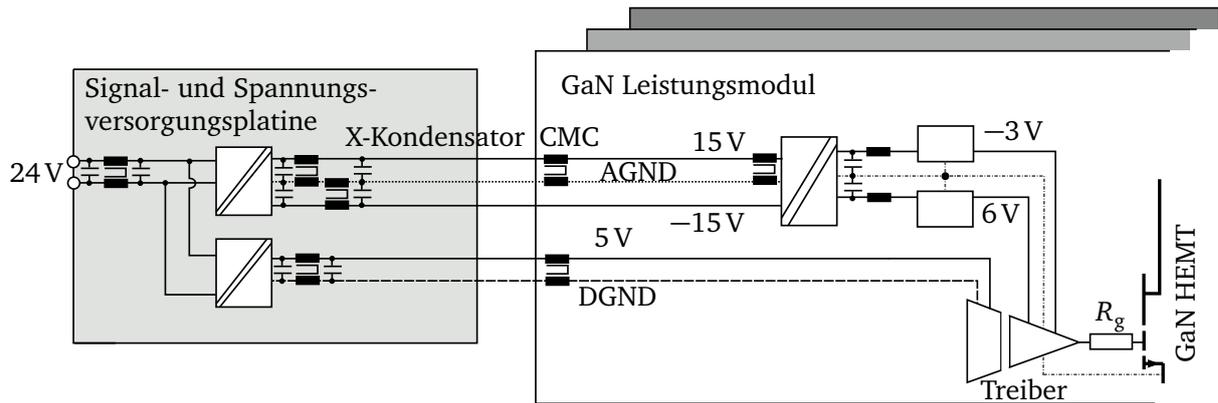


Abbildung 3.2: Vereinfachtes Schema der Hilfsspannungsversorgung mit Filterelementen.

sind zusätzliche Filter im Versorgungskreis installiert, wie in Abbildung 3.2 gezeigt ist. Die Gleichtaktdrosseln (CMC) stellen für Gleichtaktströme eine hohe Impedanz dar, während die X-Kondensatoren hochfrequente Gegentaktströme kurzschließen. Die Signal- und Spannungsversorgungsplatine stellt die Hilfsspannungen für die Treiberversorgung aller parallelgeschalteten Platinen bereit.

Der signalverarbeitende Mikrocontroller befindet sich ebenfalls auf dieser Platine, generiert die PWM-Signale und wertet die Stromsensordaten der Lastkreise in einer Strommittelwertregelung aus. Für die Signalübertragung der digitalen PWM-Signale und der analogen Stromsignale zwischen dem Mikrocontroller und den Leistungsplatinen wird ein geschirmtes Cat5e-Kabel eingesetzt. Dieses minimiert potentielle induzierte Spannungen und erhöht somit die Signalstabilität.

Der Silicon Labs Treiber IC Si8271AB [164] wird wegen seiner hohen  $\frac{du}{dt}$ -Immunität von 200 V/ns ausgewählt. Zusätzlich kann er hohe Umladeströme von 4 A für das Ein- und 1,7 A für das Ausschalten bereitstellen. Ein intern kleiner Ausschaltwiderstand von 1  $\Omega$  reduziert die Wahrscheinlichkeit des parasitären Wiedereinschaltens [48], [128]. Weiterhin stellt der Treiber separate Ausgänge für das Ein- und Ausschalten bereit. Diese ermöglichen die Nutzung von separaten Ein- und Ausschaltwiderständen  $R_{g, \text{ein}}$  und  $R_{g, \text{aus}}$  ohne eine zusätzliche Gate-Beschaltung, welche eine unerwünschte Erhöhung der Gatekreisinduktivität bedeuten würde. Die integrierte Signalisolation des ICs ist vorrangig wichtig im Bezug auf die Ansteuerung des Highside-Treibers und eliminiert die Notwendigkeit eines zusätzlichen Signalisolators. Die Koppelkapazität des Treiber-ICs ist mit 0,5 pF sehr klein. Dieser IC wird bereits in GaN Systems-Anwendungen, wie dem GS66508B half bridge daughter board [165] eingesetzt.

Für jedes Wandlermodul mit GaN-Transistoren wird die Leistungsdrossel  $L_{Dr}$  mit einem MPP 55083 Pulverkern von Magnetics realisiert. Dieser weist kleine Verluste für hohe Schaltfrequenzen sowie eine gute Stabilität der relativen Permeabilität über einen großen Frequenz-, Temperatur- und Gleichspannungsbereich auf [166]. Eine Gesamtinduktivität von 230  $\mu\text{H}$  im unbelasteten Zustand wird mit einer einlagigen Wicklung erzielt. Das Wicklungsdesign ist von speziellem Interesse, wie später genauer erläutert werden wird.

Das Minimieren der parasitären Kommutierungskreisinduktivitäten  $L_{\text{kom}}$  wird mittels vierlagiger Platine erzielt. Vor allem die Kommutierungszelle sollte möglichst niederinduktiv sein, weshalb diese vorrangig der ersten und zweiten Lage mit 100 nm Abstand zugeordnet sind.

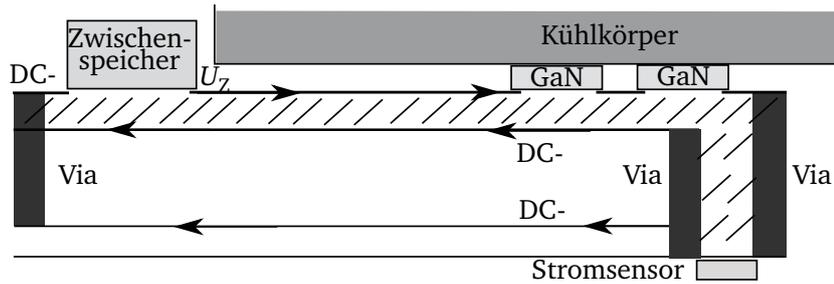


Abbildung 3.3: Querschnitt der Lagenanordnung des GaN-basierten Leistungsmoduls mit angezeigter Fläche der Kommutierungsschleife.

Dadurch kann die aufgespannte Fläche klein gehalten werden. Durch eine gleichzeitig breite Bandleiterstruktur [129] ergibt sich so eine minimierte Schleifeninduktivität. Der relevante Querschnitt des Lagenaufbaus ist in Abbildung 3.3 dargestellt.

Um die EMV-Messungen der Wandler mit GaN-Transistoren in Relation zu konventionellen Si-basierten Schaltungen zu betrachten, wird ein ähnlicher Wandler der gleichen Spannungs- und Leistungsklasse mit 600 V/50 A Si-IGBTs IXXH50N60C3D1 [167] aufgebaut und unter gleichen Bedingungen vermessen. Durch die deutlich größere Eingangskapazität des IGBTs  $C_{ies} = 2320 \text{ pF}$  und das damit verbundene langsamere Schalten wird die Schaltfrequenz von 100 kHz auf 20 kHz gesenkt. Diese Änderung in der Schaltfrequenz führt zu der notwendigen Vergrößerung der Leistungsdrossel auf 2,3 mH und der Glättungskondensatoren auf der Ober- und Unterspannungsseite, um eine ähnliche Strom- und Spannungswelligkeit zu gewährleisten.

Aufgrund der unterschiedlichen Halbleitertechnologien muss die Gate-Beschaltung dahingehend angepasst werden, dass der IGBT mit  $\pm 15 \text{ V}$  ein- und ausgeschaltet wird. Entsprechende Änderungen in der Bauelementeauswahl sowie im Schaltungslayout müssen vorgenommen werden und gilt es beim Vergleich der EMV-Ergebnisse zu beachten. Ein direkter Vergleich der Halbleiter ist demnach nicht gegeben. Stattdessen ist ein Vergleich der korrespondierenden Wandler als Gesamtsystem möglich. Dies entspricht einem zulässigen Ansatz, da in den meisten Fällen, in welchen neue Halbleitertechnologien, wie SiC oder GaN, konventionelle Si-Technologien ersetzen, ein bloßer Austausch der Halbleiter nicht ausreicht. Für eine vollständige Ausnutzung der Eigenschaften bezüglich reduzierter Schaltverluste müssen die peripheren Bauelemente und somit das Platinen-Design ebenfalls angepasst werden, wie vorangegangen diskutiert (siehe auch [130]).

Dass der Wechsel von Si-IGBTs zu GaN-Transistoren zu einer Effizienzsteigerung führt, ist in Abbildung 3.4 gezeigt. Die Messergebnisse wurden mit dem Präzisionsleistungsmessgerät LMG310 von Zimmer Electric aufgenommen und die Schaltungen dabei im TSS-Betrieb bei 400 V Eingangsspannung und konstantem Aussteuergrad von  $a = 0,5$  betrieben. Durch Variation des angeschlossenen Lastwiderstandes konnte die gewünschte Leistung für jeden Messpunkt eingestellt werden. Der Wirkungsgrad  $\eta$  berechnet sich aus dem Verhältnis der Ausgangsleistung  $P_{aus}$  zur Eingangsleistung  $P_{ein}$ , zu welcher die Verlustleistung der Hilfsspannungsversorgung  $P_{aux}$  gemäß

$$\eta = \frac{P_{aus}}{P_{ein} + P_{aux}} \quad (3.1)$$

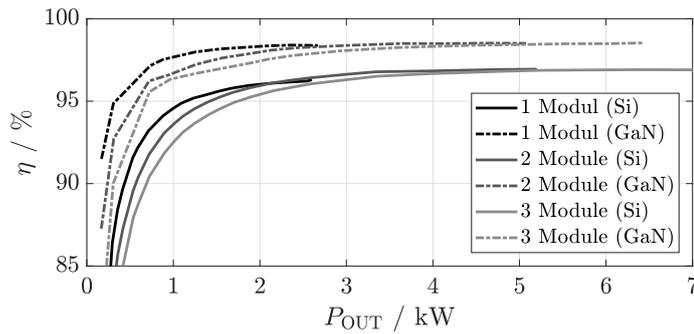


Abbildung 3.4: Ergebnisse der Effizienzmessungen von jeweils bis zu drei parallelgeschalteten Leistungsmodulen sowohl mit IGBTs als auch 60 A-GaN-HEMTs [175].

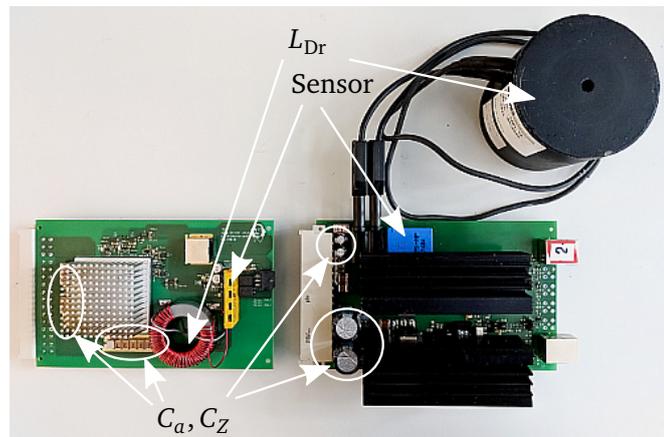


Abbildung 3.5: Untersuchte Leistungsmodul mit GaN-HEMTs (links) und Si-IGBTs (rechts).

hinzugezählt werden muss. Sowohl die Si-basierten als auch die GaN-basierten Module zeigen einen typischen Anstieg des Wirkungsgrades mit der Zunahme der Leistung. Hierfür sind vorrangig stromunabhängige Verluste verantwortlich. Die jeweils maximale Effizienz wird bei der Nennleistung für jedes Modul von 2,5 kW erreicht. Die Amplitude des Effizienzmaximums variiert technologiebedingt. Es zeigt sich, dass die Leistungsmodul mit den 60 A GaN-HEMTs trotz des Fünffachen der Schaltfrequenz einen um mindestens 2 % verbesserten Wirkungsgrad  $\eta$  gegenüber den Si-basierten Leistungsmodulen über den gesamten Messbereich aufweisen. Die Effizienzunterschiede sind wesentlich durch die Speicherladung der Si-Diode antiparallel zum IGBT sowie durch ein induktivitätsminimierendes Platinen-Lay-out und Gehäuse des GaN-Transistors begründet, welche ein schnelles und verlustarmes Schalten ermöglichen. Dies hat einen entscheidenden Anteil an den Gesamtverlusten [3], [131].

Aufgrund der höheren Schaltfrequenz ist die Leistungsdrossel des DC/DC-Wandlers mit GaN-Transistoren deutlich kleiner als die Drossel des Si-basierten Wandlers, wie in Abbildung 3.5 gezeigt ist. Weiterhin kann für die Leistungsmodul des Wandlers mit GaN-Transistoren auf große Elektrolytkondensatoren verzichtet werden. Daher ist sowohl das Volumen als auch das Gewicht eines Leistungsmodul mit Si-Transistoren entsprechend größer.

Die Miniaturisierung ist kein gestelltes Ziel und eine weitere Volumensreduzierung wäre denkbar. Die Abmaße der Platine sind absichtlich identisch gewählt um weitestgehend die

gleiche Peripherie, Steckverbinder und somit Wandlergehäuse nutzen zu können. Aufgrund der Praktikabilität und schnelleren Prototypenentwicklung wird ein 19"-Serverschrank mit Platz für mehrere parallele Module inklusive sicherheitsrelevanter Vorrichtungen gewählt. Da die Einhaltung von normativen Grenzwerten für die Störaussendung nicht Ziel der nachfolgenden Untersuchungen ist, wird auf zusätzliche Eingangs- und Ausgangsfilter im Lastkreis verzichtet. Stattdessen steht die Analyse von internen Störungen sowie von kritischen Einflussfaktoren, wie der Halbleitercharakteristika und dem Design passiver Bauteile, auf die elektromagnetische Störaussendung im Vordergrund.

### 3.3 Aspekte der Intra-EMV

Wie in den Grundlagen erwähnt, sind schnelle Transiente von Spannungen und Strömen des Leistungskreises eine Hauptquelle für elektromagnetische Störungen. Diese können zu parasitären Strömen oder Spannungseinkopplungen mit so hohen Amplituden führen, dass digitale und sensitive analoge Signale empfindlich gestört werden können. Der sichere Betrieb des DC/DC-Wandlers wäre somit beeinträchtigt oder nicht möglich. Daher wird die Stabilität der Kleinspannungssignale des GaN-basierten DC/DC-Wandlers im Nachfolgenden untersucht.

#### 3.3.1 Stabilität digitaler Signale

Parasitäres Wiedereinschalten eines ausgeschalteten Transistors ist ein Phänomen, welches vor allem in Schaltungen mit schnellen Transienten vorkommt und bereits in unterschiedlichen Veröffentlichungen beschrieben ist [48], [128]. Das Umladen der Gate-Kapazitäten des Highside-Transistors während des Einschaltens führt zu einer Spannungsänderung am Schaltknoten. Diese Spannungsänderung beeinflusst ebenfalls die Spannung an den intrinsischen Kapazitäten des Lowside-Transistors und es kommt zu einem kapazitiven Stromfluss im Gate-Kreis. Abhängig von der Größe des Gate-Widerstandes des ausgeschalteten Transistors, kann dieser Strom eine entsprechende Gate-Spannung hervorrufen und er schaltet ein. Entsprechend wären sowohl der Highside- als auch der Lowside-Transistor zeitgleich eingeschaltet und somit der Zwischenkreis kurzgeschlossen.

Zusätzlich dazu kann es zur Beeinflussung des Ansteuerpfades selbst kommen, welches nachstehend durch die Untersuchung des PWM-Signalfades gezeigt wird. In Abbildung 3.6 ist die Signalübertragung des PWM-Signals vom Mikrocontroller ( $\mu\text{C}$ ) zum Gate des Si-IGBTs bzw. GaN-HEMTs schematisch dargestellt. Zunächst wird das PWM-Ausgangssignal des Controllers von 3,3 V mittels Verstärkerschaltung auf das jeweilige Eingangsspannungslevel des Treibers von 15 V bzw. 5 V angehoben. Die Signalübertragung zwischen Signal- und Versorgungsspannungsplatine und Wandlermodul wird über ein geschirmtes Kabel mit paarweise verdrehten Leitungen (Cat5e) realisiert. Ein Tiefpass am Eingang des Treibers glättet das Signal. Für den IGBT bietet ein RC-Filter eine ausreichende Signalstabilisierung. Für den Betrieb des GaN-HEMTs wird, mit der Ausnahme des angepassten Spannungslevels von 5 V, das gleiche Prinzip angewendet. Die Platine des Moduls mit IGBTs ist eine standardisierte zweilagige Platine mit einem Abstand von 1,5 mm zwischen den Lagen des Signal- und Rückführungspfades. Dieser Abstand ist für das Modul mit GaN-HEMTs auf 0,2 mm durch einen

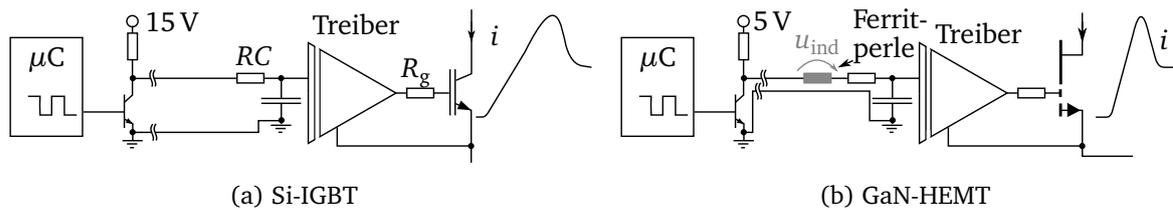


Abbildung 3.6: Signalübertragung des PWM-Signals mit Mikrocontroller, Verstärkerschaltung, Filter, Gate-Ansteuerung, Gate-Widerstand und jeweiligem Transistor.

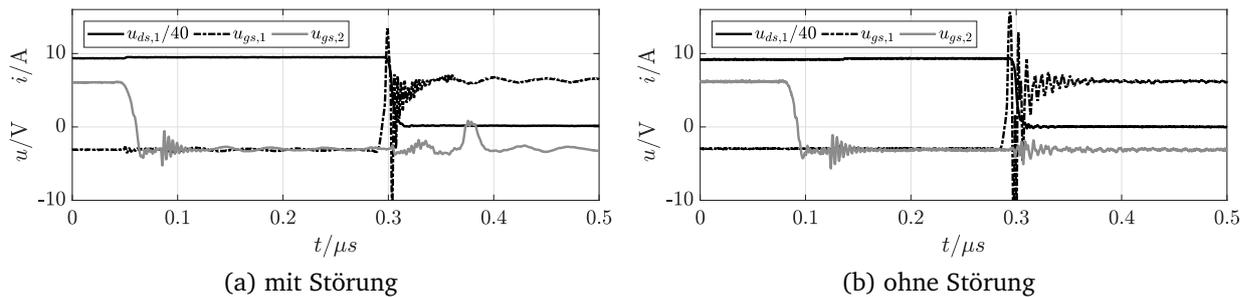


Abbildung 3.7: Gate-Spannung  $u_{gs,2}$  des ausgeschalteten Transistors T2 mit und ohne Störung nach dem Einschalten des Highside-Transistors T1 bei  $0,4 \mu\text{s}$ .

vierlagigen Aufbau reduziert. Dadurch kann die Schleifengröße der Übertragungsstrecke reduziert und eine magnetische Störanfälligkeit des PWM-Pfades begrenzt werden. Trotzdem wird eine Erhöhung der Gate-Source-Spannung des ausgeschalteten Transistors T2 festgestellt. Dies tritt in Korrelation mit dem Einschalten des Transistors T1 oder eines Transistors eines parallelen Leistungsmoduls auf. Ein entsprechendes Messergebnis ist in Abbildung 3.7a dargestellt. Wird die Schaltgeschwindigkeit von T1 erhöht, könnte diese ungewollte Spannungserhöhung bei  $0,37 \mu\text{s}$  die Thresholdspannung des HEMTs von  $2 \text{ V}$  überschreiten. Somit würde T2 ungewollt einschalten. Der damit verbundene Kurzschluss des Zwischenkreises würde zur Zerstörung der Schaltung führen. Da die Störungen nach den benannten Schaltvorgängen auftreten und mit deren Geschwindigkeit zunehmen, werden diese Transiente im Leistungskreis als Störquelle definiert. Demgegenüber ist der treibereingangsseitige Signalkreis als Störsecke identifiziert, welche durch eine Störspannung gestört wird. Dies ist nachstehend erklärt. Laut Abbildung 3.7a beträgt die zeitliche Verschiebung zwischen der störungsauslösenden Flanke und der Störung in  $u_{gs,2}$   $70 \text{ ns}$ . Dies entspricht der Verzögerungszeit des Treiber-ICs [164] und legt nahe, dass ein fehlerhaftes Eingangssignal des Treibers für die unzulässige Erhöhung der Gate-Spannung verantwortlich ist. Zudem tritt das fehlerhafte Gate-Signal nur während des ausgeschalteten T2 auf. In diesem Fall ist der npn-Transistor eingeschaltet und die Übertragungsstrecke des PWM-Signals niederimpedant (siehe Abbildung 3.6b) und wird lediglich durch das Impedanzverhalten des RC-Gliedes bestimmt. Im Falle einer einkoppelnden Störspannung in diesen Kreis fällt diese direkt über diesem Eingangsfiler ab und lädt den Kondensator auf. Wird dadurch die Eingangsschwelle des Treibers von  $2 \text{ V}$  überschritten, schaltet dieser seinen Ausgang auf High. Um dies zu verhindern, wird eine SMD-Ferritperle zu dem RC-Filter hinzugefügt. Dieser erhöht die Impedanz der PWM-Übertragungsstrecke für den Hochfrequenzbereich. Die jetzt einkoppelnde Störspannung teilt

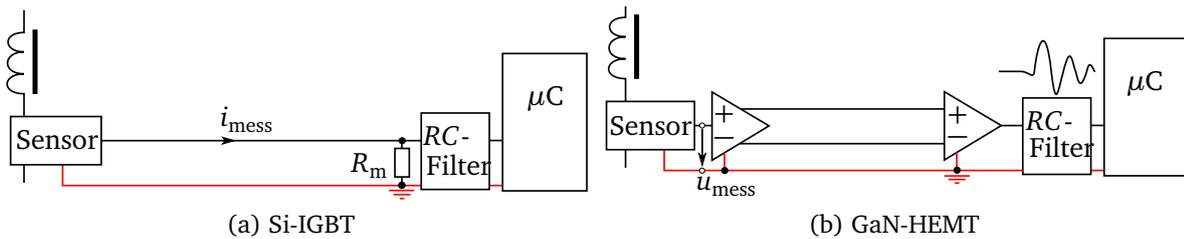


Abbildung 3.8: Übertragungsstrecke des analogen Sensorsignals für Wandler mit unterschiedlichen Transistoren.

sich nach dem Maschensatz auf die Elemente des  $LRC$ -Filters auf. Entsprechend wird der Ladestrom des Kondensators begrenzt und der kritische Eingangsspannungspegel des Treibers wird nicht mehr erreicht. Demnach bleibt T2 mit  $-3\text{ V}$  ausgeschaltet, was in Abbildung 3.7b dargestellt ist.

Dies zeigt, dass die hohen Flankensteilheiten des GaN-HEMTs in der Lage sind, niederimpedante Signalpfade so stark zu stören, dass es trotz eines Platinen-Layouts mit reduzierter Schleifenfläche zu einkoppelnden Störspannungen kommt. Im Falle der PWM-Übertragungsstrecke kommt es so zum parasitären Wiedereinschalten. Solange es die Funktion des Signalkreises nicht beeinträchtigt, kann eine Erhöhung der Hochfrequenzimpedanz, beispielsweise durch Ferritperlen, diesem Effekt entgegenwirken.

### 3.3.2 Stabilität analoger Signale

Mit einer Sensitivität von typischerweise wenigen mV sind analoge Signale besonders stör anfällig. Ein gestörtes Stromsensordesign könnte infolge fehlerhafter Regelung zu Instabilitäten bis hin zur Zerstörung eines Systems führen. Eine nicht-symmetrische Signalübertragung des Ausgangsstromes des Sensors  $i_{\text{mess}}$  sowie ein  $RC$ -Filter stellen für das Si-basierte Modul eine ausreichende Störsicherheit des Sensorsignals her (siehe Abbildung 3.8a). Im Gegensatz dazu wird das Sensorsignal des GaN-basierten Moduls differentiell übertragen, um Gleichtaktstörungen zu minimieren (siehe Abbildung 3.8b). Das zusätzliche  $RC$ -Filter vor dem Eingang des Analog-Digital-Wandlers (ADC) des Mikrocontrollers dämpft dabei potentielle Gegentaktstörungen. Trotzdem ist ein starkes Oszillieren innerhalb des Stromsignales am ADC-Eingang zu beobachten, wie in Abbildung 3.9 gezeigt. Diese Schwingung tritt mit jedem transienten  $\frac{du}{dt}$  auf, was auch für das Schalten der Transistoren des mit einem Phasenversatz von ca.  $20^\circ$  parallel-betriebenen Moduls gilt. Untersuchungen mit Ferritperlen an unterschiedlichen Positionen in möglichen Koppelpfaden haben ergeben, dass sich die Störung über die Analogmasse ausbreitet und somit das Sensorsignal verfälscht.

Es hat sich zudem gezeigt, dass ein größeres  $\frac{du}{dt}$  zu stärkeren Störungen führt. Diese Ergebnisse deuten entsprechend auf einen kapazitiven Gleichtaktstrom über die Analogmasse hin. Aus der Literatur ist bekannt, dass vor allem die parasitäre Kapazität des Schaltknotens  $C_{\text{sk}}$  [33], [132] sowie die parasitären Kapazitäten der isolierenden Bauteile der Ansteuerung des Highside-Transistors [84], [85] diese kapazitiven Umladeströme maßgeblich beeinflussen. Entsprechend wird darauf geachtet, dass sowohl der Treiber als auch der versorgende DC/DC-Wandler kleine Koppelkapazitäten aufweisen und  $C_{\text{sk}}$  durch ein geeignetes Platinen-Design kleinstmöglich ist. Trotzdem führt das hohe  $\frac{du}{dt}$  der GaN-HEMTs zu der unerwünschten

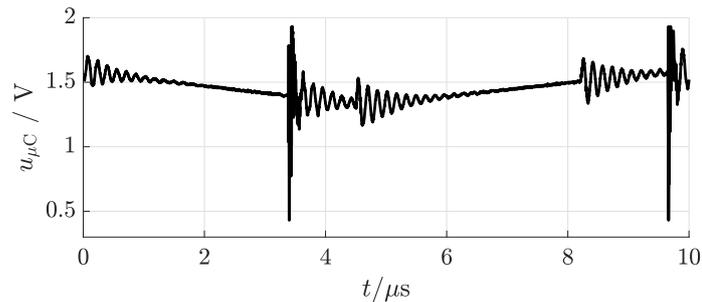


Abbildung 3.9: Gestörtes Stromsensormesssignal des Drosselstroms am ADC-Eingang des Mikrocontrollers.

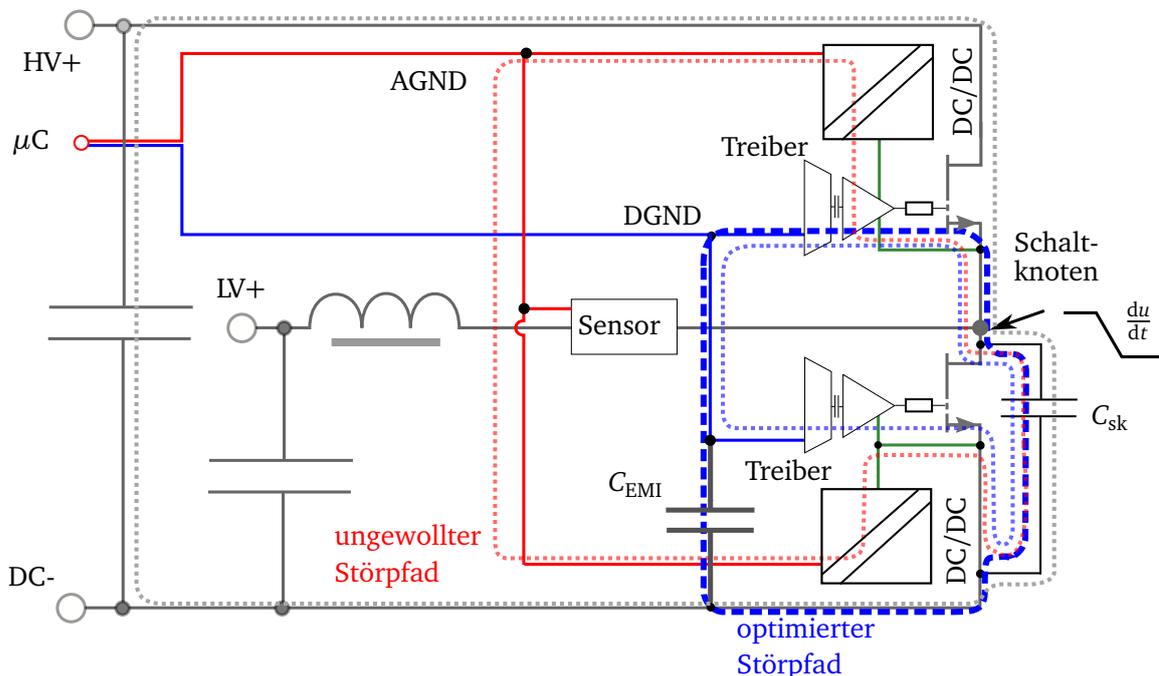


Abbildung 3.10: Koppelpfade der kapazitiven Störströme, welche zu Oszillationen auf AGND (rot) führen und optimierter Störpfad über DGND (blau).

kapazitiven Kopplung, welche das Sensorsignal stört. Nachstehende Analyse der Störquelle und der Störpfade anhand von Abbildung 3.10 führt zu einer effizienten Entstörmaßnahme. Der Treiber-IC und der isolierte DC/DC-Wandler der Versorgungsspannung weisen kleine Werte der Koppelkapazität zwischen Ein- und Ausgang von 0,5 pF bzw. 3 pF auf.  $C_{sk}$  fasst die Ausgangskapazität des Transistors  $C_{oss}$ , die Kapazität zwischen Schaltknoten und DC- aufgrund des Platinen-Layouts und die Kühlkörperkapazität gegenüber DC- zusammen. Da die Zusammenhänge aller beeinflussenden Faktoren am Schaltknoten komplex sind, soll für diesen Fall vereinfacht die Schaltknotenkapazität  $C_{sk}$  eine repräsentative Störquelle modellieren. Für den Umladestrom von  $C_{sk}$  existieren unterschiedliche Störpfade:

- Pfad 1: via isolierte DC/DC-Wandler und AGND
- Pfad 2: via Highside-Treiber, DGND und Lowside-Treiber
- Pfad 3: via T1 und Oberspannungszwischenkreis

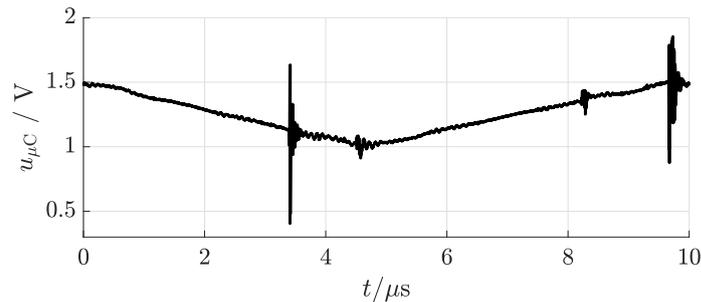


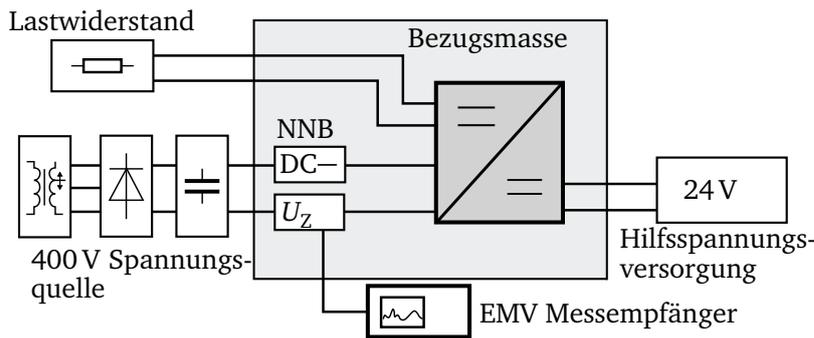
Abbildung 3.11: Entstörtes Stromsensormesssignal des Drosselstroms am ADC-Eingang des Mikrocontrollers.

In Abhängigkeit der Impedanz der Störpfade 1, 2 und 3 teilt sich der Störstrom auf diese auf. Der Störstrom ist im Verhältnis zum Laststrom vernachlässigbar klein. Zudem ist vor allem die Störung über die Signalfade von Interesse, weshalb Pfad 1 und Pfad 2 genauer untersucht werden. Aufgrund der größeren Kapazität des isolierten DC/DC-Wandlers gegenüber der Treiberkapazität ist dessen Impedanz entsprechend kleiner. Um den Störstrom über AGND zu reduzieren, muss die Impedanz des Pfades 2 reduziert werden. Somit würde ein größerer Störstrom über DGND geleitet werden. Durch das Hinzufügen eines Kondensators  $C_{EMV}$  zwischen DC- und DGND und unter der Berücksichtigung einer möglichst kleinen Stromschleife, wird die Koppelimpedanz des Lowside-Treibers für hochfrequente (HF) Störungen kurzgeschlossen, wie in Abbildung 3.10 gezeigt. Dies führt zur gewünschten Reduzierung der Impedanz in Pfad 2 und somit auch zur Reduzierung der Störung auf AGND. Gleichzeitig steigt durch die hochfrequente Kopplung von DGND mit DC- die Gefahr, dass die Potentiale von AGND und DGND stärker voneinander abweichen. Eventuelle, daraus resultierende Beeinflussungen auf das Sensorsignal werden durch die differentielle Signalübertragung (siehe Abbildung 3.8b) minimiert. Das resultierende, entstörte Stromsignal ist in Abbildung 3.11 dargestellt.

Die kapazitiven Störströme rufen an kleinen Impedanzen nur geringe Störspannungen hervor. Jedoch stören diese die empfindlichen Analogsignale bereits. Der Signal-Rauschabstand digitaler Signale ist hingegen deutlich größer, sodass die zusätzliche Störung auf DGND keine Beeinträchtigung des PWM-Signals mit sich bringt. Der Vergleich der Stromsteilheiten und -mittelwerte in Abbildung 3.9 und Abbildung 3.11 zeigt, dass die Messergebnisse des optimierten Signals bei einer größeren Zwischenkreisspannung und somit größerem  $\frac{di}{dt}$  an der Drossel aufgenommen werden. Zudem ist der Mittelwert des Laststrom ebenfalls größer, was durch die größere Abweichung des Signals vom 1,5 V-Pegel sichtbar wird. Dass die Störungen auf dem Stromsignal dennoch deutlich reduziert sind, bestätigt die Theorie der Störausbreitung sowie die Effektivität der korrespondierenden Gegenmaßnahme.

### 3.4 Messaufbau für geleitete und gestrahlte Störungen

Intra-EMV-Phänomene sind vor allem für den stabilen Betrieb der jeweiligen Anwendung von Interesse. Demgegenüber wird die Inter-EMV-Charakteristik mittels normkonformer Messungen ausgewertet, um die Auswirkung des Betriebs der untersuchten Anwendung auf andere Geräte in der Umgebung zu bewerten. In diesem Abschnitt werden sowohl die geleitete als



(a) Blockschaltbild des experimentellen Aufbaus



(b) Foto des experimentellen Aufbaus

Abbildung 3.12: Messaufbau des EUT in Absorberhalle.

auch die gestrahlte Störaussendung mit einem Messaufbau ähnlich der Norm CISPR 25 gemessen, analysiert, bewertet und Designrichtlinien vorgeschlagen. Der Aufbau entsprechend der Norm CISPR 25 wurde bereits in den Grundlagen vorgestellt. Als EUT wird der gesamte modulare DC/DC-Wandler inklusive Serverschrank und geschirmter Lastkabeln vermessen. Jeweils eine Netznachbildung (NNHV 8123-200) wird an die Leistungskabel zwischen 400 V Spannungsquelle und EUT angeschlossen. Der Kabelschirm ist mit der NNB und somit mit der Referenzmasse verbunden.

Die zu vermessende Hardware wird auf einem 80 cm hohen Tisch innerhalb einer Absorberhalle platziert. Die ohmsche Last, die 400 V Spannungsquelle sowie die 24 V Hilfsspannungsversorgung sind auf dem Boden neben dem Tisch platziert. Um sicherzustellen, dass diese Spannungsquellen die Messungen nicht stören, wird eine speziell für EMV-Messungen zertifizierte 24 V-Quelle verwendet. Zudem wird eine passive 400 V-Leistungsquelle aus einem Trafo, einem Netzgleichrichter sowie einem Glättungskondensator mit ausreichender Kapazität eingesetzt. Diese Quelle hat durch die langsam schaltenden Gleichrichterioden keine elektromagnetische Störaussendung im interessierenden Frequenzbereich, wie Kontrollmessungen bestätigt haben. Abbildung 3.12a zeigt den schematischen Aufbau.

Geleitete Emissionen werden direkt an den Anschlüssen zur Störauskopplung an der NNB abgegriffen und von dem Störfänger ESW 26 im Frequenzbereich ausgewertet. Anders als die Norm es vorschreibt, werden diese Störungen nicht bis 2,5 GHz gemessen, sondern aufgrund der maximalen Bandbreite der NNB auf 150 MHz begrenzt.

Gestrahlte Störungen werden von einer HL562 Ultralogantenne in 1 m Entfernung und in gleicher Höhe zu den Leistungskabeln des EUT aufgenommen. Die Antenne ist für den Frequenzbereich von 30 MHz bis 3 GHz spezifiziert. Da für die nachfolgenden Untersuchungen oberhalb von 1 GHz keine Änderungen im Spektrum zu beobachten sind, sind die Ergebnisse der gestrahlten Störung von 30 MHz bis 1 GHz dargestellt. Abbildung 3.12b zeigt den entsprechenden Messaufbau in der Absorberhalle.

Alle EMV-Ergebnisse beruhen auf Spitzenwertmessungen. Die Darstellung der Messergebnisse geleiteter Störungen erfolgt mittels Hüllkurve, um vor allem die kritischen Amplitudenmaxima zwischen unterschiedlichen Messungen besser vergleichen zu können. Abbildung 3.13 zeigt ein Messbeispiel mit der dazugehörigen Hüllkurve.

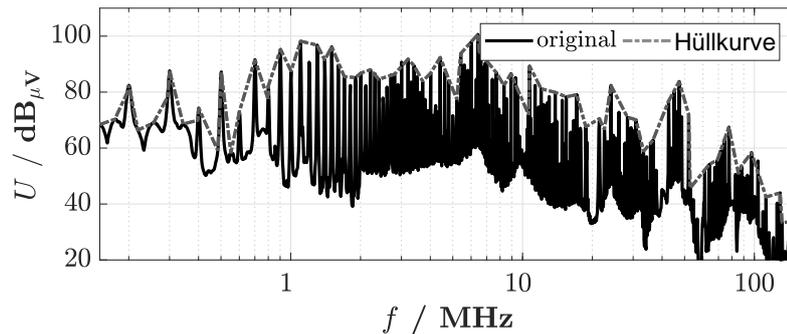


Abbildung 3.13: Messergebnisse geleiteter Störungen (schwarz) mit dazugehöriger Hüllkurve (grau).

### 3.5 Aspekte der Inter-EMV

Die elektromagnetische Störaussendung eines Gerätes hängt stark von der Anregung von Resonanzen sowie dem Anregen von Strömen oder Spannungen, welche sich über parasitäre Kapazitäten und Induktivitäten ausbreiten, ab. Diese Resonanzen und parasitäre Elemente werden durch den Gesamtaufbau des EUT definiert. Dazu gehören Kabel, Gehäuse und das Platinen-Layout mit den jeweiligen Charakteristika verwendeter Bauteile. Dies soll nachstehend mit Fokus auf den GaN-basierten DC/DC-Wandler untersucht werden. Vergleichende Messwerte des Si-basierten Wandlers heben den Einfluss der WBG-Transistoren auf das Spektrum hervor. Zunächst wird im Folgenden der Zusammenhang zwischen Peripherie und dem Spektrum evaluiert. Weiterhin wird die Abhängigkeit des Störspektrums von der modularen Betriebsart analysiert. In wieweit bereits ein geschicktes Design der passiven Leistungskomponenten für den DC/DC-Wandler mit GaN-HEMTs die Störaussendung reduzieren kann, wird anschließend erklärt. Darauf folgt abschließend eine Analyse der Auswirkungen verwendeter Halbleiter auf die Störaussendung. Vor allem die dynamischen Eigenschaften sind ein Haupteinflussfaktor, weshalb der Schwerpunkt hier auf die Schaltgeschwindigkeit sowie die intrinsischen Kapazitäten gelegt wird.

#### 3.5.1 Einfluss der Peripherie

Zunächst wird der Einfluss der Konfiguration der angeschlossenen Kabel verifiziert. Für die Referenzmessung ist der Schirm der Leistungskabel am Wandlergehäuse und der NNB beidseitig geerdet. Die Anschlusskabel der 24 V Hilfsversorgung wird durch Ferritzangen breitbandig gefiltert. Dies minimiert zunächst die Beeinflussung des Spektrums durch den Kleinspannungskreis. Um diese Beeinflussung zu bewerten, werden die Kabelferrite entfernt und die Störung erneut gemessen. Anschließend wird der Schirm des Lastkabels von der NNB entfernt, was in einem einseitig am Wandlergehäuse aufgelegten Schirm resultierte. Die Messergebnisse sind in Abbildung 3.14 und Abbildung 3.15 dargestellt. Das Spektrum der geleiteten Störungen wird durch den Einfluss der 24 V-Versorgung lediglich zwischen 1 MHz und 2 MHz vergrößert. Die gestrahlten Störungen nehmen ebenfalls für einen schmalen Frequenzbereich zwischen 60 MHz und 80 MHz zu. Dies zeigt, dass neben dem Leistungskreis auch der Kleinspannungskreis einen potentiellen Pfad für die Störaussendung darstellt. Ein EMV-konformes Layout wirkt sich entsprechend positiv nicht nur auf intra-EMV-Störungen sondern auch auf das Störspektrum aus.

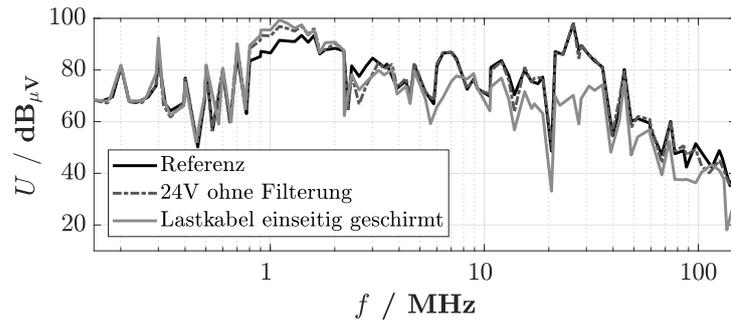


Abbildung 3.14: Messergebnisse geleiteter Störungen für unterschiedliche Kabelkonfigurationen.

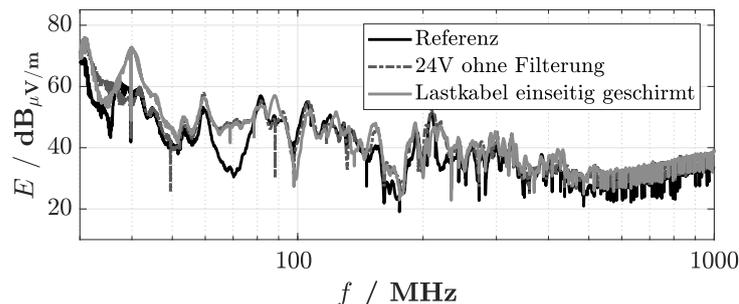


Abbildung 3.15: Messergebnisse gestrahlter Störungen für unterschiedliche Kabelkonfigurationen.

Die einseitige Schirmung des Leistungskabels reduziert über einen breiten Frequenzbereich zwischen 5 MHz bis 150 MHz die geleiteten Störungen, da so ein möglicher Rückstrompfad vor allem für Gleichtaktstörungen über den Kabelschirm eliminiert wird. Andererseits reduziert der einseitige Kabelschirm die Möglichkeit, magnetische Felder zu schirmen, weshalb die gestrahlten Störungen bis zu einer Frequenz von 100 MHz zunehmen. Dies bestätigt die Aussagen von [61], dass *"die einseitige Kabelschirmauflegung im Einzelfall ein Beeinflussungsproblem lösen kann, sie aber, betrachtet man die gesamte Breite möglicher Beeinflussungen, einschließlich der Begrenzung der Störaussendungen, von vornherein abzulehnen ist."*

Oberhalb der Frequenz von 100 MHz hat der Kabelschirm in diesem Fall keinen Einfluss mehr auf die Störaussendung. Mit steigender Frequenz steigt die Wahrscheinlichkeit, dass auch kleinere geometrische Strukturen als die Lastkabel als parasitäre Antennen wirken können. Dieses können beispielsweise Leiterbahnstrukturen oder Bauelemente der Platinen des DC/DC-Wandlers oder Lüftungsschlitze im Wandlergehäuse sein. Demzufolge nimmt in diesem Bereich die Gehäuseschirmung eine wichtige Rolle ein.

Abbildung 3.16 vergleicht das gestrahlte Störspektrum mit geschlossenem Gehäuse (maximale Schirmung) und offenem Gehäuse (minimale Schirmung). Eine dämpfende Wirkung von bis zu 20 dB kann beobachtet werden. Dies bestätigt, dass neben den angeschlossenen Kabeln auch die leistungselektronischen Schaltungen eine ausgeprägte Abstrahlcharakteristik aufweisen.

### 3.5.2 Einfluss der modularen Betriebsweise

Während der Aufbau des Wandlers und dessen Peripherie Kopplungswege und damit die Störaussendung beeinflussen, ist es vor allem das Schaltverhalten, welches entsprechende

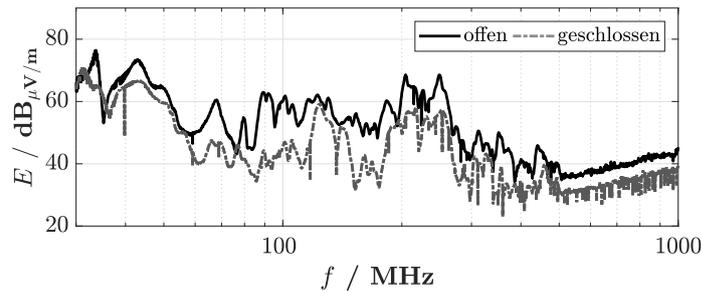


Abbildung 3.16: Messergebnisse gestrahlter Störungen mit offenem und geschlossenem Gehäuse.

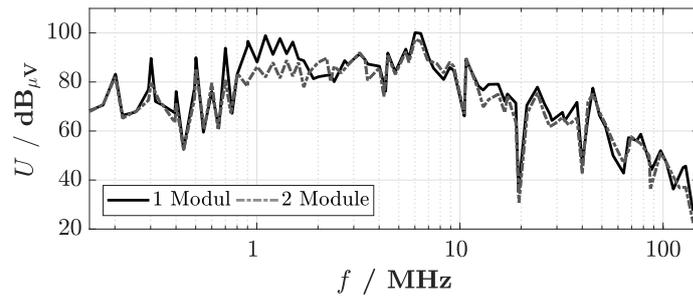


Abbildung 3.17: Messergebnisse der geleiteten Störungen bei unterschiedlicher Anzahl von Leistungsmodulen mit GaN-HEMTs.

Störströme hervorruft. Durch den modularen Betrieb und ein damit verbundenes Schaltmuster der parallel-betriebenen Module werden die Schaltzeitpunkte der Transistoren definiert. In Abhängigkeit der Anzahl der Module kann somit das Störspektrum variieren. Der Phasenversatz  $\phi$  der PWM-Ansteuerung zwischen  $n$  Modulen wird so gewählt, dass sich eine symmetrische Stromwelligkeit am Ausgang ergibt:

$$\phi = \frac{360^\circ}{n}. \quad (3.2)$$

Dies führt zu einem Phasenversatz von  $180^\circ$  bei zwei aktiven und  $120^\circ$  Phasenversatz bei drei aktiven Modulen. Abbildung 3.17 zeigt die geleiteten Störungen des GaN-basierte Wandlers sowohl mit einem einzelnen betriebenen Modul als auch mit zwei um  $180^\circ$  phasenverschoben angesteuerten Modulen. Der Summenlaststrom wird dabei nicht verändert. Beide Spektren ähneln sich über einen breiten Frequenzbereich. Zwischen 800 kHz und 2 MHz führt der Zweimodulbetrieb jedoch zu einer reduzierten Störung. Wie aus späteren Messergebnissen hervorgeht, sind diese Störungen für die untersuchten Arbeitspunkte unabhängig vom Laststrom. Die Reduzierung des Amplitudenspektrums im Betrieb mit zwei Modulen ist demnach nicht auf den halbierten Modulstrom zurückzuführen. Vielmehr sorgt ein günstiger Phasenversatz von  $\phi = 180^\circ$  in Kombination mit einem Aussteuergrad von  $a = 0,5$  dafür, dass eine zeitliche Synchronisierung zwischen Schaltvorgängen stattfindet. Der Einschaltvorgang eines Transistors von Modul 1 und der Ausschaltvorgang eines Transistors von Modul 2 treten zur selben Zeit auf. Entsprechend kommt es zu einem zeitgleichen positiven  $\frac{du}{dt}$  und einem negativen  $\frac{du}{dt}$ . Die so hervorgerufenen kapazitiven Störströme haben unterschiedliche Vorzeichen und der resultierende Summenstörstrom resultiert aus der Differenz der beiden einzelnen Störströme. Somit sinkt auch die Gesamtstörung.

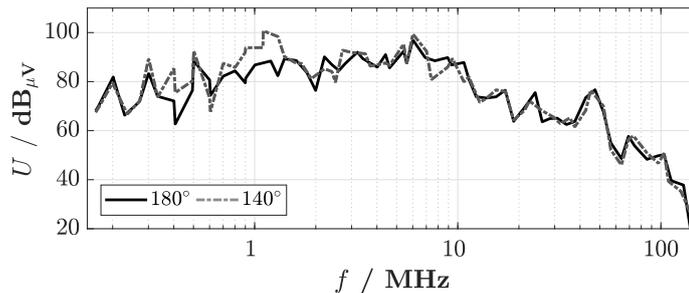


Abbildung 3.18: Messergebnisse der geleiteten Störungen von zwei Leistungsmodulen mit GaN-HEMTs bei unterschiedlichem Phasenversatz  $\phi$ .

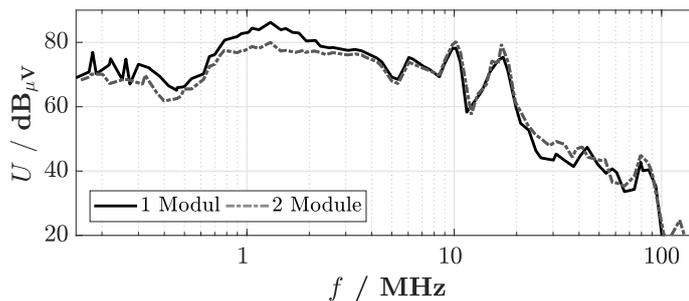


Abbildung 3.19: Messergebnisse der geleiteten Störungen bei unterschiedlicher Anzahl von Leistungsmodulen mit Si-IGBTs [133].

Um diese Theorie zu verifizieren, wird die Ansteuerung des GaN-basierten Wandlers dahingehend verändert, dass ein Phasenversatz von  $140^\circ$  erzwungen wird. Somit liegt keine zeitliche Übereinstimmung zwischen Ein- und Ausschaltvorgängen unter den Leistungsmodulen mehr vor. Das dazugehörige Spektrum ist in Abbildung 3.18 dargestellt. Gegenüber dem Phasenversatz von  $180^\circ$  führt ein  $\phi$  von  $140^\circ$  für den betrachteten Frequenzbereich zu einem erhöhten Spektrum. Da der Aufbau und die Schaltgeschwindigkeit zwischen den Messungen ansonsten identisch sind, kann somit auf den auslöschenden Effekt des Phasenversatzes bei  $180^\circ$  geschlossen werden.

Dieses Verhalten wird durch eine ähnliche Untersuchung mit dem Si-basierten Wandler bestätigt. Ein einzelnes bzw. zwei Leistungsmodulen mit IGBTs werden mit konstantem Summenlaststrom parallel betrieben. Das resultierende Spektrum ist in Abbildung 3.19 dargestellt. Der Betrieb von zwei Modulen bewirkt wieder einer Störreduzierung bis zu einer Frequenz von 3 MHz. Im Gegensatz zu den Verhalten des GaN-Stellers, zeigt der Parallelbetrieb von Si-Modulen eine EMV-Verbesserung auch im untersten Frequenzbereich. Die zeitliche Synchronisierung von zwei Modulen mit  $180^\circ$  Phasenversatz führt auch hier, durch vorzeichenrichtige Überlagerung von Störströmen, zu einer reduzierten Gesamtstörung. Während des Betriebs mit drei Modulen und einem entsprechenden Phasenversatz von  $120^\circ$  liegt dieses zeitgleiche Auftreten von Einschalt- und Ausschaltvorgängen nicht vor. Wieso sich das Spektrum des Einzel- vom Spektrum des Dreimodulbetriebs unterscheidet, ist nicht abschließend geklärt. Weiterführende Messergebnisse haben jedoch gezeigt, dass die Positionierung der Module innerhalb des Gehäuses ebenfalls die Koppelpfade und damit die Störampplitude beeinflusst. Demnach ist es denkbar, dass der Betrieb des dritten Moduls aufgrund dessen Positionierung die Amplitude des Spektrums vergrößert.

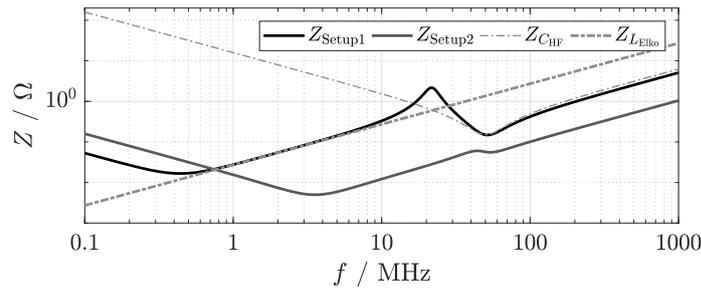


Abbildung 3.20: Simulierte Impedanzkurven für unterschiedliche Konfigurationen von Glättungskondensatoren.

Im Gegensatz zu den geleiteten Störungen beeinflusst der Phasenversatz nicht das Spektrum der gestrahlten EMV-Charakteristik. Die Wirkungsmechanismen im gemessenen Nahfeld sind komplexer und eine Reduzierung durch Feldüberlagerung mittels Schaltflankensynchronisierung ist unwahrscheinlich.

### 3.5.3 Einfluss passiver Komponenten

Die Leistungsdrossel und die Glättungskondensatoren am Ein- und Ausgang sollten nicht ausschließlich nach Vorgaben der Strom- und Spannungsglättung ausgelegt werden. Durch ein bewusstes Design unter Berücksichtigung des Hochfrequenzverhaltens können diese Bauelemente bereits eine entscheidende Filterwirkung im Hochfrequenzbereich aufweisen. Vor allem für GaN-basierte Anwendungen gilt es, ein besonderes Augenmerk auf minimierte parasitäre Elemente der Bauteile und deren Anbindung zu legen. Nachstehend werden Designregeln für die Glättungskondensatoren am Ein- und Ausgang entwickelt und es wird das Impedanzverhalten der Leistungsdrosseln für die Wandler mit Si-IGBTs und GaN-HEMTs diskutiert.

#### Einfluss des kapazitiven Zwischenspeichers

Die Kondensatoren für die Spannungsglättung an den Anschlüssen der Ober- und Unterspannung dienen als wichtiger Ausgangsfilter für Gegentaktstörungen, indem diese das positive und negative Potential der Leistungsanschlüsse für Hochfrequenzströme kurzschließen [21]. Entsprechend ist es wichtig, parasitäre Induktivitäten innerhalb der Anordnung der Glättungskondensatoren zu minimieren. Während für den Si-basierten Wandler bedrahtete Folien- und Elektrolytkondensatoren ausreichend sein können, wird für GaN-basierte Wandler die ausschließliche Nutzung von SMD (surface mounted device)-Keramikkondensatoren empfohlen. Durch die kleinen Gehäuseabmaße besitzt jeder Kondensator eine reduzierte Gehäuseinduktivität. Da es diese Kondensatoren nur mit kleinen Kapazitätswerten bis wenigen  $\mu\text{F}$  gibt, ist eine Parallelschaltung oft notwendig. Dies minimiert zusätzlich die Gesamtinduktivität der Anordnung. Selbst eine Kombination aus bedrahteten und SMD-Bauteilen sollte vermieden werden, da so eine ungewollte Resonanz innerhalb des Glättungskondensators entsteht. Diese Resonanz wird von der parasitären Induktivität des größeren Kondensators  $L_{\text{Elko}}$  und der Kapazität eines kleineren HF-Kondensators  $C_{\text{HF}}$  gebildet, wie in Abbildung 3.20 bei einer Frequenz von 20 MHz gezeigt. Die Konfiguration 1 besteht aus drei

Tabelle 3.1: Parameter von Kondensatoren für die Simulation der Impedanz der Konfigurationen von Glättungskondensatoren.

Art	$C$	$L_{\text{paras}}$
bedrahtet, Elektrolyt	$10 \mu\text{F}$	$13 \text{ nH}$
SMD, Keramik	$1 \mu\text{F}$	$2 \text{ nH}$
SMD, Keramik, HF	$10 \text{ nF}$	$2 \text{ nH}$

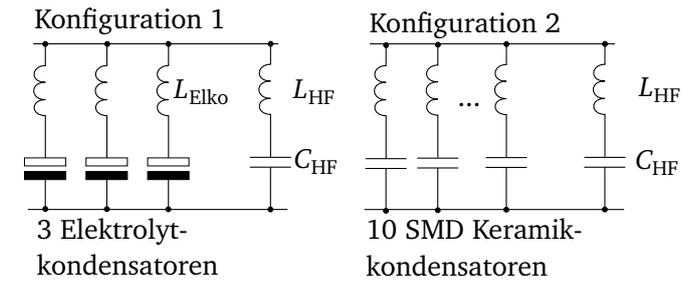


Abbildung 3.21: Konfigurationen der simulierten Impedanz von Kombinationen aus Glättungskondensatoren.

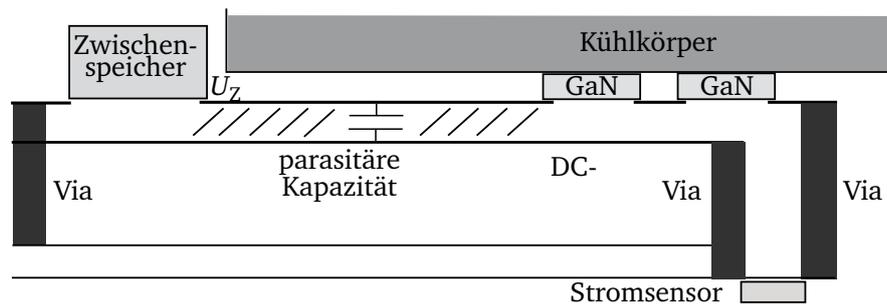


Abbildung 3.22: Querschnitt der Lagenanordnung des GaN-basierten Leistungsmoduls mit parasitärer Kapazität zwischen den Leiterplattenlagen.

bedrahteten Elektrolytkondensatoren und einem SMD HF-Kondensator für die Hochfrequenzfilterung (siehe Abbildung 3.21). Die optimierte Konfiguration 2 für den GaN-Wandler besteht aus zehn SMD-Keramik-kondensatoren im  $\mu\text{F}$ -Bereich und einem HF-Kondensator im  $\text{nF}$ -Bereich, welche parallel verschaltet werden. Die dazugehörigen Simulationsparameter sind in Tabelle 3.1 gelistet und durch Impedanzmessungen bestimmt worden. Wie für einen breiten Frequenzbereich ab  $700 \text{ kHz}$  zu sehen, ist die Impedanz der optimierten Konfiguration 2 kleiner als die Impedanz der Konfiguration 1. Daher bietet diese eine bessere Filterwirkung. Zusätzlich wird die Impedanz von Konfiguration 1 durch die Resonanzfrequenz bei  $20 \text{ MHz}$  erhöht. Diese Resonanz aus  $L_{\text{Elko}}$  und der Kapazität des HF-Kondensators kann zudem zu Oszillationen führen, welche die Amplitude des Störspektrums an dieser Stelle erhöhen würde.

Um ein niederimpedantes Verhalten über einen breiten Frequenzbereich sicherzustellen und Resonanzen zu vermeiden, wird empfohlen, mehrere HF-Kondensatoren mit unterschiedlichen Kapazitätswerten bis zu  $1 \text{ nF}$  einzusetzen. Dies zählt sowohl für die Glättungskondensatoren auf der Ober- als auch Unterspannungsseite. Während ersterer einen niederimpedanten Kommutierungspfad sicherstellt, filtert zweiterer potentielle Störungen durch die Leistungsrossel.

Für den betrachteten Frequenzbereich von einigen  $10 \text{ MHz}$  ist neben der Bauelementauswahl auch das Platinendesign von Interesse. Durch die Mehrlagenanordnung ist der Abstand zwischen Ober- bzw. Unterspannungspotential und DC- sehr gering, was bei einer Bandleiterstruktur zu Kapazitäten von mehr als  $100 \text{ pF}$  führen kann. Abbildung 3.22 zeigt den schematischen Querschnitt der Platine mit eingezeichneter Lagenkapazität. Diese beeinflussen

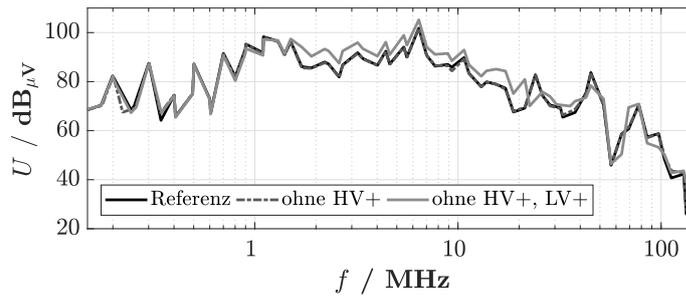


Abbildung 3.23: Gemessene geleitete Störungen für unterschiedliche Konfigurationen von Glättungskondensatoren, mit und ohne nF-Kondensatoren.

durch deren Parallelschaltung auch den Eingangs- und Ausgangszwischenkreis. Dies ist ein Vorteil, denn diese kleinen parasitären Kapazitäten besitzen eine vernachlässigbare induktive Komponente und reduzieren die Gesamtimpedanz der Kombination aus Glättungskondensatoren im hochfrequenten Bereich. Um die Filterwirkung der Glättungskondensatoren in Abhängigkeit von der parasitären Lagenkapazität zu untersuchen, werden Störspektren für unterschiedliche Konfigurationen gemessen. Während das Platinen-Design zu einer parasitären Kapazität von 225 pF auf der Oberspannungsseite führt, ist diese für die Unterspannungsseite vernachlässigbar klein. Zusätzlich zu mehreren spannungsstabilisierenden SMD-Keramik Kondensatoren in der Größenordnung von wenigen  $\mu\text{F}$  besitzen beide Kondensatorkonfigurationen jeweils einen 100 nF, 10 nF und 1 nF SMD HF-Kondensator. Dies entspricht der Konfiguration der Referenzmessung in Abbildung 3.23. Anschließend werden alle nF-Kondensatoren der Oberspannungsseite und abschließend auch die nF-Kondensatoren der Unterspannungsseite entfernt und die resultierenden Spektren entsprechend gemessen. Die geleiteten Störungen vergrößern sich über einen breiten Frequenzbereich, wenn die nF-Kondensatoren der Unterspannungsseite entfernt werden. Im Gegensatz dazu haben die nF-Kondensatoren der Oberspannungsseite keinen erkennbaren Einfluss auf den gesamten Frequenzbereich. Dies zeigt, dass die Kombination aus mehreren parallelgeschalteten  $\mu\text{F}$ -Kondensatoren und einer lagenbedingten parasitären Kapazität von wenigen 100 pF keine zusätzlichen HF-Kondensatoren benötigt. Wenn hingegen eine geometrisch minimierte Platine erstellt wird und der Lagenaufbau zu keiner nennenswerten Kapazität führt, ist es wichtig zusätzliche HF-Kondensatoren im nF-Bereich vorzusehen, um den Filtereffekt für den HF-Bereich entsprechend zu verbessern. Gestrahlte Störungen werden durch die unterschiedlichen Konfigurationen nicht beeinflusst. Wie in den Grundlagen bereits erwähnt, wird diese Art der Störung vorrangig von Gleichtaktstörungen dominiert. Entsprechend haben die als Gegentaktfilter wirkenden Glättungskondensatoren einen vernachlässigbaren Einfluss.

### Einfluss der Leistungsdrossel

Aufgrund der unterschiedlichen Schaltfrequenzen zwischen den DC/DC-Wandlern mit IGBTs und GaN-Transistoren muss die Leistungsdrossel angepasst werden, um eine ähnliche Stromwelligkeit zu erzielen. Mit einer höheren Schaltfrequenz nehmen zum einen die Ummagnetisierungsverluste zu und zum anderen ist eine kleinere Gesamtinduktivität ausreichend. Demzufolge sollten kleinere Kerne, andere Materialien und ein entsprechend angepasstes Wicklungsdesign für die GaN-basierten Leistungsmodul verwendet werden. Die höhere Schalt-

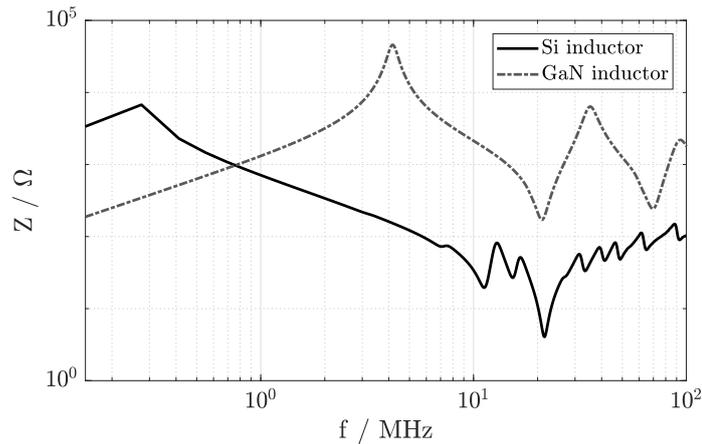


Abbildung 3.24: Impedanzmessungen der Drosseln des Si- und GaN-basierten Wandlers mit einem Impedanzanalysator.

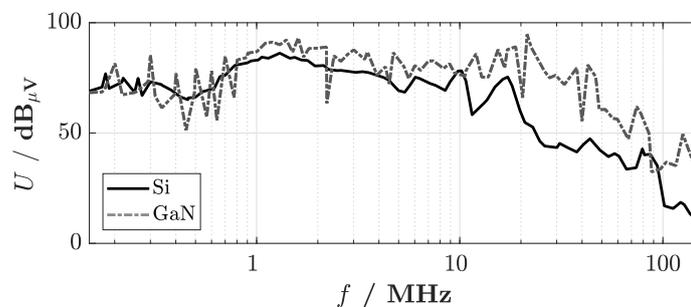


Abbildung 3.25: Messergebnisse geleiteter Störungen für DC/DC-Wandler mit Si-IGBTs bzw. 60 A GaN-HEMTs.

frequenz erlaubt in der Regel die Realisierung der Drossel mit einer einlagigen Wicklung. Dies verbessert das Hochfrequenzverhalten der Drossel entscheidend, da somit parasitäre Kapazitäten zwischen den Windungen reduziert werden [171]. Mit einer Reduzierung der parasitären Kapazität wird der kapazitive Umladestrom ebenfalls reduziert, wenn die Spannung über der Drossel ihre Polarität mit jedem Schaltvorgang wechselt. Zudem wird durch eine kleinere Gesamtinduktivität und eine kleinere parasitäre Kapazität die Resonanzfrequenz der Drossel erhöht. Damit die Drossel eine gute Filterwirkung aufweist, sollte deren Impedanz über einen großen Frequenzbereich möglichst hoch sein. Wie aus Abbildung 3.24 hervorgeht, ist demnach die Erhöhung der ersten Resonanzfrequenz ein Vorteil. Denn im Vergleich zur Si-Drossel wird die Gesamtimpedanz für den höheren Frequenzbereich oberhalb der ersten Resonanzfrequenz erhöht. Dies ist gleichbedeutend mit einer verbesserten Filterwirkung. Andererseits reduziert eine kleinere Induktivität die angesprochenen Filtereffekte für den niederfrequenten Bereich. Der Einfluss der unterschiedlichen Drosselimpedanzen auf die geleiteten Störungen ist aus Abbildung 3.25 ersichtlich. Die Impedanz der Drossel des Si-IGBTs zeigt zwei Minima bei 10 MHz und 20 MHz. Diese Minima korrelieren mit einer reduzierten Störungsdämpfung und können gleichzeitig zu Resonanzen führen. Dementsprechend sind die erhöhten Amplituden des Störspektrums bei 10 MHz und 20 MHz zu erklären. Im Gegensatz dazu zeigt die Impedanz der Drossel des GaN-Wandlers ein Minimum bei 20 MHz, was im Spektrum der geleiteten Störungen ebenfalls zu einer Resonanz führt. Obwohl die

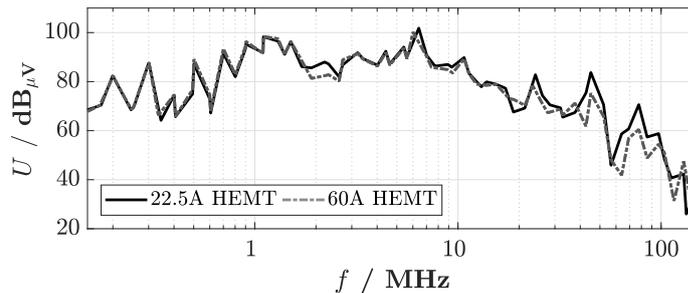


Abbildung 3.26: Messergebnisse der geleiteten Störungen für DC/DC-Wandler mit 22,5 A und 60 A GaN-HEMTs.

Impedanz dieser Drossel oberhalb von 800 kHz größer ist als die Impedanz der Drossel des Si-Wandlers, zeigt der GaN-Wandler eine zum Teil deutlich größere Störampplitude. Diese ist vorrangig auf die größere Schaltgeschwindigkeit zurückzuführen, wie nachstehend gezeigt. Es ist davon auszugehen, dass bei gleichen Impedanzkurven der Drosseln die Unterschiede in den Spektren steigen würden.

### 3.5.4 Einfluss der Halbleitercharakteristik

Wie in den Grundlagen bereits erläutert, ist das Schalten der Halbleiter eine Hauptstörquelle und deren Schaltgeschwindigkeit korreliert direkt mit der Amplitude des Störspektrums. In der Literatur ist der Einfluss des Gate-Widerstandes auf die Schaltgeschwindigkeit und damit auf das Störspektrum hinreichend gezeigt [33], [134] und soll daher an dieser Stelle nicht thematisiert werden. Stattdessen wird der Einfluss der unterschiedlichen Leistungshalbleiter, des Laststromes und der Lastspannung auf die Schaltgeschwindigkeit und somit auf die EMV analysiert. Weiterhin wird die Abhängigkeit des Spektrums von kritischen Oszillationen, welche durch transiente Vorgänge angeregt werden, gezeigt.

#### Schaltgeschwindigkeit

In Abbildung 3.25 werden geleitete Störungen des Si-basierten Wandlers und des Wandlers mit 60 A GaN-HEMTs verglichen. Im unteren Frequenzbereich  $< 1$  MHz sind die ganzzahligen Vielfachen der 100 kHz-Schaltfrequenz des GaN-basierten Wandlers zu erkennen. Dass diese darüber hinaus weniger stark ausgeprägt sind, liegt an der Darstellung der Ergebnisse mittels Hüllkurve (siehe Abbildung 3.13). Bis zu einer Frequenz von 10 MHz ist ein fast kontinuierlicher Unterschied in der Störampplitude von 10 dB zu beobachten. Für größere Frequenzen beträgt die Abweichung zwischen den Spektren bis zu 40 dB.

Abbildung 3.26 zeigt ebenfalls unterschiedliche geleitete Emissionen. Hier wird der Unterschied zwischen dem 60 A und dem 22,5 A-HEMT vergleichend dargestellt. Die EMV-Charakteristika sind für Frequenzen unterhalb von 20 MHz weitestgehend identisch. Erst ab 22 MHz ist eine Erhöhung des Störspektrums des Wandlers mit dem 22,5 A Transistor um durchschnittlich 10 dB zu beobachten. Die Erklärung dazu findet sich entsprechend der Ausführungen zur EMV-Tafel im Abschnitt 2.4 in der Korrelation zwischen den Schaltgeschwindigkeiten im Zeitbereich und dem Störpotential im Frequenzbereich. In Erweiterung dazu verdeutlicht Abbildung 3.27 die Korrelation zwischen kürzeren Schaltflanken und einer er-

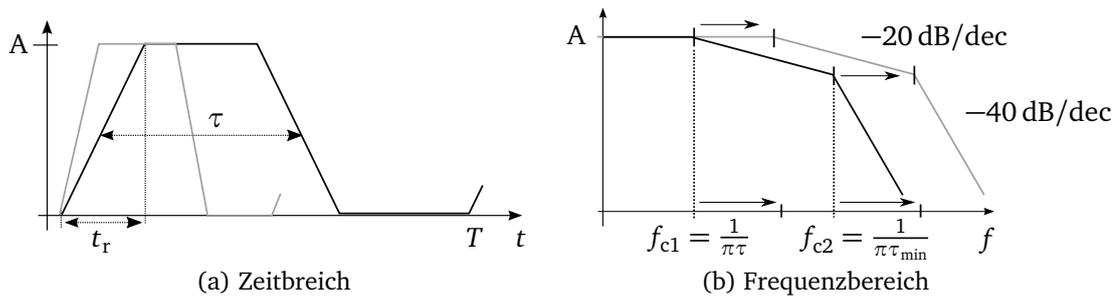


Abbildung 3.27: Trapezförmige Pulsform mit korrespondierendem worst-case-Spektrum, basierend auf der Fourierreihe [65].

höhten Schaltfrequenz mit der Verschiebung der Störampplitude im Frequenzbereich. Anders als im Grundlagenkapitel besitzen beiden Schaltflanken die gleiche Schnelligkeit, welche die obere Knickfrequenz  $f_{c,2}$  definiert.  $f_{c,3}$  entfällt entsprechend. Die charakteristischen Werte sind in Tabelle 3.2 gegenübergestellt. Das maximale  $\frac{du}{dt}$  wird aus Messwerten abgelesen und

Tabelle 3.2: Werte der Knickfrequenzen in Abhängigkeit von der Schaltfrequenz  $f_{sw}$  und der maximalen Spannungsflanke  $\frac{du}{dt}$  bei 400 V für unterschiedliche Leistungshalbleiter.

Halbleiter	$f_{sw}$	$f_{c1} = \frac{1}{\pi\tau}$	$\left  \frac{du}{dt} \right $	$\tau_{min}$	$f_{c2} = \frac{1}{\pi\tau_{min}}$
22 A GaN HEMT	100 kHz	63,7 kHz	65,8 kV/ $\mu$ s	6 ns	52,4 MHz
60 A GaN-HEMT	100 kHz	63,7 kHz	42 kV/ $\mu$ s	9,5 ns	33,4 MHz
50 A Si-IGBT	20 kHz	12,7 kHz	15 kV/ $\mu$ s	26,7 ns	11,9 MHz

das dazugehörige  $\tau_{min}$  in Relation zur 400 V Zwischenkreisspannung berechnet. Aufgrund der veränderten Schaltfrequenz kommt es bereits zu einer Änderung der ersten Knickfrequenz  $f_{c,1}$  zwischen Si-IGBT und 60 A GaN-HEMT. Dies ist ein Grund für die Abweichung der Amplitudenmaxima der korrespondierenden Spektren bereits im unteren Frequenzmessbereich. Die gleichen Betriebsbedingungen der unterschiedlichen GaN-Halbleiter führen entsprechend zu einem identischen Spektrum im relevanten Frequenzbereich bis  $f_{c2} \approx 33$  MHz. Oberhalb der jeweiligen zweiten Knickfrequenz nimmt das entsprechende Spektrum um  $-40$  dB pro Dekade ab. Da diese Knickfrequenzen zwischen Si-IGBT und 60 A HEMT um den Faktor drei variieren, ist eine starke Änderung in der Störampplitude oberhalb von 11,9 MHz zu beobachten. Dass sich das Spektrum zwischen den GaN-Halbleitern in Abbildung 3.26 um maximal 10 dB unterscheiden, liegt an der identischen ersten Knickfrequenz und dem kleineren Unterschied zwischen deren zweiten Knickfrequenzen. Auf den Vergleich der dazugehörigen gestrahlten Störspektren wird am Ende dieses Unterabschnittes eingegangen.

Für die verwendeten GaN-Leistungshalbleiter hat die Höhe des untersuchten Laststromes keine Auswirkung auf die EMV-Charakteristik, wie aus Abbildungen 3.28 und 3.29 hervorgeht. Dies lässt sich anhand der Analyse des transienten Schaltverhaltens erläutern, welche bestätigt, dass der Einschaltprozess das höchste  $\frac{di}{dt}$  und  $\frac{du}{dt}$  aufweist und daher das Spektrum maßgeblich beeinflusst.

In Abbildung 3.30 sind die Ein- und Ausschaltcharakteristika des 60 A GaN-Transistors für

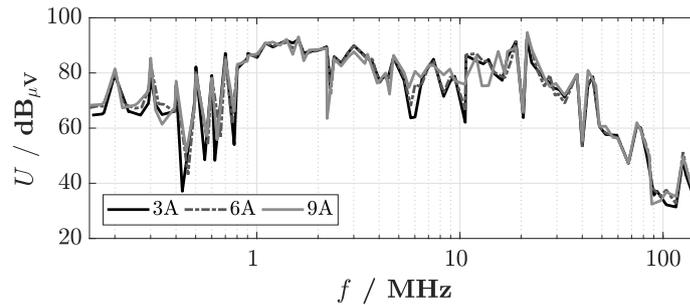


Abbildung 3.28: Messergebnisse geleiteter Störungen des 60 A HEMTs für unterschiedliche Lastströme.

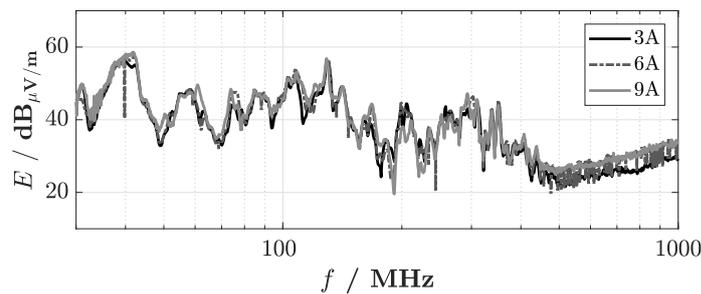
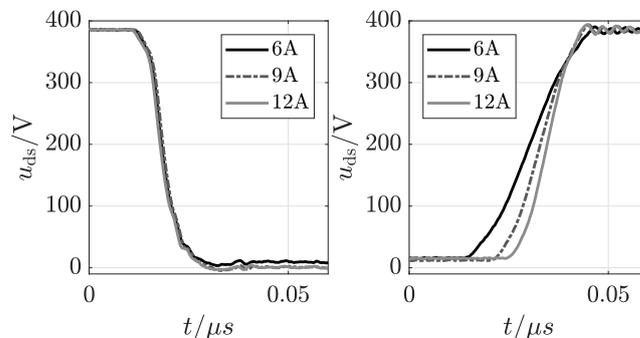


Abbildung 3.29: Messergebnisse gestrahlter Störungen des 60 A HEMTs für unterschiedliche Lastströme.

unterschiedliche Ströme visualisiert. Das maximale  $\left| \frac{du}{dt} \right|$  von 50 V/ns ist unabhängig vom Laststrom. Für das Ausschalten ändert sich die Flankensteilheit mit steigendem Laststrom von 15,7 V/ns auf 27,9 V/ns, wobei der Strom von 6 A auf 12 A erhöht wird. Während der Gate-Widerstand für das Einschalten  $3 \Omega$  beträgt, ist dieser für das Ausschalten  $1 \Omega$ . An dieser Stelle muss betont werden, dass für größere Lastströme das  $\frac{du}{dt}_{off}$  größere Beträge als das  $\frac{du}{dt}_{on}$  annehmen kann. Dies ist auch von den verwendeten Gate-Widerständen  $R_{g,ein}$  und  $R_{g,aus}$  abhängig, wie Messergebnisse des 22,5 A GaN-HEMTs bestätigen. Entsprechend würde dann die Störcharakteristik eine Laststromabhängigkeit aufzeigen.

Abbildung 3.31 stellt Ein- und Ausschaltverhalten des 22,5 A GaN-HEMTs für unterschied-



(a) Einschalten,  $R_{g,ein} = 3 \Omega$  (b) Ausschalten,  $R_{g,aus} = 1 \Omega$

Abbildung 3.30: Gemessenes  $\frac{du}{dt}$  des 60 A GaN-Transistors für unterschiedliche Lastströme.

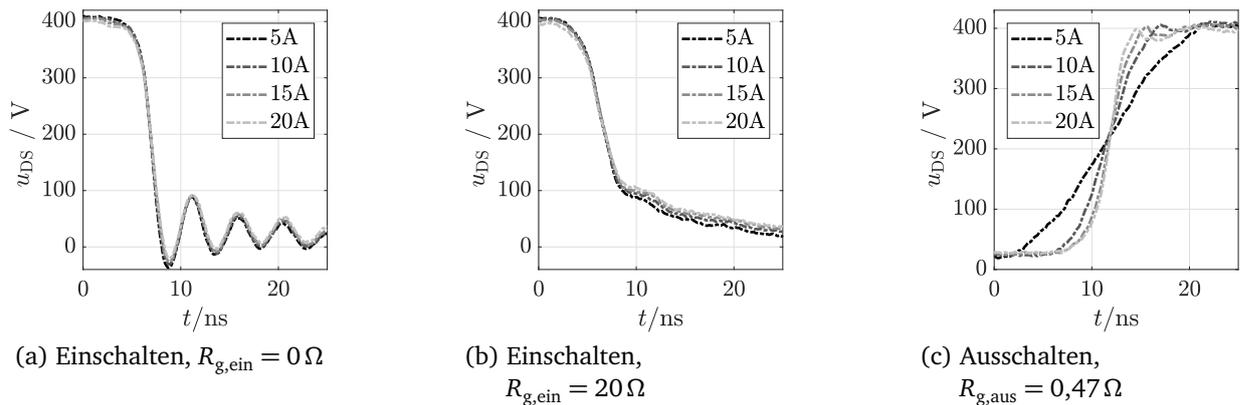


Abbildung 3.31: Gemessene Spannungsflanke des 22,5 A GaN-Transistors für 5 A, 10 A, 15 A, und 20 A Lastströme [192].

Tabelle 3.3: Werte der Spannungssteilheit  $\frac{du}{dt}$  für das Ein- und Ausschalten des 22,5 A GaN-Transistors für unterschiedliche Gate-Widerstände.

	$\left  \frac{du}{dt} \right $	Abhängigkeit
$R_{g,ein} = 0 \Omega$	178 V/ns	laststromunabhängig
$R_{g,ein} = 20 \Omega$	75,6 V/ns	laststromunabhängig
$R_{g,aus} = 0,47 \Omega$	25... 102,4 V/ns	laststromabhängig

liche Lastströme und Einschalt-Gate-Widerstände gegenüber. Die Werte für die unterschiedlichen  $\frac{du}{dt}$  sind in Tabelle 3.3 zusammengefasst. Ein großer  $R_{g,ein}$  von  $20 \Omega$  und große Lastströme führen zu einem langsameren  $\frac{du}{dt}$  verglichen zum Ausschalten mit  $R_{g,aus} = 0,47 \Omega$ . Wenn hingegen ein  $0 \Omega$ -Gate-Widerstand für das Einschalten angewendet wird, bleibt das korrespondierende  $\frac{du}{dt}$  auch bei großen Lastströmen größer als beim Ausschalten.

Der Si-IGBT zeigt die gleiche Tendenz. Durch einen Einschalt-Gate-Widerstand von  $10 \Omega$  und einen Gate-Widerstand für das Ausschalten von  $3 \Omega$  dominiert das laststromabhängige Ausschaltverhalten das Spektrum. Daher steigt für größer werdende Lastströme auch die Störampplitude des Spektrums.

Für eine steigende Zwischenkreisspannung nimmt die Amplitude des Störspektrums ebenfalls zu, wie in Abbildung 3.32 gezeigt. Auch hier bleibt das  $\frac{du}{dt}$  des Einschaltens konstant, jedoch variiert die Spannungsamplitude des Pulses. Dadurch nimmt mit der Spannung auch die Störampplitude entsprechend der worst-case-Abschätzung im unteren Frequenzbereich unabhängig von den charakteristischen Zeiten ab (vergl. Abbildung 2.26).

Diese Überlagerungen bestätigen, dass der Übergang von konventionellen langsamer schaltenden Si-IGBTs zu GaN-HEMTs zu erhöhten elektromagnetischen Störungen führt. Dies wird vor allem oberhalb der höchsten Knickfrequenz  $f_{c2}$  des Si-IGBTs deutlich. Ein entsprechendes Filterdesign ist notwendig. Wird jedoch ein schneller schaltender 22,5 A GaN-HEMT gegenüber einem 60 A GaN-HEMT gewählt, steigt die Amplitude für geleitete Störungen im oberen Frequenzbereich um weniger als 7 dB. Eine Stromabhängigkeit des Spektrums ist vor allem durch die gewählten Kombination aus Ein- und Ausschaltwiderstand sowie die Laststrom-

Tabelle 3.4: Werte der Spannungssteilheit  $\frac{du}{dt}$  für das Ein- und Ausschalten eines 60 A GaN-HEMTs für unterschiedliche Zwischenkreisspannungen.

Zwischenkreisspannung	Einschalten	Ausschalten
380 V	42 kV/ $\mu$ s	19,0 kV/ $\mu$ s
280 V	42 kV/ $\mu$ s	15,7 kV/ $\mu$ s
200 V	42 kV/ $\mu$ s	12,4 kV/ $\mu$ s

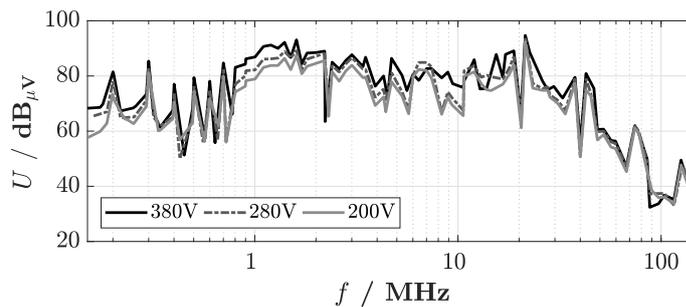


Abbildung 3.32: Messergebnisse geleiteter Störungen des 60 A HEMTs für unterschiedliche Zwischenkreisspannungen.

variation bestimmt. Für kleine Einschaltwiderstände ist die Störaussendung laststromunabhängig. Hingegen liegt immer eine Spannungsabhängigkeit für den unteren Frequenzbereich vor, da dadurch die Gesamtamplitude der Hüllkurve unabhängig von der Knickfrequenz beeinflusst wird.

### Parasitäre Oszillationen der Kommutierungszelle

Beim Vergleichen der bisher präsentierten Messergebnisse wird deutlich, dass jedes Spektrum aus unterschiedlichen Amplitudenmaxima und -minima besteht. Schmalbandige Spitzen korrespondieren in der Regel direkt mit den charakteristischen Frequenzen von getakteten Quellen. Beispiele hierfür sind die Taktfrequenz eines Mikrocontrollers oder die Schaltfrequenz des DC/DC-Wandlers. Diese Spitzen treten im Spektrum bei ganzzahligen Vielfachen dieser Frequenzen auf. So ist in Abbildung 3.13 die Schaltfrequenz von 100 kHz gut sichtbar. Sind die unterschiedlichen Maxima jedoch breitbandig, ist dies ein Zeichen für eine geringe Güte bzw. eine nicht vernachlässigbare Dämpfung, wie es beispielsweise bei Kabelresonanzen der Fall ist. Die unterschiedlichen Kabelresonanzen werden hierbei durch die Schaltflanken angeregt, wie schon in den Grundlagen im Abschnitt 2.4.2 ausgeführt wurde. Doch auch Oszillationen innerhalb der leistungselektronischen Schaltung können Resonanzen der Peripherie anregen.

Um dies genauer zu untersuchen, werden nachstehend die halbleiterabhängigen gestrahlten Störungen analysiert und interpretiert. Die dazugehörigen Messergebnisse sind in Abbildungen 3.33 und 3.34 dargestellt. Wie zu erwarten, führt der am schnellsten schaltende 22,5 A HEMT zu den größten Störampplituden. Ab 150 MHz sind zwischen den untersuchten GaN-HEMTs nur geringfügige Unterschiede festzustellen. Die Abweichungen im Spektrum

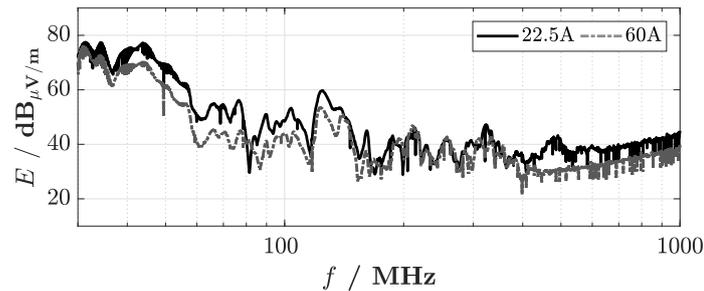


Abbildung 3.33: Messergebnisse gestrahlter Störungen für einen 22,5 A und einen 60 A GaN-Transistor.

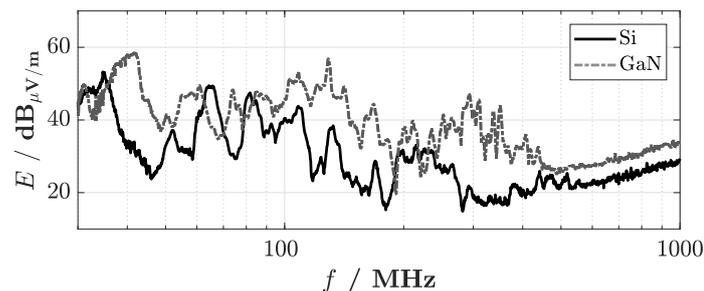


Abbildung 3.34: Messergebnisse gestrahlter Störungen für einen Si-IGBT und einen 60 A GaN-HEMT.

oberhalb von 500 MHz sind als Unterschiede im Grundstörpegel zu interpretieren. Kleine Änderungen im Aufbau der Nahfeldmessung können dieses bereits beeinflussen. Im Vergleich zu Abbildung 3.33 unterscheiden sich die Störungen des IGBTs und des 60 A GaN-HEMTs in Abbildung 3.34 deutlich bis zu einer Frequenz von 400 MHz. Das Spektrum des Wandlers mit Si-Transistoren erreicht bei 300 MHz bereits den Grundstörpegel der Absorberhalle. Hingegen steigt die Störung des Wandlers mit den 60 A GaN-HEMTs in diesem Frequenzbereich noch einmal an. Ein ähnliches Verhalten wird durch den 22,5 A-Transistor hervorgerufen. Hier kommt es in Abbildung 3.33 bei 500 MHz zu einem Anstieg des Spektrums. Abbildung 3.35 zeigt eine Abhängigkeit dieser hochfrequenten Störungen von der Amplitude der Zwischenkreisspannung. Da der Messaufbau für die Ergebnisse in Abbildung 3.34 von dem Messaufbau für die Ergebnisse in Abbildung 3.35 bezüglich der Gehäuseschirmung und der Platzierung der Module im Gehäuse variierten, unterscheiden sich die charakteristischen Resonanzfrequenzen zwischen den Abbildungen.

Während die Störung in Abbildung 3.35 monoton mit der Spannung für den Frequenzbereich unterhalb von 100 MHz fällt, ist die Korrelation zwischen Spektrums- und Spannungsamplitude bei 200 MHz weniger offensichtlich. Die Zusammenhänge des unteren Frequenzbereiches erklären sich über die bereits ausführlich besprochenen Abhängigkeiten der EMV-Tafel analog zu den geleiteten Störungen. Die Ursache für den Anstieg des Spektrums bei 200 MHz ist demgegenüber jedoch in der Resonanz des Kommutierungskreises zu suchen. Bereits in den Grundlagen wurde auf die Resonanz zwischen der spannungsabhängigen Ausgangskapazität  $C_{oss}$  und Kommutierungskreisinduktivität  $L_{kom}$  hingewiesen und wird nachstehend erläutert.

Abbildung 3.36 stellt die gemessene Gate-Source-Spannung  $u_{gs}$  im Zeitbereich dar. Wie ebenfalls in den Grundlagen im Abschnitt 2.2.3 erklärt, koppelt der hier nicht gemessene

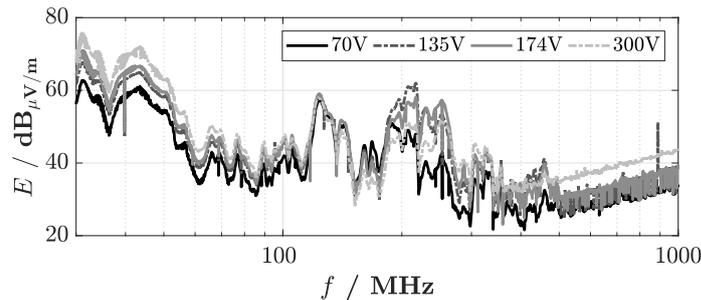


Abbildung 3.35: Gestrahlte Störemission für unterschiedliche Zwischenkreisspannungen des Wandlers mit 60 A GaN-HEMTs.

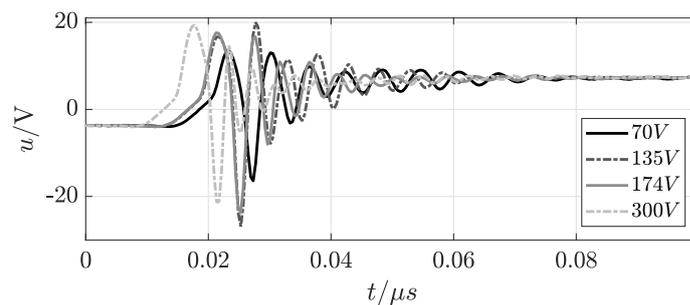


Abbildung 3.36: Gemessene Gate-Source-Spannung  $u_{gs}(t)$  bei unterschiedlichen Spannungswerten der Zwischenkreisspannung für einen 60 A GaN-HEMT.

oszillierende Laststrom in die Gate-Spannungsmessung ein und die Oszillation des Kommutierungskreises überlagert sich mit dem Messsignal. Um die Spannungsabhängigkeit dieser Resonanz zu verdeutlichen, sind Messergebnisse aus dem Zeitbereich mittels FFT in den Frequenzbereich übertragen worden. Die resultierenden Spektren sind in Abbildung 3.37 gezeigt. Die spannungsabhängige Resonanzverschiebung ist deutlich zu erkennen.

Aus Abbildung 3.36 lassen sich die Resonanzfrequenzen  $f_{res}$  ablesen, welche in Tabelle 3.5 zusammen mit den Werten der spannungsabhängigen Ausgangskapazität  $C_{oss}$  entsprechend dem Datenblatt [162] dargestellt werden. Hieraus lässt sich zudem die dazugehörige parasitäre Induktivität  $L_{kom}$  berechnen. Dass sich ähnliche Werte für die vier untersuchten Resonanzfrequenzen ergeben, bestätigt den dominierenden kapazitiven Einfluss von  $C_{oss}$  auf diese Resonanz. Zudem sind Induktivitätswerte von 2,8 nH für  $L_{kom}$  plausibel. Die Berechnung ei-

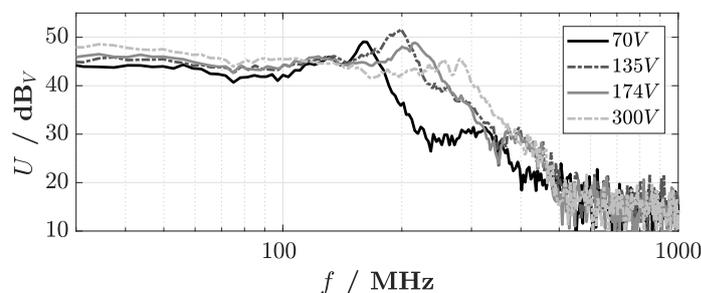


Abbildung 3.37: Verhalten der Gate-Source-Spannung  $u_{gs}(t)$  im Frequenzbereich für unterschiedliche Zwischenkreisspannungen.

Tabelle 3.5: Resonanzfrequenz des Kommutierungskreises als Funktion der Zwischenkreisspannung mit korrespondierenden Werten des parasitären Resonanzkreises für den 60 A GaN-HEMT.

Zwischenkreisspannung	$f_{\text{res}}$	$C_{\text{oss}}$	$L_{\text{kom}}$
67 V	161,4 MHz	365 pF	2,66 nH
135 V	189,9 MHz	236 pF	2,98 nH
174 V	216,1 MHz	183 pF	2,96 nH
300 V	255 MHz	138 pF	2,82 nH

ner Resonanzfrequenz aus  $L_{\text{kom}} = 2,8 \text{ nH}$  und der Ausgangskapazität des 22,5 A GaN-HEMTs  $C_{\text{oss}} = 49 \text{ pF}$  [161] ergibt 430 MHz. Dies korreliert mit der zusätzlichen Resonanz in Abbildung 3.33 gegenüber dem Spektrum des 60 A GaN-HEMTs.

Zusammen bekräftigen diese Messergebnisse die Vermutung, dass die diskutierten Resonanzen aus den Elementen des Kommutierungskreises  $C_{\text{oss}}$  und  $L_{\text{kom}}$  gebildet werden. Die geringen Abweichungen der spannungsunabhängig berechneten Induktivitätswerte in Tabelle 3.5 lassen sich damit begründen, dass für eine genaue Analyse die Gesamtkapazität des Schaltknotens berücksichtigt werden müsste. Kapazitäten durch das Platinen-Layout müssten demnach ebenfalls mit einbezogen werden. Da diese jedoch durch das Layout bereits sehr klein sind, ist der entstehende Fehler gering. Zudem ist der Zwischenkreis ein Teil des Kommutierungskreises. Die verwendeten Keramik Kondensatoren sind ebenfalls spannungsabhängig und ihre Kapazität ändert sich mit der Spannung um bis zu 40 %. Dadurch ändert sich deren Impedanzverhalten und ein Einfluss auf die Gesamtinduktivität ist nicht vollständig vernachlässigbar. Die direkte Berechnung von  $L_{\text{kom}}$  mittels  $C_{\text{oss}}$  ist also fehlerbehaftet und erklärt die geringen Abweichung zwischen den Werten der parasitären Induktivität. In Anbetracht der stark vereinfachten Berechnung ist der Fehler im unteren Prozentbereich jedoch akzeptabel.

Der Vergleich zwischen Abbildung 3.35 und Abbildung 3.37 bestätigt die Kommutierungskreisresonanz als Störursache. Für eine Zwischenkreisspannung von 135 V kommt es zur maximalen Amplitude der gemessenen Störung und der Kommutierungskreisresonanz. Zeitgleich führt eine Spannung von 300 V zu minimierten Störungen und einer kleinen Oszillationsamplitude. Weiterhin zeigt der Vergleich zwischen 70 V und 300 V in beiden Fällen eine maximale Resonanzverschiebung. Dass die tatsächlichen Frequenzwerte zwischen gemessenem Störspektrum und der Oszillationsfrequenz abweichen, liegt darin begründet, dass die Kommutierungskreisresonanz nicht direkt abstrahlt und dadurch im Nahfeld nicht messbar ist. Vielmehr regt diese ähnliche aufbaubedingte Resonanzen an. Liegen beide Resonanzen dicht beieinander, steigt deren Beeinflussung. Die tatsächliche Störampplitude hängt demnach von der Amplitude der Kommutierungskreisresonanz als Quelle sowie von der Übereinstimmung der anregenden und angeregten Frequenz ab.

Dies zeigt, dass die Kommutierungskreisresonanz abhängig von deren Eigenfrequenz ein Einflussfaktor auf die gestrahlten Störungen ist. Die genauere Betrachtung der Anregung der Oszillation kann erklären, wieso für eine Zwischenkreisspannung von 135 V die Oszillationsamplitude und somit die elektromagnetische Störung am größten ist. Zeitgleich lässt sich dadurch ein Ansatz zur Anregungsreduzierung ableiten, welcher eine Reduzierung des Stör-

spektrums bewirkt. Daher soll im nachstehenden Kapitel die Kommutierungskreisresonanz sowie deren Anregung im Detail untersucht werden.

## **Zusammenfassung**

Dieses Kapitel lässt sich durch die folgenden wichtigsten Aussagen zusammenfassen:

1. Durch den Einsatz von GaN-HEMTs entstehen hohe Anforderungen an das Platinendesign, um eine ausreichende Signalstabilität zu gewährleisten.
2. Im Vergleich zu Si-IGBTs führen GaN-HEMTs zu einem deutlich erhöhten geleiteten Störspektrum im Frequenzbereich oberhalb der größten Knickfrequenz des IGBTs.
3. Dominiert das Einschaltverhalten des GaN-HEMTs das Störspektrum, ist dieses unabhängig von Laststrom, jedoch abhängig von der Zwischenkreisspannung.
4. Durch das Synchronisieren des Einschaltens mit dem Ausschalten parallel betriebener Module, können geleitete Störungen reduziert werden.
5. Parasitäre Oszillationen beeinflussen sowohl das geleitete, als auch das gestrahlte Spektrum.
6. Ein geeignetes Design des Zwischenkreises und der Leistungs-drossel mit minimierten parasitären Elementen vermeidet Oszillationen.
7. Die Oszillation im Kommutierungskreis beeinflusst das gestrahlte Spektrum stark.

# Kapitel 4

## Schaltbedingte Oszillationen als Quelle für gestrahlte elektromagnetische Störungen

### 4.1 Überblick

Im vorangegangenen Kapitel wurde deutlich, dass hochfrequente Oszillationen in Schaltvorgängen schnellschaltender Leistungshalbleiter die gestrahlten Störungen als Störquelle maßgeblich beeinflussen. Das Charakterisieren von gestrahlten elektromagnetischen Störungen erfolgt zumeist mittels Fernfeldmessungen. Alternativ kann mithilfe von Nahfeldmessungen in einer TEM (transverse electromagnetic)-Zelle oder über Messergebnisse von Nahfeldsonden auf das Störpotential im Fernfeld geschlossen werden [106], [135]. In Bezug auf den Prozess der EMV-Optimierung ist dabei nachteilig, dass lediglich die Feldwirkung der gesamten Anordnung bzw. abhängig von der Größe der Nahfeldsonden eines Teilbereiches gemessen wird. Informationen über die konkrete Anregung der gemessenen Störung gehen verloren. Somit ist eine Reduzierung der Störampplitude durch direkte, auf die jeweilige Störquelle bezogene Gegenmaßnahmen schwer.

Effekte im Zeitbereich mittels transienter Messungen genauer zu analysieren und hinsichtlich der Hochfrequenzanteile im Spektrum zu optimieren, vermittelt ein tieferes Verständnis über Wirkungsmechanismen und bietet die Möglichkeit der direkten Beeinflussung der Störquelle und damit der EMV-Charakteristik. Vergleichende Abschätzungen des Störpotentials von unterschiedlichen Layouts und Schaltverhalten können so durchgeführt werden. Somit ist eine EMV-Optimierung durch das Lokalisieren und Beeinflussen der Störquelle bereits während der Designphase und ohne zeitaufwändige EMV-Messungen in einer Absorberhalle möglich.

Entsprechend soll in diesem Kapitel wie folgt vorgegangen werden: Zunächst wird der Aufbau vorgestellt, an welchem die Untersuchungen dieses Kapitels durchgeführt werden, gefolgt von einer Analyse zur Korrelation zwischen dem Schaltverhalten und den gestrahlten Störungen. Im Zuge dessen wird eine Methode zur Untersuchung des transienten Verhaltens im Frequenzbereich vorgestellt. Mittels Fourier-Transformation (FT) werden so Hochfrequenzeinflüsse unterschiedlicher elektrischer Größen mit der gestrahlten Störung korreliert. Abbildung 4.1 verdeutlicht dieses Vorgehen schematisch. Dieser Ansatz erlaubt das separate Untersuchen des Einschalt- und Ausschaltvorgangs, um so gezielt schaltspezifische Effekte den Störungen im Frequenzbereich zuzuordnen und entsprechend zu optimieren. Im Anschluss wird ein Verhaltensmodell des untersuchten HSSs erstellt, welches die entscheiden-

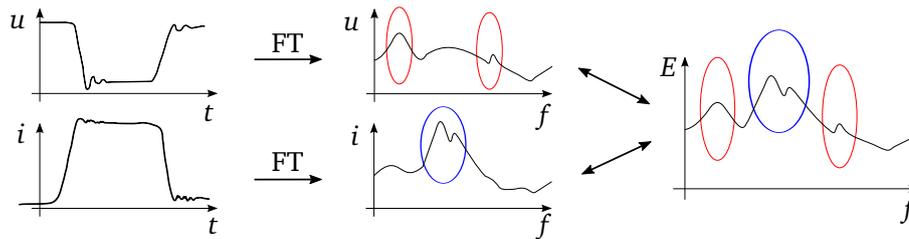


Abbildung 4.1: Schematische Darstellung der Korrelation zwischen transientem Schaltverhalten und gemessener Fernfeldstörung [176].

den Charakteristika des Schaltverhaltens nachbildet. Durch gezielte experimentelle Parametervariation innerhalb der Schaltung wird der Einfluss dieser Parameter auf das Störspektrum quantifiziert und das Schaltungsmodell validiert. Basierend auf den Messergebnissen im Zeitbereich wird ein Modell zur Beschreibung der EMV-kritischen Oszillation erstellt. Hieraus ergeben sich vereinfachte Modelle zur Beschreibung der Ein- und Ausschaltoszillation, welche anschließend durch analytische Gleichungen ausgedrückt werden. Diese ermöglichen das Ableiten einer Optimierungsstrategie, welche sowohl die Amplitude der Oszillation und somit die elektromagnetischen Störungen reduziert als auch zeitgleich Schaltverluste verringern kann.

## 4.2 Versuchsaufbau

Ein HSS mit konstantem Arbeitspunkt wird für nachstehende Untersuchungen gewählt, da dieser die interessierende Kommutierungszelle aufweist. Zudem ist der zu kontrollierende Transistor ein Lowside-Transistor, was das Messen der transienten Größen vereinfacht. Die Schaltung wird bei einer Leistung von 1 kW und einer Schaltfrequenz  $f_{sw}$  von 90 kHz betrieben. Die Ausgangsspannung beträgt 400 V. Entsprechend werden Halbleiter der Spannungsklasse 650 V eingesetzt. Die Variation von parasitären Halbleiterkapazitäten und -induktivitäten ist für die Ergebnisse dieses Kapitels ein entscheidender Ansatz. Diese Parametervariationen können dazu führen, dass Oszillationen im Gate- und Lastkreis forciert werden. Entsprechend wird auf empfindliche GaN-Transistoren, welche vorwiegend in SMD-Gehäuse erhältlich sind, verzichtet und stattdessen der robustere Si-basierte SJ MOSFET 65R225C7 im bedrahteten TO-Gehäuse verwendet. Durch die Wahl unterschiedlicher Gehäuse (TO220, TO247-4) ist es möglich, Einflüsse der Gehäuseinduktivitäten direkt zu bewerten. Die SiC-Schottky-Diode IDH06G65C5, ebenfalls in einem TO220-Gehäuse, dient als Freilaufdiode. Dadurch werden kurze Schaltzeiten von  $< 25$  ns erzielt.

Um den Einfluss der Kühlkörperkapazität genauer zu untersuchen, werden zwei separate isolierte Kühlkörper für die beiden Halbleiter gewählt. Da auch hier Filtereinflüsse nicht Bestandteil der Untersuchung sind, werden keine separaten Eingangs- oder Ausgangsfilter eingesetzt. Abbildung 4.2 zeigt die Schaltung mit den entscheidenden leistungselektronischen Komponenten sowie den Messgrößen.

Die Eingangsspannung  $U_{ein}$ , die Ausgangsspannung  $U_{aus}$  sowie die Drain-Source-Spannung  $u_{ds}$  werden mittels passiver Spannungstastköpfe gemessen. Daraus lassen sich die Spannung über der Drossel  $u_{Dr}$  und die Spannung der Diode  $u_D$  berechnen. Der Source-Strom  $i_s$  wird nicht direkt gemessen. Stattdessen lässt sich dieser über die, mittels BNC-Shunts Shunt 1

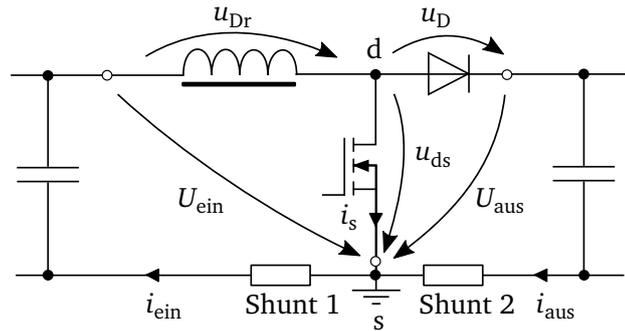


Abbildung 4.2: Schematische Darstellung des EUT mit Messpunkten.

und Shunt 2 gemessenen, Eingangs- und Ausgangsströme  $i_{\text{ein}}$  und  $i_{\text{aus}}$  berechnen. Während die Spannungstastköpfe eine Bandbreite von 400 MHz haben, sind die BNC-Shunts für einen Frequenzbereich bis 2 GHz spezifiziert.

### 4.3 Korrelation zwischen transienten Größen und dem Störspektrum

Um die Korrelation zwischen transientem Verhalten im Zeitbereich und gestrahlter Störung im Frequenzbereich zu bewerten, wird das Spektrum des Fernfeldes in einer Distanz von 10 m zwischen EUT und Empfangsantenne nach Norm EN55011 in der Absorberhalle aufgezeichnet. Wie in Abbildung 4.1 gezeigt, werden die Spektren der gemessenen elektrischen Größen mittels FT berechnet. Hierbei wird ein Berechnungsfenster  $T_b$  entsprechend der Periodendauer  $T$  bzw. der Schaltfrequenz  $f_{\text{sw}} = 90 \text{ kHz}$  des zu untersuchenden Signals und der gewünschten zeitlichen Auflösung gewählt.

$$T_b = \frac{1}{f_{\text{sw}}} = 11,1 \mu\text{s} \quad (4.1)$$

Ausgehend von einer periodischen Größe wird so sichergestellt, dass sowohl die Ein- als auch die Ausschaltflanke im Spektrum Berücksichtigung finden und der Amplitudenwert zu Beginn des Berechnungsfensters der Amplitude am Ende des Fensters entspricht. Die resultierenden Ergebnisse sind in Abbildung 4.3 gegenübergestellt [176].

Viele der charakteristischen Resonanzen im Spektrum der Fernfeldstörung finden sich in den Spektren der transienten Größen wieder. Es sind sowohl gemeinsame als auch unterschiedliche Resonanzen zwischen Eingangs- und Ausgangsgrößen zu erkennen. Da die Erhöhung der Störampplitude bei 50 MHz mit einer Resonanz der Eingangsspannung übereinstimmt, wird diese Störung dem Eingangskreis zugeordnet (siehe Abbildung 4.3a). Höherfrequente Störungen bei 210 MHz und 300 MHz finden sich im Ausgangstrom wieder (siehe Abbildung 4.3b) und werden somit von der Kommutierungszelle beeinflusst. Die unterschiedlichen Amplitudenspektren werden maßgeblich durch die verschiedenen Hochfrequenzimpedanzen der Bauteile der Eingangs- und Ausgangskreise bestimmt.

Die Resonanzfrequenzen des Störspektrums im Fernfeld und der transienten Größen weichen zum Teil voneinander ab (vergl. Störung bei 170 MHz). Bereits im vorangegangenen Ka-

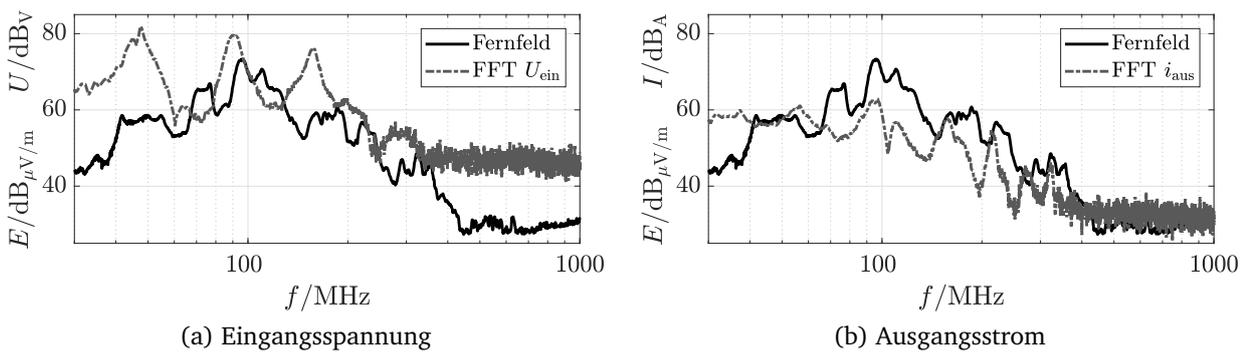


Abbildung 4.3: Vergleich zwischen gestrahlten Störungen und transienten Größen im Frequenzbereich [176].

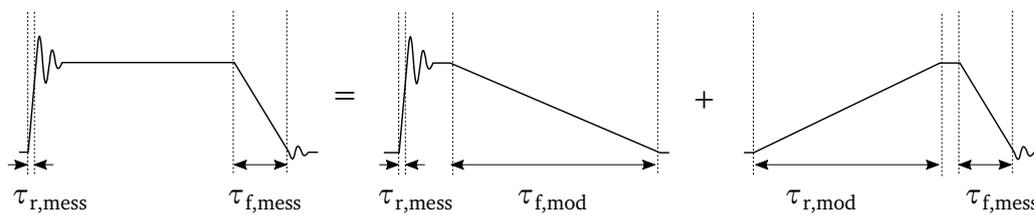


Abbildung 4.4: Prinzip der Teilung eines gemessenen Trapezpulses in zwei Pulse mit jeweils einer gemessenen und einer modifizierten Flanke [176].

pitel wurde dieser Zusammenhang thematisiert. Schaltungsbedingte Resonanzen, die durch das Messen der transienten Größen im Zeitbereich erfasst werden, führen in Abhängigkeit des Schaltungsdesigns nicht automatisch zur Abstrahlung. Vielmehr regen diese Störungen Resonanzen der Peripherie, wie beispielsweise Kabelresonanzen, an, welche dann zur Störausendung führen. Gleichzeitig ist der Einfluss der Messmittel nicht abschließend geklärt. Der kapazitive Charakter der passiven Spannungstastköpfe kann im betrachteten Frequenzbereich Schaltungsimpedanzen beeinflussen und somit zu leichten Frequenzverschiebungen führen. Da die Frequenzverschiebungen zwischen dem Spektrum der Zeitbereichsmessung und der Fernfeldmessung gering sind, ist die Theorie der Korrelation zwischen Messergebnissen im Zeitbereich und dem Störspektrum bekräftigt. Zeitgleich ermöglicht die Analyse unterschiedlicher elektrischer Größen die Zuordnung von Störfrequenzen zu verschiedenen Schaltungsteilen bzw. Koppelwegen.

Wird zusätzlich zwischen Ein- und Ausschaltvorgängen unterschieden und werden diese separat untersucht, können dominierende Effekte direkt den steigenden oder fallenden Flanken zugeordnet werden und eine zielgerichtete Optimierung ist möglich. Somit werden Störursachen und deren Zusammenhänge im Detail untersucht. Um das separate Untersuchen der Flanken zu ermöglichen, wird der Trapezpuls in zwei Pulse geteilt. Hierbei enthält jeder der beiden neuen Pulse eine gemessene und eine modifizierte Flanke, wobei die Dauer der gemessenen Flanke  $\tau_{\text{mess}}$  viel kleiner sein muss als die Dauer der modifizierten Flanke  $\tau_{\text{mod}}$ , wie in Abbildung 4.4 mit  $\tau_{\text{mess}} \ll \tau_{\text{mod}}$  beispielhaft gezeigt. Dieser Ansatz ist, ohne das ursprüngliche Spektrum zu verfälschen, unter folgenden Voraussetzungen gültig: Vor allem Störungen oberhalb der dritten Knickfrequenz  $f_{c,3}$  sind Gegenstand der Untersuchung. Ab dieser Knickfrequenz der EMV-Tafel  $f_{c,3}$  (siehe Ausführungen in Abschnitt 2.4.1) wird die

Amplitude der Hüllkurve im Abschnitt IV durch  $A_4$  approximiert. Für CoolMOS<sup>TM</sup>-MOSFETs ergeben sich kurze Flankenzeiten von 20 ns, was in einer oberen Knickfrequenz von 16 MHz resultiert. Selbst für die später in dieser Arbeit verwendeten GaN-Transistoren mit reduzierten Flankenzeiten von 4 ns ergibt sich für  $f_{c,3}$  eine Frequenz von 80 MHz. Entsprechend deckt eine Bewertung des Abschnittes IV den entscheidenden Frequenzbereich, in welchem es zu kritischen Resonanzen kommt, ab. Die korrespondierende Amplitude der Hüllkurve  $A_4$  für  $f > f_{c,3}$  der Messgröße berechnet sich über

$$A_{4,\text{mess}} = \frac{\hat{U}T}{k^2\pi^2} \left( \frac{1}{\tau_{f,\text{mess}}} + \frac{1}{\tau_{r,\text{mess}}} \right) \quad (4.2)$$

Für den Fall, dass  $\tau_{f,\text{mess}} \ll \tau_{r,\text{mod}}$  und  $\tau_{r,\text{mess}} \ll \tau_{f,\text{mod}}$  ergeben sich die Formeln für die Amplituden der Hüllkurven der modifizierten Pulse  $A_{4,\text{mod},f}$  und  $A_{4,\text{mod},r}$  durch Vereinfachen der Formel (4.2) zu

$$A_{4,\text{mod},f} = \frac{\hat{U}T}{k^2\pi^2} \left( \frac{1}{\tau_{f,\text{mess}}} + \frac{1}{\tau_{r,\text{mod}}} \right) \approx \frac{\hat{U}T}{k^2\pi^2} \left( \frac{1}{\tau_{f,\text{mess}}} \right) \quad (4.3)$$

$$A_{4,\text{mod},r} = \frac{\hat{U}T}{k^2\pi^2} \left( \frac{1}{\tau_{f,\text{mod}}} + \frac{1}{\tau_{r,\text{mess}}} \right) \approx \frac{\hat{U}T}{k^2\pi^2} \left( \frac{1}{\tau_{r,\text{mess}}} \right) \quad (4.4)$$

Das Addieren der Amplituden  $A_{4,\text{mod},f}$  und  $A_{4,\text{mod},r}$  resultiert mit vernachlässigbarem Fehler in  $A_{4,\text{mess}}$ . Eventuelle Ein- und Ausschaltoszillationen addieren sich durch direkte Superposition, wie in Abschnitt 2.4.2 ausgeführt. Mittels Anwenden einer Fensterfunktion [177] lassen sich die Spektren der steigenden und fallenden Flanken des Messsignals voneinander trennen und die modifizierten Pulse erzeugen. Die Fensterfunktion muss eine einstellbare Flankensteilheit für die modifizierte Flanke aufweisen und darf zeitgleich die zu untersuchende gemessene Flanke inklusive der nachfolgenden Oszillation nicht beeinflussen. Als Ausgangspunkt wird die Hann-Fensterfunktion  $h(t)$  gewählt, welche als eine auf der y-Achse um 0,5 verschobene cos-Funktion mit

$$h(t) = \frac{1}{2}[1 - \cos(2\pi \cdot t/T_b)] \quad (4.5)$$

definiert ist. Über  $T_b$  lässt sich die Fensterbreite und somit die Flankensteilheit der normierten Funktion einstellen. Multiplizieren der Fensterfunktion  $h(t)$  mit dem gemessenen Trapezpuls  $u(t)$  resultiert in einer gewichteten Funktion  $w(t)$

$$w(t) = u(t) \cdot h(t), \quad (4.6)$$

welche, je nach definierten zeitlichen Grenzen der Fensterfunktion, die gemessene steigende oder fallende Flanke enthält. Abbildung 4.5 stellt dies exemplarisch für die steigende Flanke dar. In Abbildung 4.5a ist das Isolieren der steigenden Flanke durch die Multiplikation von  $u(t)$  mit  $h_r(t)$  zu erkennen, während in Abbildung 4.5b der gleiche Vorgang mit größerer zeitlicher Auflösung sowie der gewichteten Funktion der steigenden Flanke  $w_r(t)$  dargestellt wird. Die unterschiedlichen Steilheiten der modifizierten und gemessenen Flanke in  $w_r(t)$  sind gut zu erkennen. Gleichzeitig fällt auf, dass das Maximum von  $h(t) = 1$  mit dem Start der Oszillation in  $u(t)$  zum Zeitpunkt  $t = 0,52 \mu\text{s}$  synchronisiert ist. Somit wird der Beginn

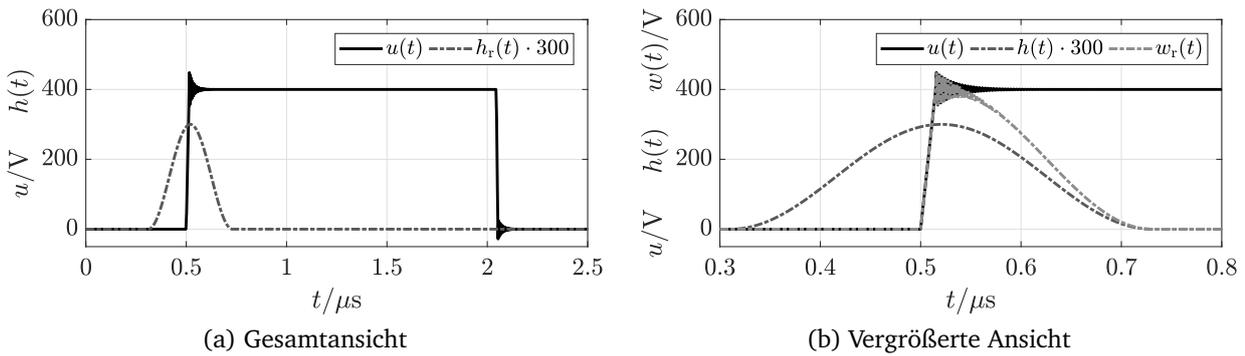


Abbildung 4.5: Gemessener Trapezverlauf  $u(t)$ , Hann-Fensterfunktion  $h_r(t)$  und resultierende gewichtete Funktion  $w_r(t)$  für die steigende Flanke [177].

der gemessenen Flanke und das Ende der gemessenen Oszillation mit einem Wert  $< 1$  gewichtet. Hierdurch entsteht ein Fehler. Um dieser Fehlerquelle entgegenzuwirken, wird eine modifizierte Hann-Fensterfunktion  $h_{\text{mod}}(t)$  angewendet. Diese verfügt über eine Gewichtung von 1 über eine Zeitspanne von  $t_2 - t_1$ , wobei  $t_1$  und  $t_2$  den Start der interessierenden gemessenen Flanke und das Ende der dazugehörigen Oszillation bezeichnen. Somit ist  $h_{\text{mod}}(t)$  wie folgt definiert:

$$h_{\text{mod}}(t) = \begin{cases} \frac{1}{2}[1 - \cos(\pi \cdot (t - t_0)/(t_1 - t_0))] & t_0 \leq t < t_1 \\ 1 & t_1 \leq t \leq t_2 \\ \frac{1}{2}[1 + \cos(\pi \cdot (t - t_2)/(T_b - t_2))] & t_2 < t \leq T_b \\ 0 & T_b < t < T \end{cases} \quad (4.7)$$

$t_0$  entspricht dem Startzeitpunkt der Fensterfunktion und  $t_1 - t_0$  somit der Dauer der steigenden Flanke der Fensterfunktion. Im Anschluss an das Plateau von  $t_1$  bis  $t_2$  folgt die fallende Flanke der Fensterfunktion mit der Dauer  $T_b - t_2$ .  $T_b$  entspricht somit der Dauer des Fensters. Damit die resultierende Periodendauer der Periodendauer der gemessenen Größe  $T$  entspricht, ist  $h_{\text{mod}}(t)$  für die Differenzzeit zwischen  $T_b$  und  $T$  mit Null definiert.

Die vorgestellte Methode lässt einen quantitativen Vergleich zwischen verschiedenen Zeitbereichsmessungen zu. Damit die Spektren steigender mit den Spektren fallender Flanken direkt vergleichbar sind, muss  $h_{\text{mod}}(t)$  symmetrisch sein und  $(T_b - t_2) = (t_1 - t_0)$  gelten. Die Dauer des Plateaus  $t_2 - t_1$  hat hierbei keinen Einfluss auf den interessierenden Frequenzbereich des Spektrums. Lediglich die resultierende Gesamtdauer von  $w(t)$  muss der Dauer des gemessenen Pulses  $T$  entsprechen, da das Verhältnis aus  $T$  zur gemessenen Flanke  $\tau_{\text{mess}}$  maßgebend ist. Dies geht aus den Formeln (4.3) und (4.4) hervor. Auf die konkrete Amplitude der gestrahlten Störung kann hingegen nicht geschlossen werden, da unterschiedliche Einflussfaktoren, welche die Strahlungscharakteristik bestimmen, hier keine Berücksichtigung finden. Hingegen können die erzielten Ergebnisse dazu genutzt werden, eine realitätsnahe Störquelle für bekannte Methoden der Simulation von gestrahlten Störungen [136], [137] zu definieren und zu modellieren.

Abbildung 4.6 stellt die simulierten zeitlichen Verläufe eines Trapezpulses mit Ein- und Ausschaltoszillationen  $u(t)$  sowie zwei zeitliche verschobene Fensterfunktionen  $h_{\text{mod},r}(t)$  und

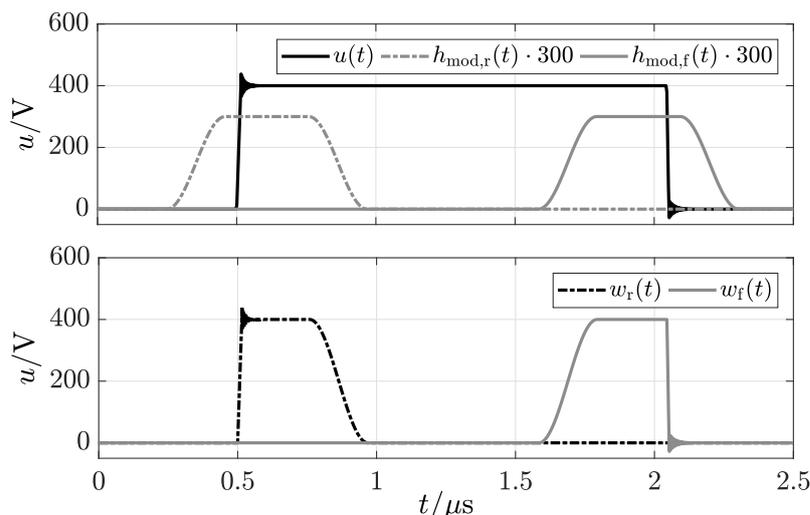


Abbildung 4.6: Simulierter Puls  $u(t)$  mit modifizierten Fensterfunktionen für die steigende  $h_{\text{mod},r}(t)$  und fallende  $h_{\text{mod},f}(t)$  Flanke sowie die korrespondierenden gewichteten Funktionen  $w_r(t)$  und  $w_f(t)$ .

Tabelle 4.1: Parameter der simulierten Funktionen.

$T$	$\tau_{r,\text{mess}}$	$\tau_{f,\text{mess}}$	$f_{r,\text{osz}}$	$f_{f,\text{osz}}$	$t_1 - t_0 = T_b - t_2$
$2,5 \mu\text{s}$	15 ns	7,5 ns	350 MHz	170 MHz	$14 \cdot \tau_{r,\text{mess}} = 210 \text{ ns}$

$h_{\text{mod},f}(t)$  dar. Die sich durch Multiplikation ergebenen gewichteten Funktionen  $w_r(t)$  und  $w_f(t)$  beinhalten entweder die simulierte steigende Flanke oder die simulierte fallende Flanke mit den dazugehörigen Resonanzfrequenzen  $f_{r,\text{osz}}$  und  $f_{f,\text{osz}}$ . Tabelle 4.1 fasst die zeitlichen Parameter von  $u(t)$  sowie  $h_{\text{mod}}(t)$  zusammen.  $\tau_{r,\text{mess}}$  und  $\tau_{f,\text{mess}}$  entsprechen in diesem Fall den Zeiten der simulierten Flanken von  $u(t)$ .

Abbildung 4.7 zeigt die dazugehörigen Spektren.  $A_{\text{sim}}$  entspricht dem Spektrum des Trapezpulses  $u(t)$ .  $A_{\text{mod},r}$  und  $A_{\text{mod},f}$  geben die Frequenzcharakteristik der gewichteten Pulse  $w_r(t)$  und  $w_f(t)$  wieder. Deren logarithmische Summation ergibt  $A_{\text{sum}}$ . Es ist zu erkennen, dass es zwischen  $A_{\text{sum}}$  und  $A_{\text{sim}}$  zu keinen merklichen Abweichungen kommt. Während  $A_{\text{mod},r}$  die Resonanz bei 350 MHz darstellt, wird in  $A_{\text{mod},f}$  die 170 MHz-Resonanz beobachtet. Diese Ergebnisse bestätigen die Validität der vorgestellten Methode simulativ. Abbildung 4.8 zeigt zwei beispielhafte Messungen von Strömen für unterschiedliche Konfigurationen der untersuchten Schaltung (siehe Abbildung 4.2) im Frequenzbereich, wobei die Frequenzcharakteristik des Ein- und Ausschaltens mittels der vorgestellten Fensterfunktion  $h_{\text{mod}}(t)$  separat dargestellt wird. In Abbildung 4.8a ist gut zu erkennen, wie der fallenden Flanke die Resonanz bei 70 MHz zugeordnet wird, während die steigende Flanke Resonanzen bei 90 MHz und 240 MHz aufweist. Im Frequenzbereich unterhalb von 70 MHz dominiert die steigende Flanke ebenfalls. Für eine Reduzierung des Störpotentials müsste vorrangig die steigende Stromflanke während des Einschaltens optimiert werden. Eine erhöhte Störampplitude im gestrahlten Spektrum bei 70 MHz wäre hingegen nur über die fallende Flanke des Ausschaltprozesses beeinflussbar. Auch in Abbildung 4.8b wird deutlich, dass vor allem das Einschalten das Störpotential ab 150 MHz definiert.

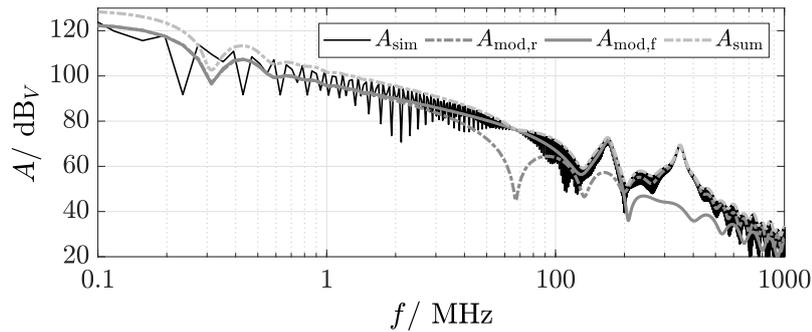


Abbildung 4.7: Simulationsergebnisse der Pulsteilung mit Ein- und Ausschaltoszillationen im Frequenzbereich korrespondierend zu Abbildung 4.6.

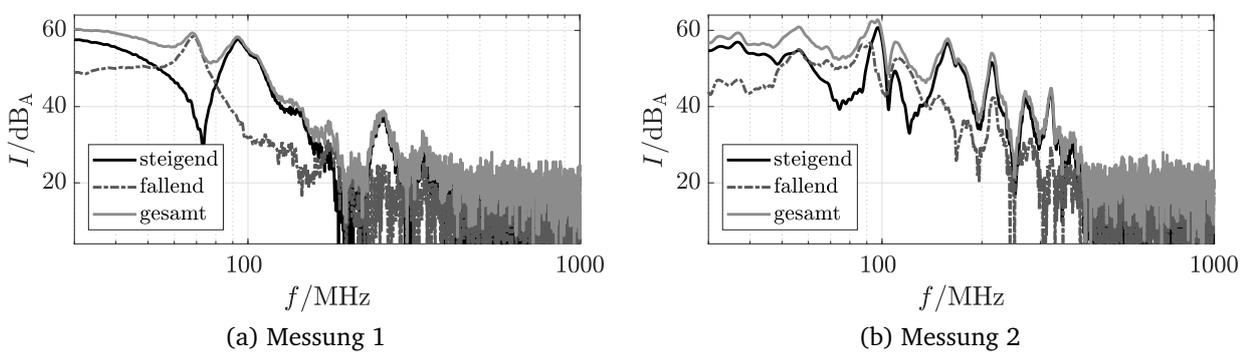


Abbildung 4.8: Separate Untersuchung der steigenden und fallenden Flanke im Frequenzbereich beispielhafter Messergebnisse von Strommessungen für unterschiedliche Schaltungskonfigurationen [177].

## 4.4 Netzwerkmodellierung

Neben der detaillierten Untersuchung der Messergebnisse werden die Einflüsse parasitärer Elemente auf die Störungen mittels Schaltungssimulation verifiziert. Hierzu wird nachstehend ein Schaltungssimulationsmodell basierend auf Verhaltensmodellen des MOSFETs und der Diode präsentiert. Zusätzlich wird die Kommutierungszelle durch das Modellieren der parasitären Induktivitäten und Kapazitäten der Halbleiter, des Platinenlayouts sowie des Zwischenkreisdesigns beschrieben. Nachdem das Simulationsmodell validiert ist, werden vereinfachte Ersatzschaltbilder (ESBs) für das Beschreiben der Ein- und Ausschaltoszillation extrahiert.

### 4.4.1 Simulationsmodell

Abbildung 4.9 stellt ein reduziertes Modell der Schaltung mit den wichtigsten parasitären Elementen bezüglich der eingesetzten Bauteile dar. Die korrespondierenden Werte sind in Tabelle 4.2 zusammengefasst, wobei die spannungsabhängigen Kapazitätswerte exemplarisch für eine Spannung  $u_{ds}$  angegeben sind. Die platinenbedingten parasitären Elemente werden im Anschluss diskutiert.

[47] beschreibt die Erstellung und Parametrierung des MOSFET-Verhaltensmodells, wel-

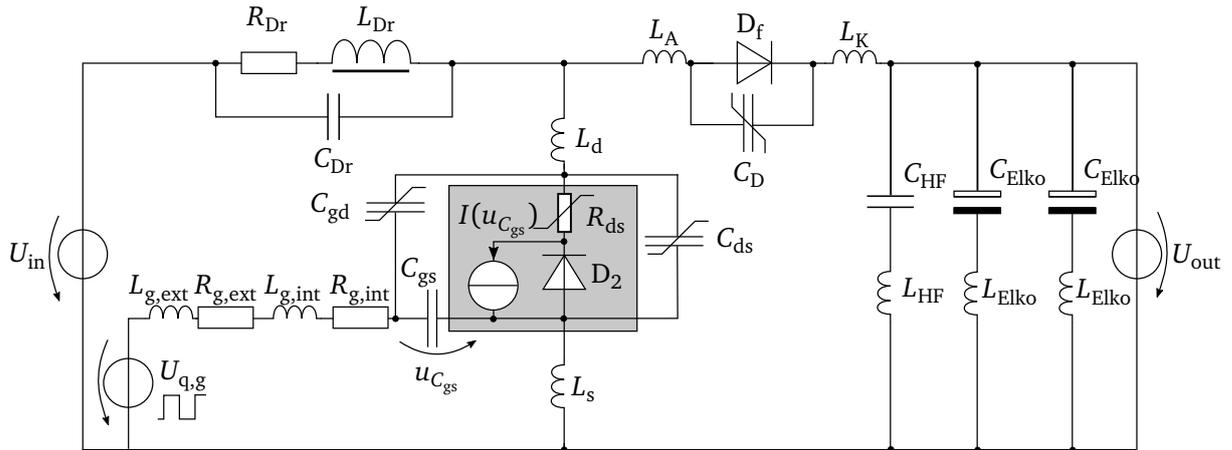


Abbildung 4.9: Schaltungssimulationsmodell des Hochsetzstellers ohne Berücksichtigung der parasitären Elemente der Platine [178].

Tabelle 4.2: Simulationsparameter unterschiedlicher Bauelemente.

MOSFET SPP11N60C3	$C_{ds} = 39 \text{ pF}$ ( $u_{ds} = 400 \text{ V}$ ) $C_{gd} = 5 \text{ pF}$ ( $u_{ds} = 100 \text{ V}$ ) $R_{g,int} = 860 \text{ m}\Omega$	$L_d = 3 \text{ nH}$ $C_{gs} = 1,2 \text{ nF}$	$L_s = 7 \text{ nH}$ $L_{g,int} = 7 \text{ nH}$
Gate-Kreis	$R_{g,int} = 10 \Omega$	$L_{g,int} = 2 \text{ nH}$	$U_{q,g} = 0 \text{ V}/12 \text{ V}$
Diode IDH06G65C5	$C_D = 35 \text{ pF}$ ( $u_{ds} = 400 \text{ V}$ )	$L_A = 5 \text{ nH}$	$L_K = 7 \text{ nH}$
Drossel	$L_{Dr} = 230 \mu\text{H}$	$C_{Dr} = 20 \text{ pF}$	$R_{Dr} = 500 \text{ m}\Omega$
Zwischenkreis	$C_{Elko} = 220 \mu\text{F}$ $C_{HF} = 110 \text{ nF}$	$L_{Elko} = 14 \text{ nH}$ $L_{HF} = 2 \text{ nH}$	$R_{Elko} = 410 \text{ m}\Omega$ $R_{HF} = 210 \text{ m}\Omega$

ches in dieser Arbeit verwendet wird. Dieses basiert vorrangig auf Datenblattangaben des verwendeten MOSFETs SPP11N60C3 [168]. Die statischen Eigenschaften werden über die Ausgangskennlinie und Transferkennlinie nachgebildet. Hierbei wird der Widerstand  $R_{ds}$  mittels  $U$ - $I$ -Kennlinie entsprechend der Ausgangskennlinie bei einer Gate-Source-Spannung  $u_{gs} = 10 \text{ V}$  beschrieben. Da die Ausgangscharakteristik lediglich bei einer Gate-Source-Spannung und nicht über das gesamte Ausgangskennlinienfeld nachgebildet wird, entsteht ein Fehler, welcher jedoch als gering eingestuft wird. Die Nachbildung der Transferkennlinie erfolgt über eine spannungsgesteuerte Stromquelle  $I(u_{C_{gs}})$ , welche entsprechend der Transfercharakteristik einen maximalen Strom zur Verfügung stellt. Die steuernde Spannung ist hierbei die Spannung über der Gate-Source-Kapazität  $u_{C_{gs}}$ . Da der zur Verfügung gestellte maximale Quellenstrom im statischen Fall in der Regel kleiner ist als der Laststrom wird eine ideale Diode  $D_2$  antiparallel zur Stromquelle geschaltet. Diese bietet dem Differenzstrom zwischen Laststrom und Quellenstrom einen Freilaufzweig innerhalb des Modells.

Das dynamische Verhalten des MOSFETs lässt sich über die Modellierung der intrinsischen Kapazitäten sowie parasitären Gehäuseinduktivitäten nachbilden. Wichtig ist hierbei vor allem das Berücksichtigen der Spannungsabhängigkeiten der Drain-bezogenen Kapazitäten  $C_{ds}$  und  $C_{gd}$  [97], [102], [138]. Die im Datenblatt angegebenen Eingangs-, Rückwärts- und Aus-

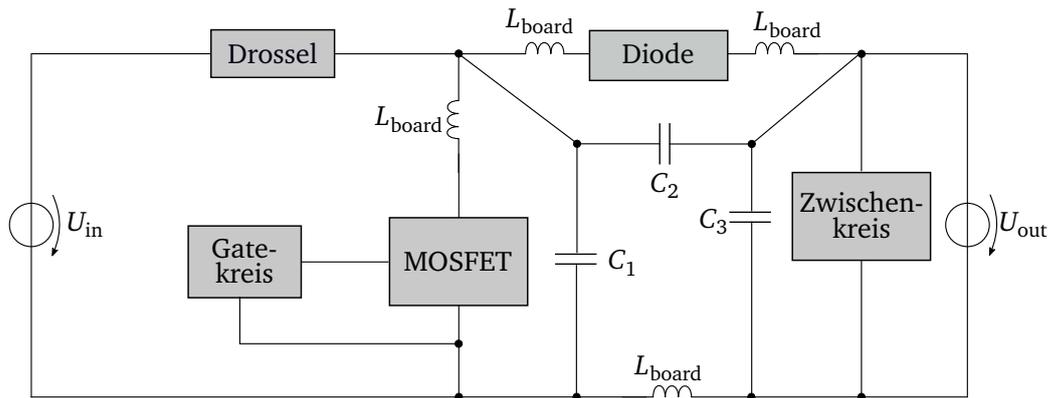


Abbildung 4.10: Schaltungssimulationsmodell des Hochsetzstellers mit parasitären Elementen des Kommutierungskreises, abhängig vom Platinenlayout.

gangskapazitäten  $C_{iss}$ ,  $C_{rss}$  und  $C_{oss}$  werden über die in den Grundlagen präsentierten Beziehungen der Gleichungen (2.5) bis (2.7) entsprechend umgerechnet. Die geringe Spannungsabhängigkeit der Gate-Source-Kapazität  $C_{gs}$  wird hier vernachlässigt und ein konstanter Wert angenommen. Die Werte der parasitären Induktivitäten  $L_d$ ,  $L_s$  und  $L_{g,int}$  sowie des internen Gate-Widerstandes  $R_{g,int}$  lassen sich gehäuseabhängig über eine vom Hersteller downloadbare SPICE-Netzliste extrahieren. Die Rückwärtsleitfähigkeit des MOSFETs über die interne Bodydiode wird nicht modelliert, da dieser Betrieb für den Hochsetzsteller nicht relevant ist. Der Gate-Kreis des MOSFETs wird durch den externen Gate-Widerstand  $R_{g,ext}$ , der Gate-Kreisinduktivität  $L_{g,ext}$  und der treibenden Gate-Spannungsquelle  $U_{q,g}$  definiert. Das Verhaltensmodell der Diode IDH06S60C wird ebenfalls aus Datenblattangaben [169] abgeleitet. Während die Durchlasskennlinie den statischen Betrieb beschreibt, modelliert die parallele Kapazität  $C_D$  die spannungsabhängige Schichtkapazität der Schottky Diode [139], [140]. Zusammen mit den Gehäuseinduktivitäten der Anode und Kathode  $L_A$  und  $L_K$  wird durch diese das dynamische Verhalten bestimmt, wobei die Werte der parasitären Induktivitäten der SPICE-Netzliste des Herstellers entnommen sind.

Das Modell der Drossel aus konstantem Induktivitätswert  $L_{Dr}$ , ohmschem Widerstand  $R_{Dr}$  und paralleler Kapazität  $C_{Dr}$  bildet die erste Resonanzfrequenz sowie das induktive Verhalten unterhalb dieser Resonanzfrequenz nach. Deren Werte werden aus Impedanzmessungen extrahiert.

Der Zwischenkreis besteht aus zwei Elektrolytkondensatoren und einem Hochfrequenzkondensator. Eventuelle belastungsabhängige Kapazitätsschwankungen werden nicht berücksichtigt. Die bauelementspezifischen parasitären Induktivitäten und die ESR (äquivalenter Serienwiderstand, engl.: Equivalent series resistance) werden mittels Impedanzmessungen bestimmt.

Neben den parasitären Elementen der Bauelemente beeinflussen vor allem die parasitären Elemente des Kommutierungskreises, welche in Zusammenhang mit dem Platinenlayout stehen, das Schaltverhalten maßgeblich. Abbildung 4.10 stellt die wichtigsten Elemente der Platine dar. Die korrespondierenden Werte sind in Tabelle 4.3 zusammengefasst. Die grauen Blöcke der Bauelemente entsprechen deren Ersatzschaltbildern aus Abbildung 4.9 inklusiver dazugehöriger parasitärer Elemente.

Zwischen den Potentialflächen der zweilagigen Platine ergeben sich die parasitären Ka-

Tabelle 4.3: Werte parasitärer Kapazitäten und Induktivität des Kommutierungskreises bezüglich des Platinenlayouts des Kommutierungskreises.

$$\underline{L_{\text{board}} = 7 \text{ nH} \quad C_1 = 19 \text{ pF} \quad C_2 = 20 \text{ pF} \quad C_3 = 81 \text{ pF}}$$

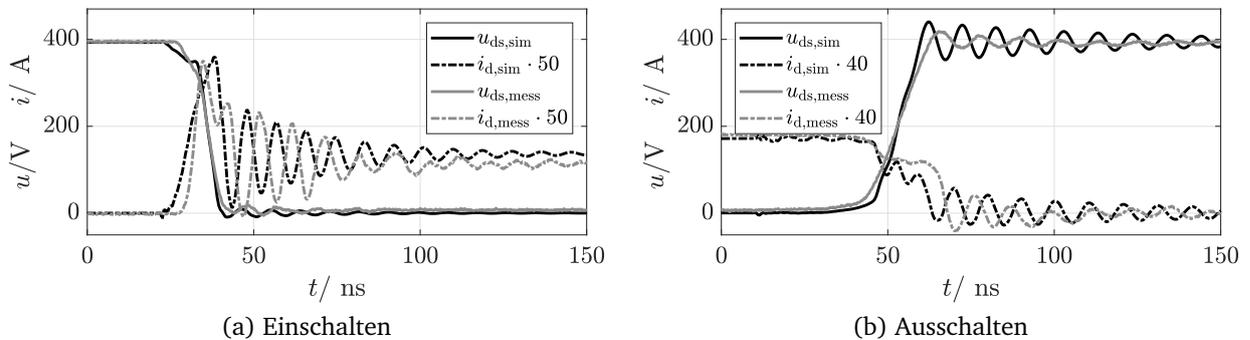


Abbildung 4.11: Simuliertes und gemessenes Schaltverhalten des Hochsetzstellers im Vergleich.

pazitäten  $C_1$ ,  $C_2$  und  $C_3$ . Zusätzlich zeigen diese stromführenden Flächen und Leiterbahnen induktive Eigenschaften, welche durch die verteilten parasitären Induktivitäten  $L_{\text{board}}$  repräsentiert werden. Die Kapazitätswerte überlappender Potentialflächen ergeben sich aus der Approximation durch einen Plattenkondensator. Die Gesamtinduktivität des Kommutierungskreises  $L_{\text{kom}}$  wird mit der Simulationssoftware Fast Henry extrahiert und mittels der vier partiellen Induktivitäten  $L_{\text{board}}$  gleichmäßig verteilt. Der Wert von  $L_{\text{kom}}$  ist mit 28 nH vergleichsweise hoch. Dies liegt vorrangig an dem installierten BNC-Shunt, dem großen Abstand zwischen den beiden Lagen der Platine von 1,5 mm sowie an dem zusätzlich benötigten Platz für die später durchgeführten Parametervariationen. Dennoch sind diese Schaltung und ihre Ergebnisse repräsentativ, da zweistellige Induktivitätswerte im nH-Bereich mit standardisierten TO220-Gehäusen und zweilagigen Platinen mit einem Abstand von 1,5 mm nicht zu vermeiden sind.

#### 4.4.2 Vergleich von Simulations- und Messergebnissen

Der Vergleich zwischen gemessenem und simuliertem Schaltverhalten in Abbildung 4.11 verdeutlicht, dass die Verläufe qualitativ gut übereinstimmen. Ein quantitativer Vergleich von Schaltgeschwindigkeit und Oszillationsfrequenz  $f_{\text{res}}$  für das Ein- und Ausschalten zeigt hingegen Abweichungen, die in Tabelle 4.4 gegenübergestellt sind. Es ist zu erkennen, dass vor allem der simulierte Einschaltstrom  $i_s$  langsamer steigt als in den Messergebnissen. Entsprechend kleiner ist der simulierte Drain-Source-Spannungseinbruch während des  $\frac{di}{dt}$  verglichen mit den Messwerten. Das Überspringen des Stromes zeigt in den Mess- und Simulationsergebnissen jeweils ein lokales Maximum, mit ähnlicher Amplitude. Während auf die Überstromspitze des simulierten Stromes eine starke negative Stromflanke bis zu einem Amplitudenwert von fast null folgt, sinkt der gemessene Strom auf lediglich 4 A ab, gefolgt von einem zweiten Maximum. Beim Ausschalten steigt die Spannung in der Simulation schneller, wodurch auch das Stromplateau in dieser Phase geringer ist, als in den Messergebnissen. Diese Abweichungen zwischen simulierten und gemessenen Charakteristika sind als akzeptable

Tabelle 4.4: Quantitativer Vergleich der Simulations- und Messergebnisse bezüglich der Schalteigenschaften.

		Simulation	Messung
Einschalten	$\frac{du}{dt}$	51,7 V/ns	50 V/ns
	$\frac{di}{dt}$	0,71 A/ns	1,5 A/ns
	$f_{res,ein}$	113 MHz	101 MHz
Ausschalten	$\frac{du}{dt}$	24,6 V/ns	21,4 V/ns
	$\frac{di}{dt}$	0,44 A/ns	0,75 A/ns
	$f_{res,aus}$	96 MHz	81 MHz

bel einzustufen, wenn bedacht wird, dass vorrangig Datenblattangaben verwendet werden. Die Eigenschaften realer Bauelemente können von diesen Werten bedingt durch Parameterstreuung abweichen. Das Ausgangskennlinienfeld wird zudem lediglich durch eine einzelne Kennlinie repräsentiert. Weiterhin werden die parasitären Elemente des Platinenlayouts als konzentrierte Elemente modelliert, was deren gleichmäßigen Verteilung entlang des Kommutierungsweges entgegensteht. Vor diesem Hintergrund sind die Abweichungen der Spannungsanstiege als gering zu bewerten. Auch die Oszillationsfrequenzen liegen hinreichend dicht beieinander. Darüber hinaus stimmt die Tendenz der Änderung zwischen Ein- und Ausschaltverhalten von simulierten und gemessenen Verläufen sehr gut überein. Sowohl in der Simulation als auch in den Messergebnissen halbiert sich die Flankensteilheit von Strom und Spannung zwischen dem Ein- und Ausschalten. Gleichzeitig nimmt die Resonanzfrequenz beim Ausschalten gegenüber der Einschaltoszillation jeweils mit dem Faktor 0,8 bzw. 0,85 ab. Demnach wird das Simulationsmodell bezogen auf die Schalteigenschaften als valide eingestuft.

### 4.4.3 Resonanzkreise für das Ein- und Ausschalten

Vor allem das Oszillationsverhalten ist in dieser Arbeit von besonderem Interesse. Dieses zu modellieren, ist ein entscheidender Schritt, um die Oszillationsanregung zu verstehen. Entsprechend wird das Simulationsmodell im Hinblick auf EMV-kritische Resonanzkreise im Folgenden auf die entscheidenden beeinflussenden Elemente reduziert. So ergeben sich sowohl für das Ein- als auch für das Ausschalten reduzierte ESBer.

Wie in Abbildung 4.11 zu erkennen ist, treten die EMV-kritischen Oszillationen bei beiden Schaltvorgängen ab dem Ende der Spannungsflanke auf. Im Falle des *Einschaltens* bedeutet dies, dass die Diode die komplette Sperrspannung aufgenommen hat und der MOSFET als eingeschaltet gilt. Die intrinsische Kapazität der Diode ist zu dem Zeitpunkt aufgeladen, während die Drain-Source-Kapazität des MOSFETs entladen ist. Der Durchlasswiderstand  $R_{ds,on}$  hat bereits einen sehr kleinen Wert angenommen, wohingegen der Durchlasswiderstand der Diode dem eines Leerlaufes entspricht. Weitere statische Charakteristika von MOSFET und Diode sind vernachlässigbar. Das sich somit vereinfachende ESB ist in Abbildung 4.12a zusammen mit den parasitären Elementen der Platine dargestellt. Simulationsergebnisse bestätigen, dass hieraus unter anderem die Resonanzfrequenz des Einschaltens  $f_{res,ein}$  von 113 MHz hervorgeht. Durch weiteres Vereinfachen der MOSFET-Impedanz  $Z_{M,ein}$ ,

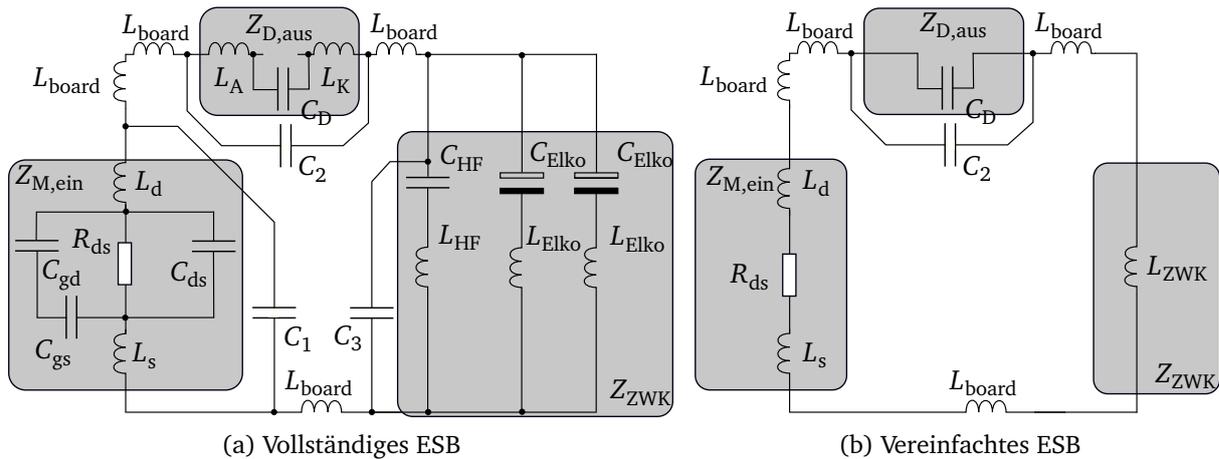


Abbildung 4.12: ESB zum Beschreiben der Oszillationsfrequenz des Kommutierungskreises nach dem Einschalten des MOSFETs.

der Dioden-Impedanz  $Z_{D,ein}$  und der Zwischenkreisimpedanz  $Z_{ZWK}$  werden die dominierenden parasitären Elemente deutlich. Somit ergibt sich das vereinfachte ESB in Abbildung 4.12b. Die intrinsischen Kapazitäten des MOSFETs sind aufgrund des kleinen  $R_{ds,on}$  vernachlässigbar.  $Z_{M,ein}$  lässt sich so durch die Gehäuseinduktivitäten und den dämpfenden  $R_{ds,on}$  beschreiben. Die Parallelschaltung aus  $Z_{M,ein}$  und  $C_1$  führt zu einer Resonanzfrequenz, welche größer als  $f_{res,ein}$  ist. Diesbezüglich zeigt die Parallelschaltung ein induktives Gesamtverhalten. Somit hat  $C_1$  kaum Einfluss und wird vernachlässigt. Die Reihenschaltung aus der intrinsischen Kapazität der Diode und deren Gehäuseinduktivitäten führt für den betrachteten Frequenzbereich um  $f_{res,ein}$  zu einem kapazitiven Verhalten, wodurch  $L_K$  und  $L_A$  vernachlässigbar sind. Unter ähnlichen Gesichtspunkten wird  $Z_{ZWK}$  zu einer resultierenden parasitären Induktivität  $L_{ZWK} = 1,6 \text{ nH}$  zusammengefasst. Durch die großen Kapazitätswerte von  $C_{Elko}$  und  $C_{HF}$  verhalten sich diese im hier interessierenden Frequenzbereich induktiv. Da  $C_3$  parallel zu der resultierenden  $L_{ZWK}$  liegt, ist diese ebenfalls wirkungslos. Somit ergibt sich ein reduzierter Resonanzkreis mit einer Resonanzfrequenz  $f_{res,ein,red}$ , welche sich wie folgt beschreiben lässt:

$$f_{res,on,red} = \frac{1}{2\pi \sqrt{(L_{ZWK} + L_s + L_d + 4L_{board}) \cdot (C_D + C_2)}} \quad (4.8)$$

Mit den Zahlenwerten aus Tabelle 4.2 und Tabelle 4.3 ergibt sich eine Resonanzfrequenz von 108 MHz. Diese weicht nur leicht von der ursprünglichen Resonanzfrequenz von 113 MHz ab und beweist, dass das vereinfachte ESB den Resonanzkreis der Einschaltoszillation nachbildet.

Für das *Ausschalten* werden die gleichen Überlegungen herangezogen. Hat die Diode die Sperrspannung vollständig an den MOSFET abgegeben, geht diese in den leitenden Zustand über. Der MOSFET ist noch nicht im ausgeschalteten Zustand, befindet sich jedoch bereits im Abschnürbereich des Ausgangskennlinienfeldes. Somit wird der  $R_{ds,on}$  als hochohmig aufgefasst. Wird zudem davon ausgegangen, dass die Oszillationsfrequenz der Lastspannung und des Laststromes nicht nennenswert vom Gate-Kreis beeinflusst werden, vereinfacht sich

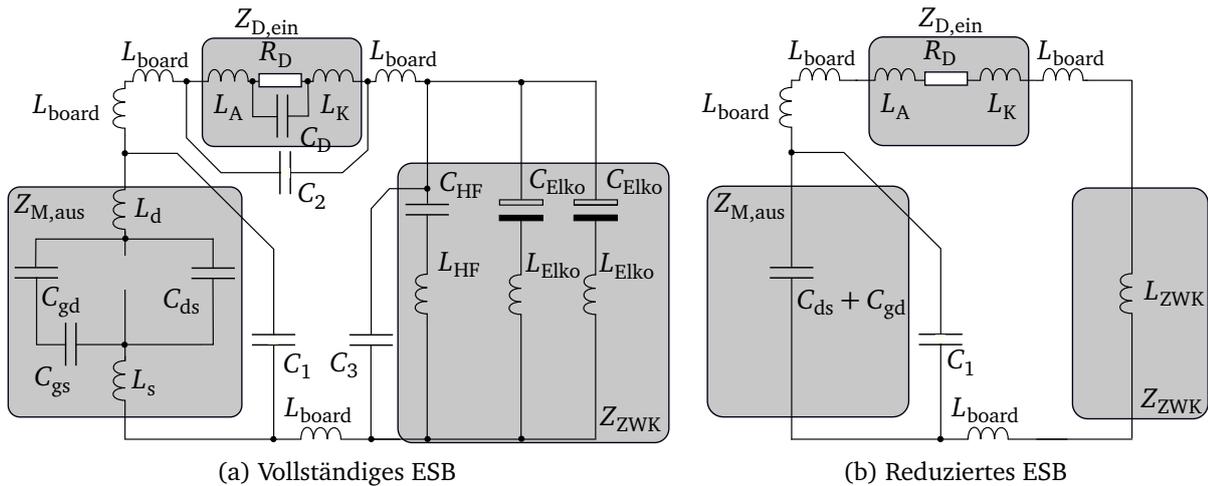


Abbildung 4.13: ESB zum Beschreiben der Oszillationsfrequenz des Kommutierungskreises nach dem Ausschalten des MOSFETs.

das Simulationsmodell aus Abbildung 4.9 zu dem in Abbildung 4.13a dargestellten. Die Impedanzen von MOSFET  $Z_{M,aus}$ , Diode  $Z_{D,ein}$  und Zwischenkreis  $Z_{ZWK}$  werden entsprechend vereinfacht (siehe Abbildung 4.13b). Durch den hochohmigen Zustand des Drain-Source-Kanals ergibt sich für  $Z_{M,aus}$  zunächst eine Reihenschaltung aus Gehäuseinduktivitäten und den intrinsischen Kapazitäten des MOSFETs. Deren Resonanzfrequenz ist größer als die Frequenz der Ausschaltoszillation  $f_{res,aus}$ , wodurch der kapazitive Charakter dominiert. Folglich werden  $L_d$  und  $L_s$  nicht berücksichtigt. Da  $C_{gd} \ll C_{gs}$ , dominiert  $C_{gd}$  die Reihenschaltung aus beiden Kapazitäten und addiert sich zu  $C_{ds}$ . Die Diodenkapazität  $C_D$  ist aufgrund des leitenden Zustandes der Diode kurzgeschlossen und wird demzufolge für das Ausschalten nicht berücksichtigt. Somit vereinfacht sich  $Z_{D,ein}$  zu einer Reihenschaltung aus den Gehäuseinduktivitäten und einem dämpfenden Widerstand  $R_D$ . Die Zwischenkreisimpedanz  $Z_{ZWK}$  ist identisch zum Einschaltvorgang. Demzufolge wird für den minimierten Schwingkreis die Resonanzfrequenz  $f_{res,off,red}$  wie folgt berechnet:

$$f_{res,aus,red} = \frac{1}{2\pi \sqrt{(L_{ZWK} + L_A + L_K + 4L_{board}) \cdot (C_{ds} + C_{dg} + C_1)}} \quad (4.9)$$

und ergibt mit den Werten aus Tabelle 4.2 und Tabelle 4.3 eine Frequenz von 100 MHz. Dieser Wert weicht nur gering von der simulierten Oszillationsfrequenz des Ausschaltens von 96 MHz ab, was die Validität des vereinfachten ESBs für das Ausschalten bestätigt.

## 4.5 Einfluss parasitärer Elemente auf das Schaltverhalten und das Störspektrum

Der Einfluss der unterschiedlichen parasitären Elemente auf das Schaltverhalten, auf die Oszillationen und somit auf die elektromagnetische Störcharakteristik wird im Folgenden basierend auf Messwerten bewertet. Hierzu werden sowohl transiente Schaltcharakteristika als auch korrespondierende Spektren gestrahlter Störungen ausgewertet. Gleichzeitig erlaubt

Tabelle 4.5: Intrinsische MOSFET-Kapazitäten des MOSFETs SPP11N60C3 und Werte extern hinzugefügter Kondensatoren.

	Kapazität intrinsischer (für 400 V)	Wert	Variationsbereich Kondensatoren	externer
$C_{gd}$	5 pF		4,7 pF bis 14,7 pF	
$C_{ds}$	39 pF		20 pF bis 47 pF	
$C_{gs}$	1,2 nF		50 pF bis 150 pF	

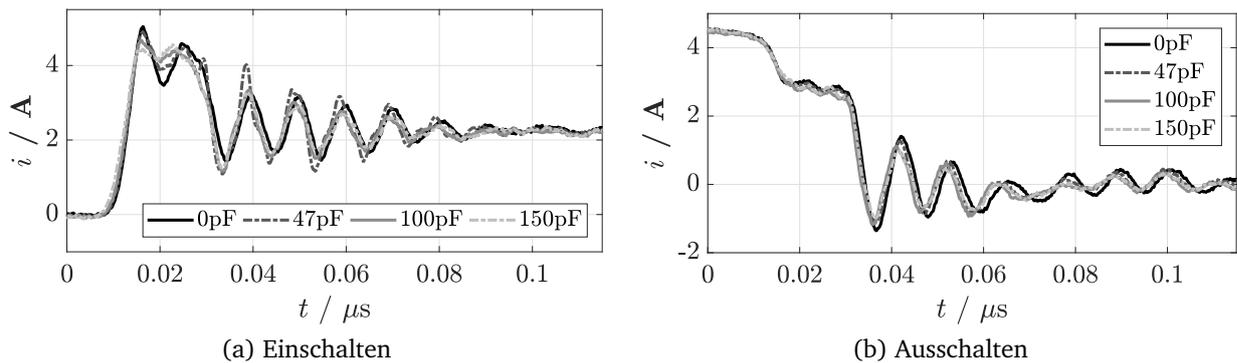


Abbildung 4.14: Gemessener Einfluss von  $C_{gs,ext}$  auf  $i_s$  [179].

deren Analyse eine messtechnische Validierung der zuvor erarbeiteten ESBer für die Resonanzkreise des Ein- und Ausschaltens.

### 4.5.1 Einfluss der Kapazitäten des MOSFETs

In dem Grundlagenabschnitt 2.2.2 wurde bereits auf die unterschiedlichen Einflüsse der Gate-Kapazitäten des MOSFETs auf die Strom- und Spannungsflanken eingegangen. Zusammen mit der Beschaltung des Gate-Kreises lassen sich die Zusammenhänge der Flankenzeiten wie folgt beschreiben [41]:

$$t_{ri} \propto R_{g,ein} \cdot (C_{gd} + C_{gs}) \quad (4.10)$$

$$t_{fu} \propto R_{g,ein} \cdot C_{gd} \quad (4.11)$$

$$t_{ru} \propto R_{g,aus} \cdot C_{gd} \quad (4.12)$$

$$t_{fi} \propto R_{g,aus} \cdot (C_{gd} + C_{gs}). \quad (4.13)$$

Durch das Hinzufügen von externen diskreten SMD-Kondensatoren  $C_{ds,ext}$ ,  $C_{gs,ext}$  und  $C_{gd,ext}$  zwischen den jeweiligen Gehäusepins wird der Einfluss der einzelnen Kapazitäten auf die Schaltgeschwindigkeit und auf die Oszillation isoliert betrachtet. Tabelle 4.5 stellt die Werte der intrinsischen und eingesetzten externen Kapazitäten gegenüber.

Die Messergebnisse zeigen, dass sich mit größer werdendem Kapazitätswert von  $C_{gs,ext}$  die Stromsteilheit monoton verringert (siehe Abbildung 4.14). Durch die im Verhältnis zur intrinsischen Kapazität kleinen Werte der externen Kapazitäten fällt die Beeinflussung gering aus. Die verringerte Stromsteilheit bewirkt, dass die Amplitude der Überstromspitze abnimmt.

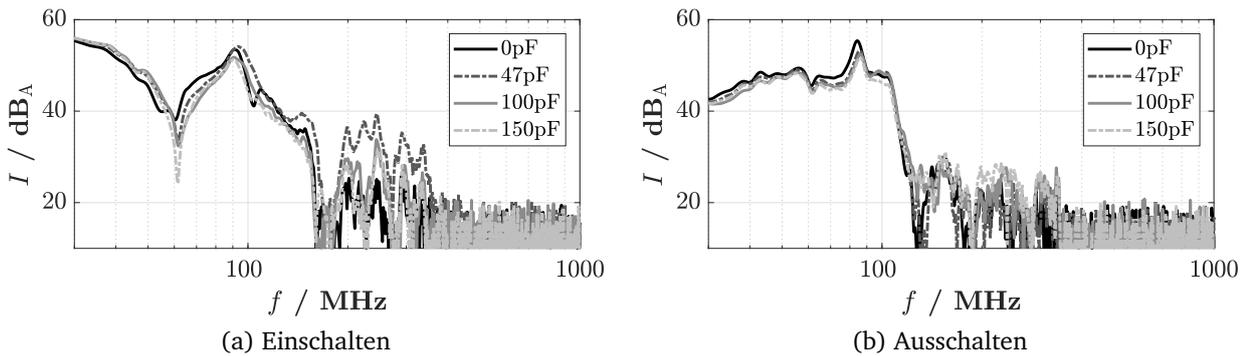


Abbildung 4.15: Aus den Zeitmessungen  $i_s$  berechnete Spektren für das Ein- und Ausschalten in Abhängigkeit von  $C_{gs,ext}$  [179].

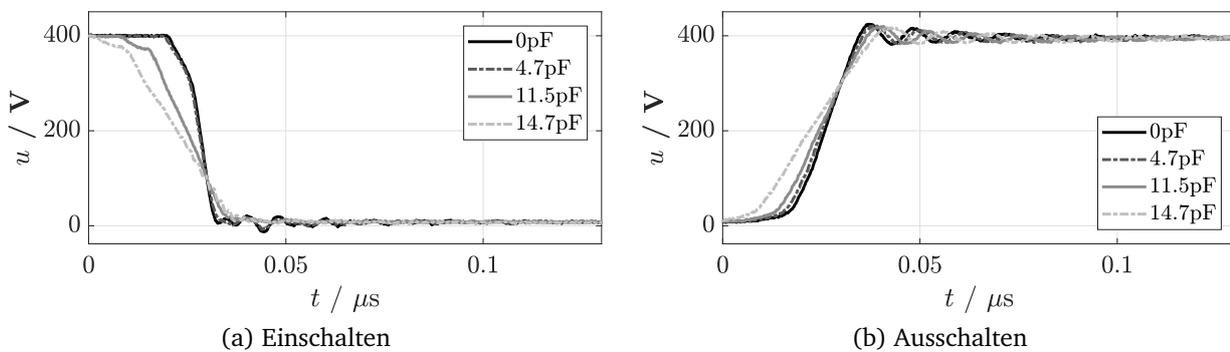


Abbildung 4.16: Gemessener Einfluss von  $C_{gd,ext}$  auf  $u_{ds}$  [179].

Gleichzeitig ist ein Einfluss auf die Resonanzfrequenzen nicht zu erkennen, wie aus Abbildung 4.15 hervorgeht. Während die Resonanzfrequenzen des Einschaltvorgangs 90 MHz beträgt, liegt die Ausschaltresonanz bei 85 MHz. Lediglich die Amplitude des Spektrums im Bereich der Resonanzfrequenz variiert entsprechend der Oszillationsamplitude im Zeitbereich. Maßgebend ist hierfür das Resonanzverhalten nach der Stromspitze ab  $0,03 \mu\text{s}$  beim Einschalten bzw. nach der Stromflanke bei  $0,035 \mu\text{s}$  während des Ausschaltvorgangs. Dass die Resonanzfrequenz durch  $C_{gs,ext}$  nicht beeinflusst wird, bestätigt die Vernachlässigbarkeit von  $C_{gs}$  im oszillationsfrequenzbeschreibenden ESB sowohl des Ein- als auch des Ausschaltverhaltens.

Der Einfluss externer Gate-Drain-Kondensatoren ist vor allem in den Spannungsflanken zu erkennen und bestätigt die Theorie (siehe (4.11) und (4.12)). Mit größerer Gesamtkapazität nimmt die Steilheit von  $\frac{du_{ds}}{dt}$  monoton ab, wie Abbildung 4.16 zeigt. Die Stromamplitude der Einschaltoszillation bei 100 MHz nimmt mit steigendem Wert von  $C_{gd,ext}$  ab, wie im korrespondierenden Spektrum in Abbildung 4.17a zu erkennen ist, während die Frequenz nicht beeinflusst wird. Um die Resonanzfrequenz des Einschaltens zu beschreiben, ist demnach  $C_{gd}$  vernachlässigbar, wie in Abbildung 4.12b angenommen. Die Amplitude der Resonanz bei 85 MHz während des Ausschaltens wird nicht beeinflusst (siehe Abbildung 4.17b). Jedoch ist eine monotone Verschiebung dieser Resonanzfrequenz zu erkennen. Dieser Einfluss auf die Ausschaltoszillation wird im korrespondierenden ESB in Abbildung 4.13b berücksichtigt. Dadurch, dass die  $C_{gd,ext}$  parallel zur größeren intrinsischen Kapazität  $C_{ds}$  und parasitären Plati-

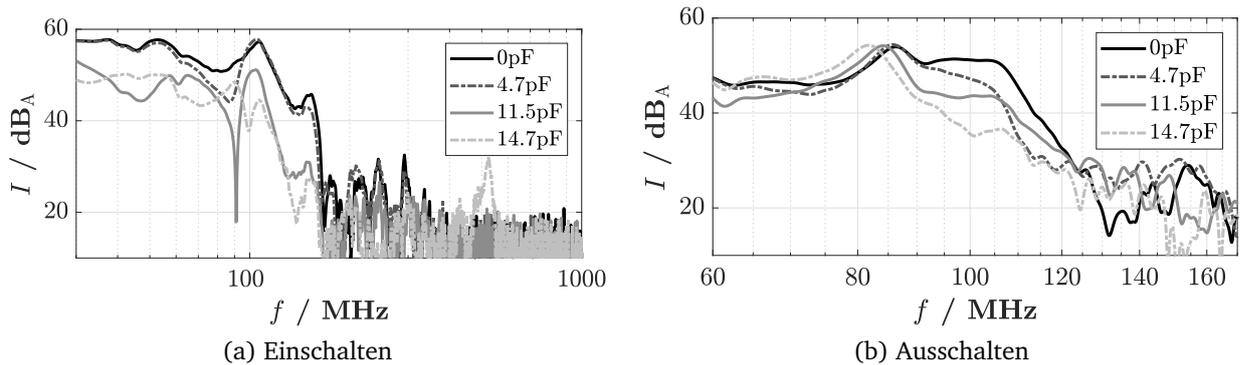


Abbildung 4.17: Aus den Zeitmessungen  $i_s$  berechnete Spektren für das Ein- und Ausschalten in Abhängigkeit von  $C_{gd,ext}$  [179].

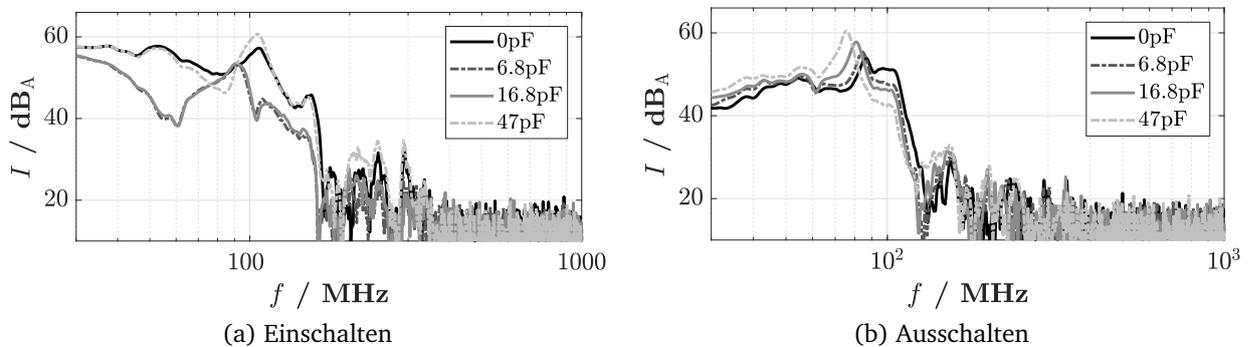


Abbildung 4.18: Aus den Zeitmessungen  $i_s$  berechnete Spektren für das Ein- und Ausschalten in Abhängigkeit von  $C_{ds,ext}$  [179].

nenkapazität liegt, ist die Frequenzverschiebung um maximal 5 MHz als gering zu bewerten. Das Vergrößern von  $C_{ds}$  durch externe Kondensatoren führt zu einer stärkeren Verschiebung dieser Resonanzfrequenz während des Ausschaltens von bis zu 10 MHz ( $C_{ds,ext} = 47$  pF, siehe Abbildung 4.18b). Andererseits hat  $C_{ds,ext}$  keinen monotonen Einfluss auf die Resonanz des Einschaltverhaltens, wie aus Abbildung 4.18a hervorgeht.

Die Einschaltoszillation oberhalb von 100 MHz ändert ihre Oszillationsamplitude, jedoch nicht die Resonanzfrequenz. Hinzu kommt eine neue Resonanzfrequenz um 90 MHz, welche im Zusammenhang mit der generell stark veränderten Charakteristik unterhalb von 100 MHz steht. Es wird vermutet, dass der externe Kondensator zwischen Drain und Source eine neue Resonanzfrequenz mit vorhandenen parasitären Elementen bildet. Angesichts der begrenzten Praxisrelevanz dieser externen Kapazität wird auf eine tiefere Analyse an dieser Stelle verzichtet.

Zusammenfassend wird festgestellt, dass die Drain-bezogenen MOSFET-Kapazitäten die Resonanzfrequenz des Ausschaltens, nicht jedoch die des Einschaltens beeinflussen. Die Resonanzfrequenz des Ausschaltens sinkt mit steigenden Kapazitätswerten entsprechend der Theorie. Die Gate-Source-Kapazität zeigt hingegen keinen Einfluss auf die diskutierten Resonanzfrequenzen. Diese Beobachtungen bestätigen die Vereinfachungen der Kapazitäten für die Resonanzkreismodelle des Aus- und Einschaltens. Gleichzeitig beeinflussen diese Kapa-

Tabelle 4.6: Konfigurationen von Gate-Widerständen sowie externen Kapazitäten, welche zu gleichen Flankensteilheiten führen [179].

	$C_{ds,ext}$	$C_{gs,ext}$	$C_{gd,ext}$	$R_{g,ein}$	$R_{g,aus}$
Konfiguration 1	0 pF	0 pF	0 pF	10 $\Omega$	10 $\Omega$
Konfiguration 2	0 pF	147 pF	20 pF	3,8 $\Omega$	4,8 $\Omega$
Konfiguration 3	57 pF	97 pF	0 pF	8,8 $\Omega$	8,3 $\Omega$

zitäten die Schaltgeschwindigkeiten und die Oszillationsamplituden. Vor allem  $C_{gd,ext}$  verringert die Oszillationsamplitude beim Einschalten, während  $C_{ds,ext}$  die Amplitude der Ausschaltoszillation erhöht.

Ob ein direkter Zusammenhang zwischen Amplituden-, Schaltgeschwindigkeits- und Kapazitätsänderung besteht, wird nachstehend untersucht. Hierbei werden die Kapazitäten und Gate-Widerstände so kombiniert, dass eine weitestgehend gleiche Schaltgeschwindigkeit resultiert, um so diesen Einflussfaktor zu eliminieren. Hierbei wird wie folgt vorgegangen: Das Schaltverhalten wird bei  $R_{g,ein} = R_{g,aus} = 10 \Omega$  ohne externe MOSFET-Kapazitäten aufgenommen. Dies entspricht Konfiguration 1. Im Anschluss wird  $C_{gs,ext}$  hinzugefügt, was die Stromsteilheit reduziert. Entsprechend wird der Gate-Widerstand reduziert, um wieder die gleiche Stromsteilheit wie unter Konfiguration 1 zu erreichen. Dies führt wiederum zu einem schnelleren  $\frac{du}{dt}$ . Um diesem entgegenzuwirken und ein ähnliches  $\frac{du}{dt}$  wie unter Konfiguration 1 zu erzielen, wird  $C_{gd,ext}$  erhöht. Somit ergibt sich Konfiguration 2 mit unterschiedlichen externen Kapazitäten und Gate-Widerständen, wobei jedoch eine ähnliche Schnelligkeit des Schaltverhaltens erzielt wird. Für Konfiguration 3 wird eine kleinere externe Gate-Source-Kapazität im Vergleich zur Konfiguration 2 eingesetzt und der Gate-Widerstand entsprechend verringert. Entgegen der Theorie lässt sich feststellen, dass auch  $C_{ds}$  einen Einfluss auf die Spannungsflanke besitzt. Um für die Konfiguration 3 die Schnelligkeit der Spannungsänderung anzupassen, wird  $C_{ds,ext}$  entsprechend parametrisiert. Die genauen Werte der zusätzlichen Kapazitäten und Gate-Widerstände für die drei Konfigurationen sind in Tabelle 4.6 gegenübergestellt.

Das korrespondierende Schaltverhalten ist in Abbildung 4.19 und Abbildung 4.20 dargestellt. Es ist zu erkennen, dass durch die drei untersuchten Konfigurationen ähnliche Strom- und Flankensteilheiten eingestellt werden. Konfiguration 2 resultiert in einer leicht reduzierten Amplitude der Einschaltstromspitze. Auch die fallende Spannungsflanke weist vor allem in der unteren Hälfte einen etwas weicheren Verlauf auf. Dies resultiert in einer starken Abweichung der Amplituden der EMV-kritischen Stromoszillation ab  $0,02 \mu s$ . Während Konfiguration 3 zu einer Erhöhung der Amplitude führt, reduziert Konfiguration 2 die Einschaltoszillation merklich. Dies zeigt, dass bereits minimale Änderungen in der Schaltgeschwindigkeit die Oszillationsamplitude erheblich reduzieren können. Ein langsames Schalten ist demnach nicht zwangsweise notwendig und Schaltverluste sowie Oszillationsamplituden können gleichermaßen gering gehalten werden.

Die entsprechende Auswirkung auf die gestrahlte Störung ist in Abbildung 4.21 zu sehen. Die Störspektren der unterschiedlichen Konfigurationen weichen im Bereich der Resonanzfrequenzen der Schaltoszillationen voneinander ab. Konfiguration 2 führt aufgrund geringerer Einschaltoszillationen zu einer reduzierten Störampplitude zwischen 100 MHz und 105 MHz. Durch die Variation der Drain-Source-Kapazität in Konfiguration 3 findet eine Frequenzver-

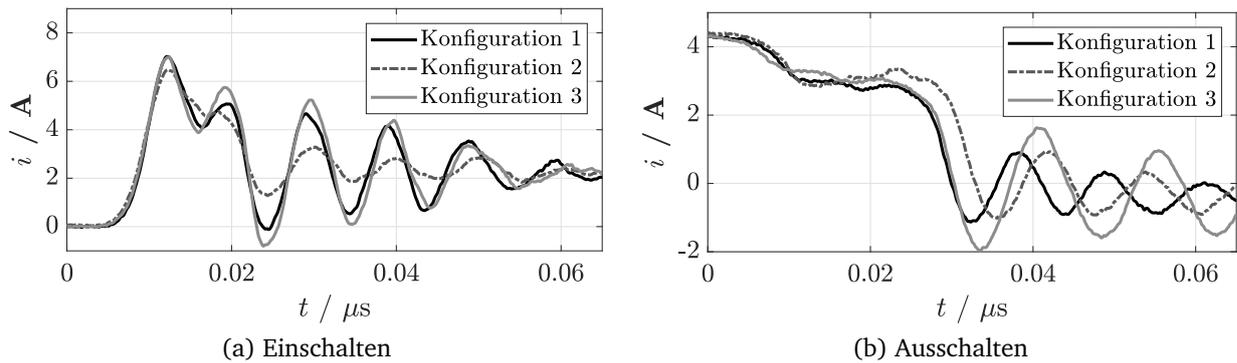


Abbildung 4.19: Gemessener Einfluss unterschiedlicher Konfigurationen von externen Kapazitäten auf  $i_s$  [179].

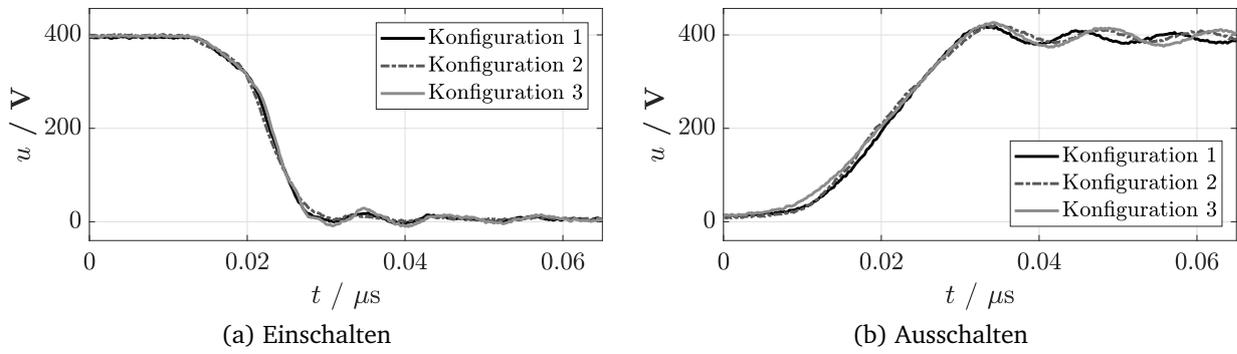


Abbildung 4.20: Gemessener Einfluss unterschiedlicher Konfigurationen von externen Kapazitäten auf  $u_{ds}$  [179].

schiebung der Ausschaltresonanz statt. Die Amplitude der Einschaltoszillation ist nur leicht erhöht im Vergleich zur Konfiguration 1.

## 4.5.2 Einfluss der parasitären Induktivitäten der Halbleitergehäuse

Um die Einflüsse der Induktivitäten auf die Oszillationseigenschaften und damit auf das Spektrum zu bewerten, wird das Schaltverhalten des gleichen MOSFETs zum einen mit einem TO220-Gehäuse und zum anderen mit einem TO247-4-Gehäuse vermessen. Während das TO220-Gehäuse drei Anschlusspins für Gate, Source und Drain besitzt, hat das TO247-4-Gehäuse einen zusätzlichen vierten Kontakt, der als Hilfs-Source  $s'$  bezeichnet wird. Dieser verringert die wirksame gemeinsame Induktivität zwischen Gate- und Lastkreis. Wie in Abbildung 4.22 schematisch dargestellt, bewirkt die Stromflanke im Lastkreis einen Spannungsabfall über der Source-Induktivität  $L_s = L_{s,1} + L_{s,2}$ , welcher laut Maschensatz den Spannungsabfall über  $R_g$  und somit den Gate-Strom  $i_g$  beeinflusst. Vereinfacht lässt sich  $i_g$  über

$$i_g = \frac{U_{q,g} - u_{gs} - u_{ind}}{R_g} \quad (4.14)$$

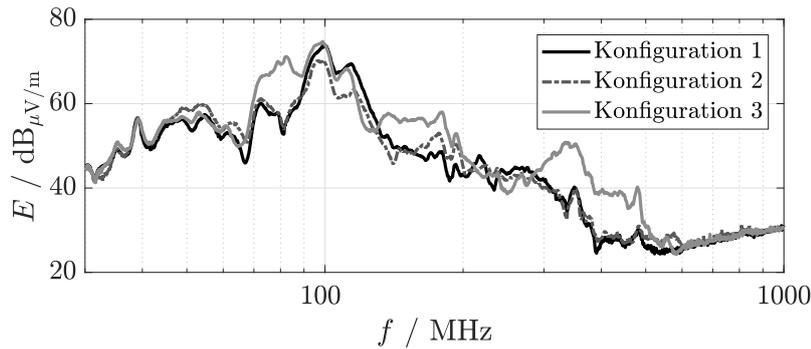


Abbildung 4.21: Gestrahlte Störaussendung für unterschiedliche Konfigurationen von externen Kapazitäten [179].

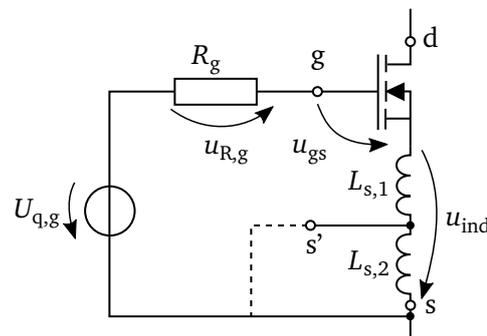


Abbildung 4.22: Gate-Kreis mit optionalem Hilfs-Source-Anschluss  $s'$  zur Verringerung der auf den Gate-Kreis wirkenden Source-Induktivität.

berechnen. Der induktive Spannungsabfall  $u_{ind}$  wirkt der Gate-Spannungsquelle  $U_{q,g}$  entgegen und verlangsamt somit das Einschaltverhalten. Das negative  $\frac{di}{dt}$  während des Ausschaltens bewirkt aufgrund der umgekehrten Spannungszusammenhänge im Gate-Kreis ebenfalls eine Verlangsamung des Schaltverhaltens. Abbildung 4.23 zeigt die transienten Stromverläufe für den MOSFET im TO220-Gehäuse sowie im TO247-4-Gehäuse. Das TO247-4-Gehäuse führt gegenüber dem TO220-Gehäuse zu einer höheren Amplitude der Rückstromspitze und bestätigt damit eine etwas steilere Stromflanke beim Einschalten (siehe Abbildung 4.23a). Gleichzeitig steigt die Oszillationsamplitude und damit das elektromagnetische Störpotential. Im Gegensatz dazu wird das Ausschaltverhalten des Stromes, wie zuvor erläutert, verlangsamt (siehe Abbildung 4.23b) und die Oszillationsamplitude nimmt ab. Die Spannungsflanke während des Ausschaltens sollte entsprechend der Theorie nicht direkt durch die Source-Induktivität beeinflusst werden, da die Stromflanke erst nach dem  $\frac{du}{dt}$  einsetzt. Auch dieses Verhalten wird durch Messergebnisse in Abbildung 4.24b bestätigt. Die Spannungsflanke während des Einschaltens ist hingegen abhängig vom gewählten Gehäuse (siehe Abbildung 4.24a). Das TO220-Gehäuse resultiert in einem langsameren Spannungsabfall, verglichen mit dem TO247-4. Zu erklären ist dieses Verhalten mit der erhöhten Amplitude der Stromspitze. Wie theoretisch und messtechnisch im nächsten Kapitel gezeigt werden wird, führt eine große Überstromspitze zu einem zeitgleich großen  $\frac{du}{dt}$ . Die gemeinsame Source-Induktivität zwischen Gate-Kreis und Lastkreis besitzt demnach eine positive Wirkung bezüglich der Reduzierung der Oszillationsamplitude beim Einschalten, verstärkt das Oszillieren

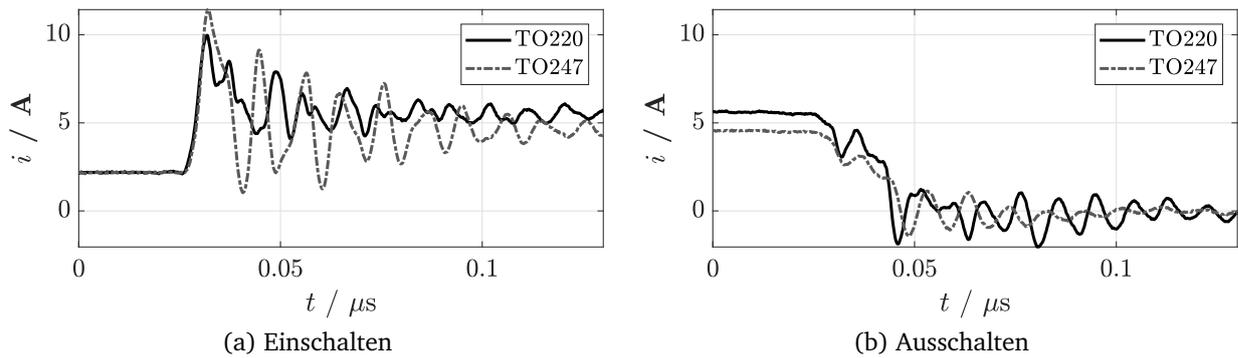


Abbildung 4.23: Gemessener Einfluss unterschiedlicher MOSFET-Gehäuse auf  $i_s$  [179].

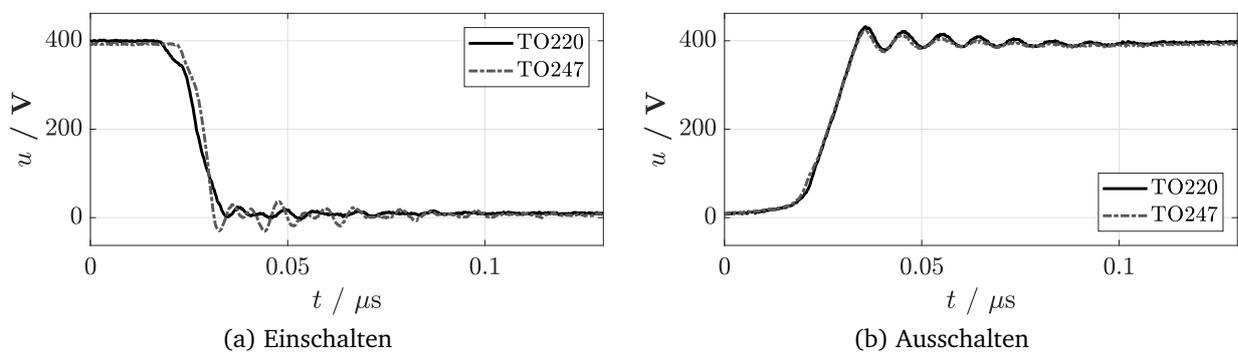


Abbildung 4.24: Gemessener Einfluss unterschiedlicher MOSFET-Gehäuse auf  $u_s$  [179].

jedoch während des Ausschaltens.

Die entwickelten ESBer für das Ein- und Ausschalten in Abbildung 4.12b und Abbildung 4.13b berücksichtigen die parasitären Elemente, welche die Oszillationsfrequenz maßgeblich beeinflussen. Hierbei werden die parasitären Induktivitäten des jeweils ausgeschalteten Halbleiters vernachlässigt. Dies wird messtechnisch bestätigt, indem die Länge der Anschlusspins und somit der Wert der parasitären Induktivitäten variiert wird. Der konkrete Einfluss der Induktivitäten wird so isoliert betrachtet. Die Referenzmessung wird bei minimaler Anschlusslänge und somit minimaler Induktivität durchgeführt. Im Anschluss werden die MOSFET-Kontakte verlängert. Abschließend wird eine Messung sowohl mit langen Anschlusskontakten des MOSFET als auch der Dioden durchgeführt. Abbildung 4.25 stellt die Spektren der dazugehörigen Source-Ströme dar.

Die Resonanzfrequenz der Einschaltoszillation bei 105 MHz in Abbildung 4.25a verringert sich durch die größeren Induktivitäten der MOSFET-Anschlüsse. Eine größere Gehäuseinduktivität der ausschaltenden Diode hat hingegen keine Auswirkung und die Resonanzfrequenz bleibt unverändert. Das Ausschalten zeigt ein entgegengesetztes Verhalten. Während die Messergebnisse der Referenzmessung und die Ergebnisse mit vergrößerter MOSFET-Gehäuseinduktivität zu einer identischen Ausschaltoszillation bei 105 MHz führen, verursachen längere Anschlusspins der einschaltenden Diode eine Resonanzverschiebung. Diese Analyse bestätigt die Zulässigkeit der vorgenommenen Vereinfachungen in den ESBer der Kommutierungszelle.

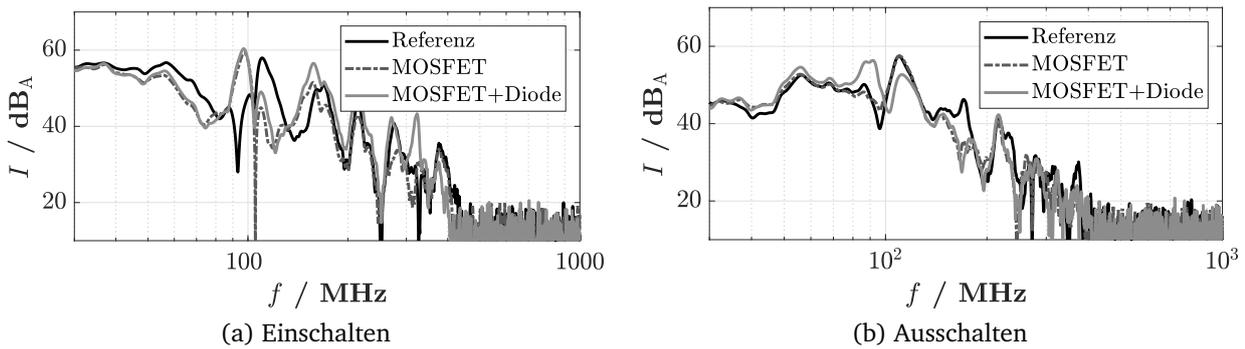


Abbildung 4.25: Berechnetes Spektrum von  $i_s$  für unterschiedliche Werte parasitärer Induktivitäten des MOSFET- bzw. MOSFET- und Diodengehäuses [179].

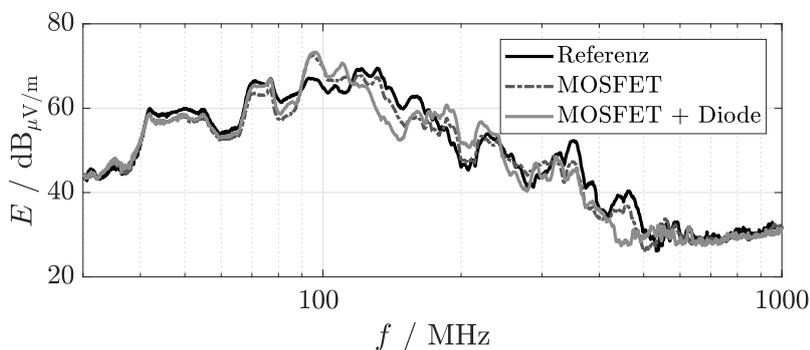


Abbildung 4.26: Gestrahlte Störaussendung für unterschiedliche Werte parasitärer Induktivitäten des MOSFET- bzw. MOSFET- und Diodengehäuses [179].

Die dazugehörigen Spektren gestrahlter Störungen sind in Abbildung 4.26 dargestellt. Es ist zudem eine Frequenzverschiebung durch die größeren Gehäuseinduktivitäten zu erkennen. Diese scheint jedoch lediglich durch die Änderung der MOSFET-Induktivitäten hervorgerufen zu werden. Einen Einfluss der Diodeninduktivität ist mit dieser Messung nicht nachweisbar. An dieser Stelle wird der Vorteil der in diesem Kapitel vorgestellten Vorgehensweise, transiente Zeitbereichsmessungen mittels Fensterfunktion im Frequenzbereich auszuwerten, deutlich. Nur so ist es möglich, den selektiven Einfluss der Gehäuseinduktivität der Diode zu zeigen.

### 4.5.3 Einfluss der parasitären Kühlkörperkapazität

Wie im Abschnitt 2.4.2 der Grundlagen beschrieben, stellt der Kühlkörper vor allem für die geleiteten Störungen einen Störpfad über Koppelkapazitäten dar. In wieweit der Kühlkörper auf die gestrahlten Störungen einen Einfluss ausübt, ist nachstehend diskutiert. Hierfür besitzen die Diode im TO220-Gehäuse und der MOSFET im TO247-4-Gehäuse jeweils einen isolierten Kühlkörper. Die elektrische Isolation wird über eine thermisch leitende, elektrisch isolierende Folie zwischen Halbleitergehäuse und Kühlkörper realisiert. Dieser Aufbau gilt als Referenzmessung. Abbildung 4.27 stellt die parasitären Kühlkörperkapazitäten von MOSFET  $C_{\text{KK,M}}$  und Diode  $C_{\text{KK,D}}$  schematisch dar.

Weiterhin wird eine Messung durchgeführt, bei welcher beide Kühlkörper miteinander

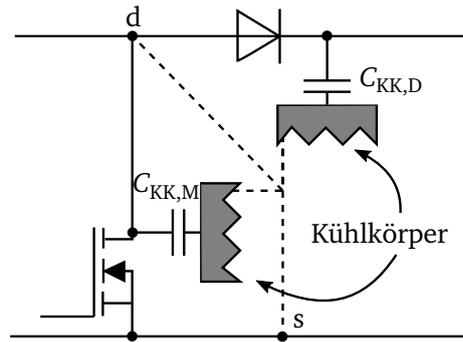


Abbildung 4.27: Kühlkörperkapazitäten des MOSFET und der Diode mit optionalen Verbindungen der Kühlkörper zueinander, zum Drain- und zum Source-Potential.

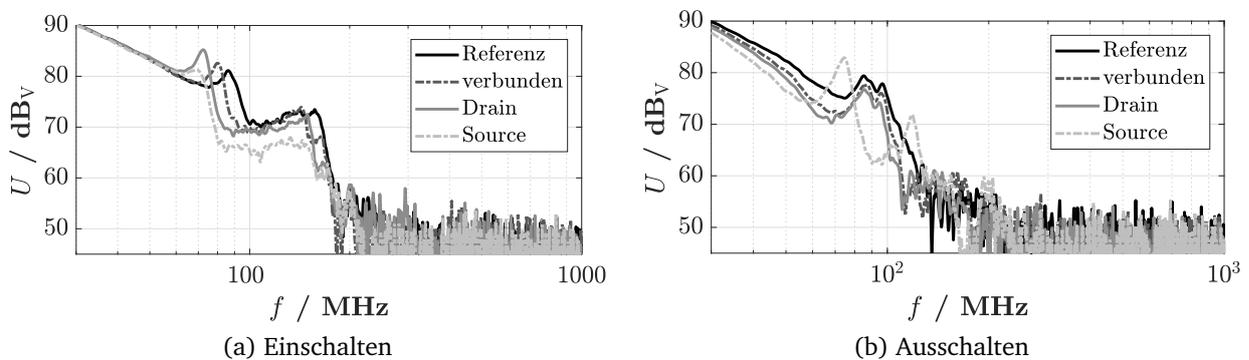


Abbildung 4.28: Berechnetes Spektrum von  $u_{ds}$  für unterschiedliche Konfigurationen des MOSFET- und Diodenkühlkörpers [179].

elektrisch verbunden werden, ohne jedoch ein definiertes Referenzpotential zu besitzen. Im Anschluss werden die verbundenen Kühlkörper nacheinander einmal auf Drain- und einmal auf Source-Potential gelegt. Die Spektren der Drain-Source-Spannung für das Ein- und Ausschalten sind in Abbildung 4.28 dargestellt.

Für das Einschalten in Abbildung 4.28a ergibt sich eine Resonanzverschiebung für alle Kühlkörperkonfigurationen gegenüber der Referenzmessung. Vor allem die Diodenkapazität bestimmt während des Einschaltvorganges die Kapazität des Reihenschwingkreises entsprechend des ESBer. Durch das Verbinden beider Kühlkörper addiert sich die resultierende Gesamtkapazität der Reihenschaltung aus  $C_{KK,M}$  und  $C_{KK,D}$  zu  $C_D$ . Die so vergrößerte Kapazität im Reihenschwingkreis führt zu einer Reduzierung der Resonanzfrequenz. Werden die Kühlkörper auf Drain-Potential gelegt, führt das zu einer kurzgeschlossenen Kühlkörperkapazität des MOSFETs. Somit liegt  $C_{KK,D}$  direkt parallel zu  $C_D$ . Da  $C_{KK,D}$  eine größere Kapazität darstellt als die Reihenschaltung aus  $C_{KK,M}$  und  $C_{KK,D}$ , wird die Resonanzfrequenz der Reihenschaltung weiter reduziert.

Die kapazitive Komponente des Reihenschwingkreises beim Ausschalten wird durch die MOSFET-Kapazitäten dominiert. Die Verbindung der Kühlkörperkapazitäten mit dem Source-Potential entspricht einer Parallelschaltung aus  $C_{KK,D}$  und  $C_{oss}$  und verschiebt die Ausschaltresonanz demzufolge (siehe Abbildung 4.28b). Alle anderen Konfigurationen der Kühlkörper führen zu kurzgeschlossenen Kühlkörperkapazitäten durch die eingeschaltete Diode und ha-

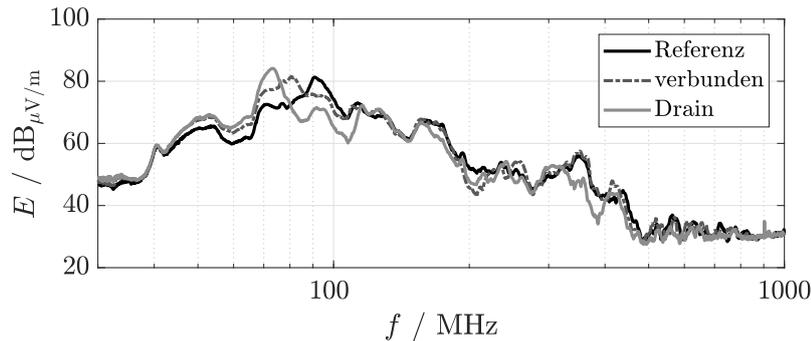


Abbildung 4.29: Gestrahlte Störaussendung für unterschiedliche Konfigurationen des MOSFET- und Diodenkühlkörpers [179].

ben demnach keinen Einfluss auf die Resonanzfrequenz.

Die diskutierten Einflüsse der Kühlkörperkapazitäten finden sich auch in den Spektren der gestrahlten Störungen wieder, welche in Abbildung 4.29 dargestellt sind. Das Verbinden der Kühlkörper mit dem Drain-Potential führt so zu der größten Resonanzverschiebung.

Es wird geschlussfolgert, dass mithilfe der entwickelten ESBer die Einflüsse der Gehäuseinduktivitäten, Halbleiter- und Kühlkörperkapazitäten auf die Resonanzfrequenz des Ein- und Ausschaltens erklärt werden. Hierbei ist die vorgestellte Methode der modifizierten Fensterfunktion in Verbindung mit der Fouriertransformation von entscheidendem Vorteil, da so Resonanzfrequenzen gezielt dem Ein- und Ausschaltverhalten zugewiesen werden. Weiterhin bestätigen Messergebnisse, dass die Oszillationen der Kommutierungszelle in direktem Zusammenhang mit dem elektromagnetischen Störspektrum stehen. Diese Resultate verdeutlichen die Notwendigkeit, die Oszillationen der Kommutierungszelle zu reduzieren, um so die Ursache einer bedeutenden elektromagnetischen Störquelle und somit die Amplitude des Spektrums der EMV-Störung zu minimieren.

## 4.6 Analytische Beschreibung kritischer Oszillationen

Im vorangegangenen Unterkapitel wird, vor allem durch die Untersuchung der Einflüsse der MOSFET-Kapazitäten auf das transiente Verhalten, deutlich, dass die Amplitude der Oszillation durch die Schaltgeschwindigkeit von Strom und Spannung bestimmt wird. Diese Abhängigkeit ist jedoch nicht monoton, sodass ein langsames Schalten nicht zwangsweise zu einer reduzierten Oszillation führt. In diesem Abschnitt sollen, basierend auf den analytischen Modellen der Schwingkreise der vereinfachten ESBer, die Zusammenhänge zwischen den zu definierenden Anregungen der Oszillationen und deren Amplituden untersucht werden.

### 4.6.1 Einschaltoszillationen

Zunächst wird der Hochsetzsteller stark vereinfacht betrachtet (siehe Abbildung 4.30). Ausgehend von einem schnellen Einschaltvorgang gegenüber den Zeitkonstanten der magnetischen und kapazitiven Speicherelemente zur Strom- und Spannungsglättung werden die Zwischenkreiskondensatoren als Gleichspannungsquelle und die Leistungsdrossel als Gleichstromquelle betrachtet. Die Drossel besitzt für den betrachteten Frequenzbereich eine hohe

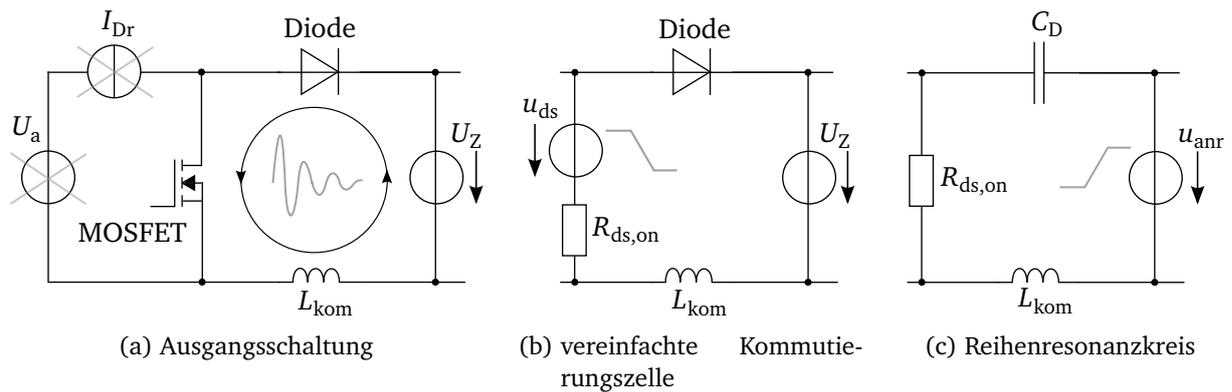


Abbildung 4.30: Vereinfachte ESBer eines Hochsetzstellers zur Untersuchung der Einschaltoszillation [178].

Impedanz. Zusätzlich wurde bereits gezeigt, dass die Elemente der Kommutierungszelle maßgeblich die zu untersuchende Einschaltresonanz beeinflussen. Demnach wird der Zweig der unterspannungsseitigen Quelle  $U_a$  und der Drossel vernachlässigt, wie in Abbildung 4.30a gezeigt.

Die Stromoszillation tritt während und nach der Spannungsflanke in Erscheinung. Der MOSFET führt zu diesem Zeitpunkt bereits den Laststrom und gilt als leitend. Zudem wird über die Gate-Beschaltung des MOSFETs die Schnelligkeit der Spannungsflanke eingestellt. Demnach wird der MOSFET als ohmscher Widerstand  $R_{ds,on}$  und transiente Spannungsquelle  $u_{ds}$ , welche die  $\frac{du}{dt}$ -Charakteristik nachbildet, modelliert (siehe Abbildung 4.30b). Da der MOSFET bereits den kompletten Laststrom übernommen hat und während des  $\frac{du}{dt}$  die Diode Sperrspannung aufnimmt, gilt diese als nicht-leitend und verhält sich vorwiegend kapazitiv, wie im vorangegangenen Unterkapitel gezeigt. Entsprechend wird die Diode über ihre intrinsische Kapazität  $C_D$  modelliert. Durch die Reihenschaltung werden  $U_Z$  und  $u_{ds}$  addiert, sodass aus der negativen Spannungsflanke und der konstanten Spannungsquelle eine positive Spannungsflanke  $u_{anr}$  resultiert. Abbildung 4.30c stellt den sich so ergebenden Reihenschwingkreis mit  $u_{anr}$  als Anregung dar.  $L_{kom}$  fasst dabei die parasitäre Schleifeninduktivität zusammen.  $R_{ds,on}$  repräsentiert hierbei die gesamten ohmschen Widerstände der Kommutierungszelle, einschließlich der Leiterbahnwiderstände. Für eine exakte Modellierung von  $R_{ds,on}$  müsste für diesen aufgrund von Skin- und Proximity-Effekten eine Frequenzabhängigkeit beachtet werden. Auch eine Spannungsabhängigkeit entsprechend des Ausgangskennlinienfeldes des MOSFETs wäre notwendig. Zusätzlich repräsentiert  $C_D$  stellvertretend die Gesamtkapazität der Kommutierungszelle (vergl. Abbildung 4.12b) und müsste anhand der Diodencharakteristik spannungsabhängig modelliert werden. Diese Spannungsabhängigkeiten der Diodenkapazität und des Widerstandes führen zu einer nicht-linearen Differentialgleichung (DGL), was deren Lösung erheblich erschwert. Da es an dieser Stelle nicht um eine exakte Lösung, sondern um eine vereinfachte Modellierung geht, werden  $R_{ds,on}$  und  $C_D$  als konstant angenommen. Um den Eindruck einer exakten Modellierung zu vermeiden, werden im Folgenden die allgemeinen Elemente  $R$ ,  $L$  und  $C$  verwendet. Die sich so ergebende lineare DGL 2. Ordnung lässt sich analytisch lösen. Mit den Spannungen  $u_L$ ,  $u_R$  und  $u_C$  über der Induktivität, dem Widerstand und der Kapazität sowie der anregenden Spannung  $u_{anr}$  (siehe Abbildung 4.31),

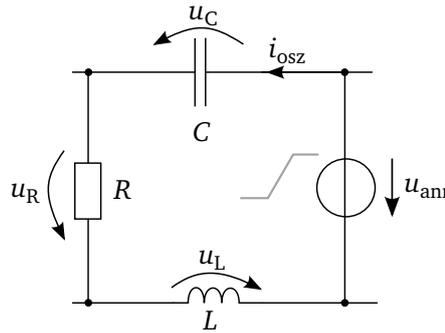


Abbildung 4.31: ESB und korrespondierende Größen des allgemeinen Reihenresonanzkreises.

ergibt sich laut Maschensatz die Gleichung

$$u_L + u_R + u_C = u_{\text{anr}}. \quad (4.15)$$

Durch das Einsetzen der jeweiligen Strom- und Spannungszusammenhänge an den jeweiligen Elementen sowie durch das Umstellen nach der zweiten Stromableitung  $i''_{\text{osz}}$  nach der Zeit ergibt sich

$$i''_{\text{osz}} + \frac{R}{L}i'_{\text{osz}} + \frac{1}{CL}i_{\text{osz}} = \frac{1}{L}u'_{\text{anr}}. \quad (4.16)$$

Mit

$$\frac{R}{L} = 2\gamma_r \quad \frac{1}{CL} = \omega_0^2$$

folgt die allgemein bekannte Darstellung der DGL 2. Ordnung für den Reihenresonanzkreis

$$i''_{\text{osz}} + 2\gamma_r i'_{\text{osz}} + \omega_0^2 i_{\text{osz}} = \frac{1}{L}u'_{\text{anr}}, \quad (4.17)$$

wobei  $\gamma_r$  der Dämpfung und  $\omega_0$  der ungedämpften Eigenkreisfrequenz entspricht. Das Lösen der DGL erfolgt mittels Laplace-Transformation in den Bildbereich [55]. Für eine zunächst allgemeine Anregung  $u_{\text{anr}}(t)$  ergibt sich so

$$s^2 I_{\text{osz}}(s) - s i_{\text{osz}}(t_0) - i'_{\text{osz}}(t_0) + 2\gamma_r (s I_{\text{osz}}(s) - i_{\text{osz}}(t_0)) + \omega_0^2 I_{\text{osz}}(s) = \frac{s}{L} \mathcal{L}\{u_{\text{anr}}(t)\}. \quad (4.18)$$

$i_{\text{osz}}(t_0)$  ist hierbei die Anfangsamplitude und  $i'_{\text{osz}}(t_0)$  die Stromsteilheit zum Startzeitpunkt  $t_0$  des betrachteten Stromverlaufes. Der Source-Strom  $i_s$  wird als Superposition aus idealisiertem Verlauf des Source-Stromes ohne parasitäre Elemente  $i_{\text{ideal}}$  und der Stromoszillation  $i_{\text{osz}}$  aufgefasst.

Der Verlauf von  $i_s$  lässt sich in drei zeitliche Bereiche unterteilen. Für  $t < t_1$  steigt die Stromflanke auf den Wert des Drosselstromes  $i_{\text{Dr}}$ . Die Spannungsanregung ist hier Null und die DGL gilt hier noch nicht. Ab  $t \geq t_1$  ist der Wert des Drosselstromes erreicht und die Spannung beginnt zu steigen. Ab hier beginnt die Beschreibung von  $i_{\text{osz}}$ . Dieser Abschnitt wird daher als Phase 1 bezeichnet. Die Anfangswerte des Stromes dieser ersten Oszillationsphase

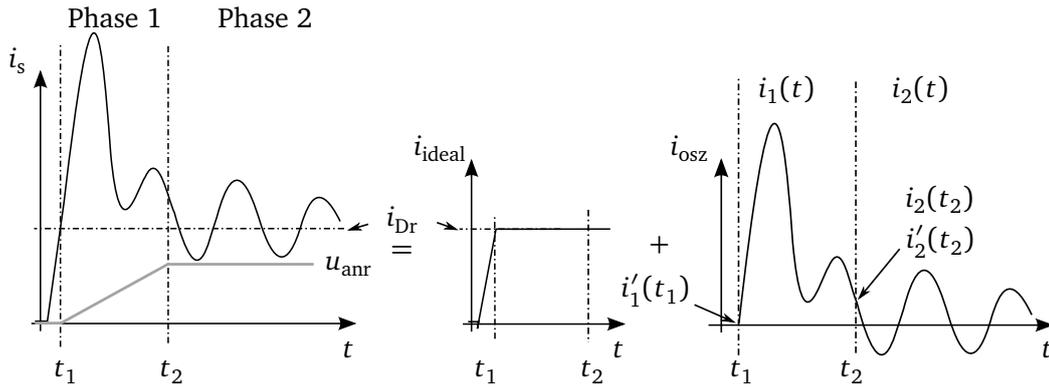


Abbildung 4.32: Definition der Stromphasen zur Beschreibung der jeweiligen Anfangswerte und Spannungsanregung [178].

werden durch das  $\frac{di}{dt}$  zum Zeitpunkt  $t_1$  definiert, wobei die Anfangsamplitude null ist. Die Spannungsanregung wird durch einen linearen Anstieg  $m$  beschrieben und die Funktion der Oszillation wird als  $i_1(t)$  definiert.

Die zweite Phase der Stromoszillation beginnt bei  $t_2$ . Dieser Zeitpunkt wird definiert durch das Ende der anregenden Spannungsflanke. Die Anfangswerte für Phase 2 werden durch die Endwerte von Phase 1 vorgegeben. Dies gilt aufgrund der Stetigkeitsbedingung des Stromes durch eine Induktivität für die Anfangsamplitude  $i_1(t = t_2) = i_2(t = t_2)$ . Dass auch  $i_1'(t = t_2) = i_2'(t = t_2)$  gelten muss, lässt sich durch die Spannungsbetrachtung erklären. Aufgrund der Stetigkeitsbedingung des Stromes ist der Spannungsabfall über dem Widerstand für den betrachteten Zeitpunkt ebenfalls stetig, genau wie der Verlauf der anregenden Spannung, wie aus Abbildung 4.32 hervorgeht. Auch die Spannung an der Kapazität unterliegt der Stetigkeitsbedingung. Mit dem Maschensatz muss somit der Spannungsabfall über der Induktivität stetig sein. Dies ist nur gegeben, wenn die Stromänderung stetig ist. Der Oszillationsverlauf in Phase 2 wird als  $i_2(t)$  definiert. Die Spannungsanregung ist für  $t > t_2$  ein mit der Zwischenkreisspannung korrelierender konstanter Wert. Eine Übersicht über die jeweiligen Definitionen für  $i_1(t)$  und  $i_2(t)$  ist in Tabelle 4.7 gegeben. Bei der Bestimmung des Anstieges  $m$  ist der initiale induktive Spannungsabfall  $L \cdot i_1'(t_1)$  bei  $t_1$  in Abhängigkeit des initialen Stromanstieges von Phase 1  $i_1'(t_1)$  und der Induktivität  $L$  zu berücksichtigen. Somit wird der Anstieg der Spannungsanregung mit

$$m = \frac{U_z - L \cdot i_1'(t_1)}{t_2 - t_1}. \quad (4.19)$$

berechnet. Der Strom der Phase 1 im Laplace-Bereich  $I_1(s)$  ergibt sich nach Formel (4.18) und unter den Definitionen aus Tabelle 4.7 wie folgt:

$$s^2 I_1(s) - s i_1(t_1) - i_1'(t_1) + 2\gamma_r (s I_1(s) - i_1(t_1)) + \omega_0^2 I_1(s) = \frac{m}{L} s \frac{1}{s^2} \quad (4.20)$$

$$I_1(s)(s^2 + 2\gamma_r s + \omega_0^2) = k_r \frac{1}{s} + i_1'(t_1) \quad (4.21)$$

$$I_1(s) = k_r \frac{1}{s(s^2 + 2\gamma_r s + \omega_0^2)} + i_1'(t_1) \frac{1}{(s^2 + 2\gamma_r s + \omega_0^2)} \quad (4.22)$$

Tabelle 4.7: Definitionen der Anfangswerte und der Anregung für die jeweilige Phase k der Stromoszillation.

Phase	Definitionsbereich	$i_k(t_k)$	$i'_k(t_k)$	$u'_{\text{anr}}(t)$
k = 1	$t_1 \leq t \leq t_2$	$i_1(t_1) = 0$	$i'_1(t_1) = \frac{di_s}{dt}$	m
k = 2	$t > t_2$	$i_2(t_2) = i_1(t_2)$	$i'_2(t_2) = i'_1(t_2)$	0

mit

$$k_r = \frac{m}{L}.$$

Die Schwingungsbedingung für eine gedämpfte Schwingung  $\omega_0^2 - \gamma_r^2 > 0$  muss zudem erfüllt sein. Mit den Korrespondenzen der Laplace-Transformation [141]

$$\frac{1}{s(s^2 + \alpha s + \beta)} \bullet \circ \frac{1}{\beta} \left[ 1 - \frac{e^{-(\alpha/2)t}}{\zeta} \left( \frac{\alpha}{2} \sin(\zeta t) + \zeta \cos(\zeta t) \right) \right],$$

$$\frac{1}{s^2 + \alpha s + \beta} \bullet \circ \frac{e^{-\alpha/2t}}{\zeta} \sin(\zeta t) \quad \text{mit: } \zeta = \sqrt{\beta - \alpha^2/4} \quad \text{wobei: } \beta > \alpha^2/4$$

und der Definition der gedämpften Kreisfrequenz  $\omega_d = \sqrt{\omega_0^2 - \gamma_r^2}$  ist der oszillierende Strom der Phase 1 [178]:

$$i_1(t) = \frac{k_r}{\omega_0^2} \left[ 1 - \frac{e^{-\gamma_r t}}{\omega_d} \left( \gamma_r \sin(\omega_d t) + \omega_d \cos(\omega_d t) \right) \right] + i'_1(t_1) \left[ \frac{e^{-\gamma_r t}}{\omega_d} \sin(\omega_d t) \right] \quad (4.23)$$

Für die Phase 2 entfällt der Term der Spannungsanregung, da deren Ableitung null ist. Die Anfangsbedingung  $i_2(t_2)$  muss hingegen berücksichtigt werden. Die Ausgangsgleichung im Bildbereich lautet demnach:

$$I_2(s)(s^2 + 2\gamma_r s + \omega_0^2) = s i_2(t_2) + i'_2(t_2) + 2\gamma_r i_2(t_2) \quad (4.24)$$

$$I_2(s) = i_2(t_2) \frac{s}{(s^2 + 2\gamma_r s + \omega_0^2)} + (i'_2(t_2) + 2\gamma_r i_2(t_2)) \frac{1}{(s^2 + 2\gamma_r s + \omega_0^2)} \quad (4.25)$$

Mit der zusätzlichen Korrespondenz [141]

$$\frac{s}{s^2 + \alpha s + \beta} \bullet \circ \frac{e^{-\alpha/2t}}{\zeta} \left( \frac{-\alpha}{2} \sin(\zeta t) + \zeta \cos(\zeta t) \right)$$

wird so der zeitliche Verlauf des oszillierenden Stromes der zweiten Phase berechnet [178]:

$$i_2(t) = e^{-\gamma_r t} \left( \frac{i'_2(t_2) + \gamma_r i_2(t_2)}{\omega_d} \sin(\omega_d t) + i_2(t_2) \cos(\omega_d t) \right). \quad (4.26)$$

Der Gesamtverlauf des Oszillationsstroms  $i_{\text{osz}}$  ergibt sich aus dem Zusammensetzen der beiden Teilströme  $i_1(t)$  und  $i_2(t)$ , wobei die Definitionsbereiche aus Tabelle 4.7 zu beachten

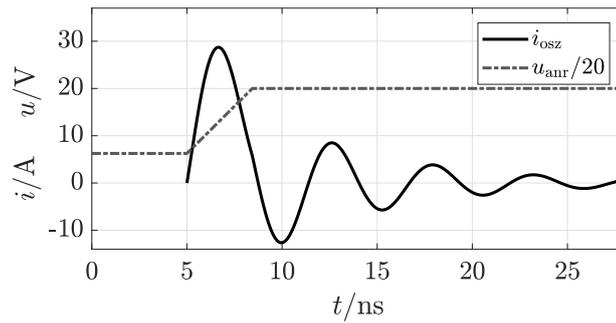


Abbildung 4.33: Simuliertes Oszillationsverhalten basierend auf der analytischen Beschreibung eines Reihenresonanzkreises mit rampenförmiger Spannungsanregung.

Tabelle 4.8: Parameter zur Berechnung von  $i_{osz}$ .

$R = 1,5 \Omega$	$L = 5 \text{ nH}$	$m = 80 \text{ V/ns}$	$(t_2 - t_1) = 3,44 \text{ ns}$	$\gamma_r = 15 \cdot 10^7 \text{ s}$
$U_Z = 400 \text{ V}$	$C = 140 \text{ pF}$	$i'_1(t_1) = 25 \text{ A/ns}$	$\omega_0 = 1,2 \text{ GHz}$	$\omega_d = 1,18 \text{ GHz}$

sind. Abbildung 4.33 zeigt einen beispielhaften Verlauf des berechneten Stromes  $i_{osz}$ . Die verwendeten Parameter für die Berechnung sind in Tabelle 4.8 zusammengefasst.

In Abbildung 4.33 werden die zwei Phasen des Stromverlaufes deutlich. Die charakteristische Überstromspitze beginnt zum Zeitpunkt  $t_1 = 5 \text{ ns}$  und dauert bis zum Ende der Spannungsflanke an. Der Offset der Spannung vor dem Beginn der Rampe entsteht, wie bereits erklärt, durch den induktiven Spannungsabfall während des hier nicht dargestellten  $\frac{di}{dt}$  für  $t < t_1$ . Nach der Spannungsrampe folgt Phase 2, in welcher der Strom um den Wert null schwingt, was in der realen Anwendung dem Drosselstrom entspricht.

### 4.6.2 Ausschaltoszillationen

Auch die Ausschaltoszillation wird auf diese Weise analysiert (siehe Abbildung 4.34) und mathematisch beschrieben. Es wird zunächst wieder von einer idealisierten Hochsetzsteller-

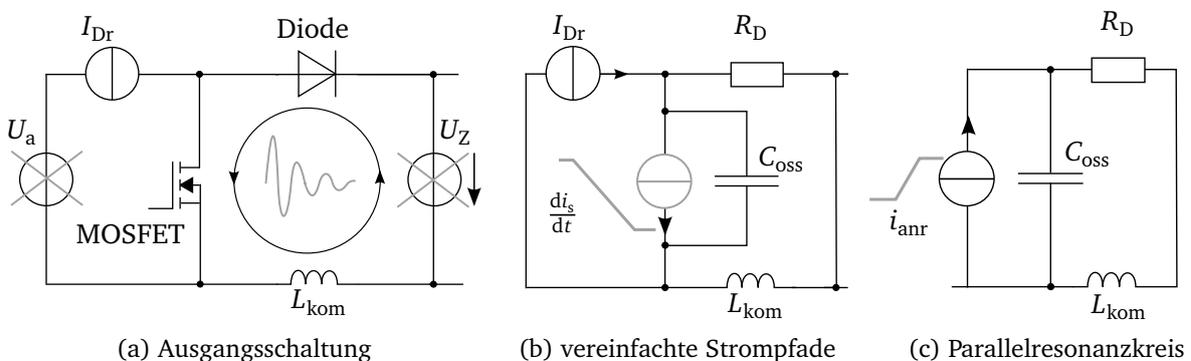


Abbildung 4.34: Vereinfachte ESBer eines Hochsetzstellers zur Untersuchung der Ausschaltoszillation [180].

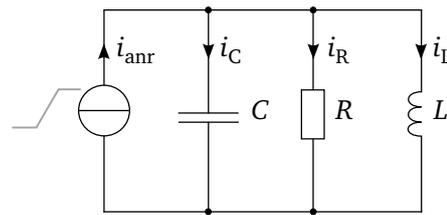


Abbildung 4.35: ESB und korrespondierende Größen des allgemeinen Parallelresonanzkreises.

schaltung ausgegangen. Bedingt durch den schnellen Ausschaltvorgang werden die Eingangs- und Ausgangsspannung sowie der Drosselstrom als ideal geglättet angenommen und durch Spannungs- bzw. Stromquellen beschrieben. Das Ausschaltverhalten endet mit einer Stromflanke, auf welche die EMV-kritische Oszillation folgt. Die Spannungsflanken der einschaltenden Diode und des ausschaltenden MOSFETs sind zu dem Zeitpunkt abgeschlossen. Daher ist für das Ausschalten vor allem das Stromgleichgewicht von Interesse und die Gleichspannungsquellen sind vernachlässigbar (siehe Abbildung 4.34a).

Da die Diode bereits Strom übernimmt, gilt diese als eingeschaltet und wird über ihren Durchlasswiderstand  $R_D$  charakterisiert. Die Summe aller partiellen parasitären Induktivitäten der Kommutierungsschleife ist in  $L_{\text{kom}}$  zusammengefasst. Über die Gate-Ansteuerung des MOSFET wird die Stromsteilheit  $\frac{di_s}{dt}$  vorgegeben. Da über dem MOSFET bereits die volle Zwischenkreisspannung anliegt, muss auch die Ausgangskapazität  $C_{\text{oss}}$  berücksichtigt werden. Diese liegt parallel zu dem noch stromführenden Kanal des MOSFETs. Entsprechend ergibt sich das vereinfachte ESB in Abbildung 4.34b. Dass der MOSFET trotz des noch fließenden Laststromes bereits eine zu berücksichtigende Drain-Source-Kapazität besitzt, geht aus [138], [142], [143] hervor. Demnach existiert eine Kapazität zwischen Drain und Source, wenn  $u_{\text{ds}} > u_{\text{gs}}$  gilt. Die damit verbundene Kapazität ergibt sich aus der geometrischen Anordnung der Raumladungszone. Durch den steigenden ohmschen Widerstand des MOSFETs ist also der Einfluss von  $C_{\text{ds}}$  entsprechend zu berücksichtigen. Der sich so ergebende Parallelresonanzkreis besteht aus dieser MOSFET-Kapazität parallel zur Reihenschaltung aus dem Dioden-Widerstand und der Kommutierungsinduktivität. Das Addieren der parallelen Stromquellen führt zu einer anregenden Stromquelle  $i_{\text{anr}}$ , welche einer positiven Stromrampe mit anschließendem konstanten Verlauf entspricht. Dies ist in Abbildung 4.34c gezeigt. Analog zum Einschalten eignet sich dieser Resonanzkreis nicht für eine exakte Nachbildung der Ausschaltoszillation, sondern vielmehr für die Berechnung der qualitativen Zusammenhänge. Um die Darstellung im Folgenden allgemein zu halten, werden die Elemente  $R$ ,  $L$  und  $C$  in Parallelschaltung gewählt.  $C$  repräsentiert die Summe aller wirksamen Kapazitäten,  $L$  vereint die effektive Kommutierungskreisinduktivität und  $R$  ist der äquivalente Parallelwiderstand, welcher die Dämpfung durch Leiterbahn- und Bauelementverluste berücksichtigt. Die DGL 2. Ordnung ergibt sich aus der Summierung der Ströme (siehe Abbildung 4.35)

$$i_L + i_R + i_C = i_{\text{anr}}. \quad (4.27)$$

Durch das Einsetzen der jeweiligen Strom- und Spannungszusammenhänge an den jeweiligen Elementen sowie dem Umstellen nach der zweiten Spannungsableitung  $u''_{\text{osz}}$  nach der

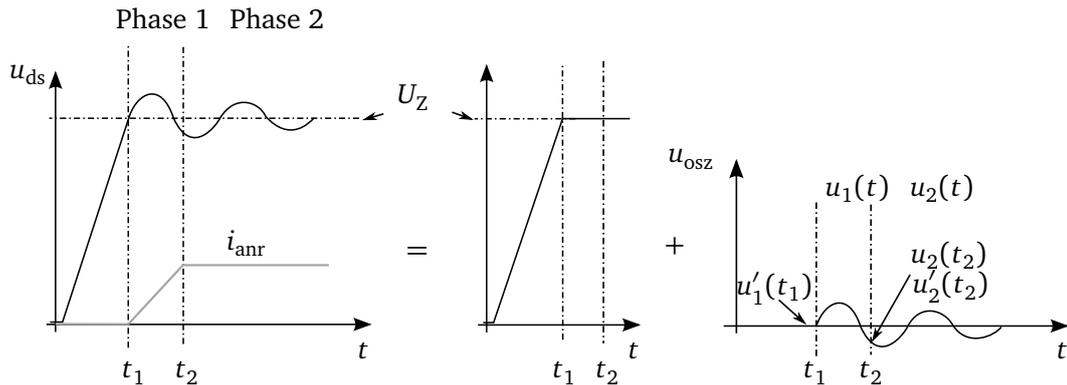


Abbildung 4.36: Definition der Spannungsphasen zur Beschreibung der jeweiligen Anfangswerte und Stromanregung im Parallelresonanzkreis.

Zeit ergibt sich

$$u''_{\text{osz}} + \frac{1}{RC}u'_{\text{osz}} + \frac{1}{CL}u_{\text{osz}} = \frac{1}{C}i'_{\text{anr}} \quad (4.28)$$

Mit

$$\frac{1}{RC} = 2\gamma_p \quad \frac{1}{CL} = \omega_0^2$$

folgt die allgemein bekannte Darstellung der DGL 2. Ordnung für den Parallelresonanzkreis

$$u''_{\text{osz}} + 2\gamma_p u'_{\text{osz}} + \omega_0^2 u_{\text{osz}} = \frac{1}{C}i'_{\text{anr}}. \quad (4.29)$$

$\gamma_p$  ist hierbei die Dämpfung des Parallelschwingkreises. Aus Abbildung 4.36 lassen sich die Anfangsbedingungen und die zwei charakteristischen Phasen für die Spannungsozillation definieren.

Ähnlich wie bei der Einschaltoszillation wird die Ausschaltoszillation als Superposition aus idealisiertem Spannungsverlauf und der zu betrachtenden Spannungsozillation aufgefasst. Diese Oszillation beginnt mit  $t \geq t_1$ , nachdem der Spannungsanstieg abgeschlossen ist und  $u_{\text{ds}}$  somit  $U_Z$  erreicht. Der Anfangswert wird bestimmt durch das  $\frac{du_{\text{ds}}}{dt}$  zum Zeitpunkt  $t = t_1$ . Gleichzeitig beginnt die anregende Stromflanke  $i_{\text{anr}}$ . Diese ist bei  $t = t_2$  beendet und  $i_{\text{anr}}$  ist konstant. Mit der Änderung in der Anregung endet Phase 1 und Phase 2 beginnt. Die Beschreibung der Oszillation in Phase 1 erfolgt über  $u_1(t)$ . Die Spannungsozillation in Phase 2 wird durch  $u_2(t)$  beschrieben, wobei die Anfangswerte durch die Endwerte von  $u_1(t)$  zum Zeitpunkt  $t_2$  definiert sind. Dies ergibt sich zum einen aus der Stetigkeitsbedingung der Spannung an einem Kondensator. Zum anderen kommt es nur zu einer sprunghaften Änderung im  $\frac{du}{dt}$ , wenn der Strom durch den Kondensator nicht stetig ist. Aufgrund der zuvor erwähnten Stetigkeitsbedingung der Spannung ist jedoch auch der Strom durch den Widerstand stetig. Gleiches gilt für den Strom durch die Induktivität. Wie aus Abbildung 4.36 hervorgeht, ist auch der Strom durch die Quelle stetig. Nach dem Knotensatz gibt es entsprechend keine sprunghafte Änderung des Kondensatorstromes, woraus eine stetige Spannungsänderung zwischen den beiden Oszillationsphasen abgeleitet wird. Tabelle 4.9 fasst die Definitionen

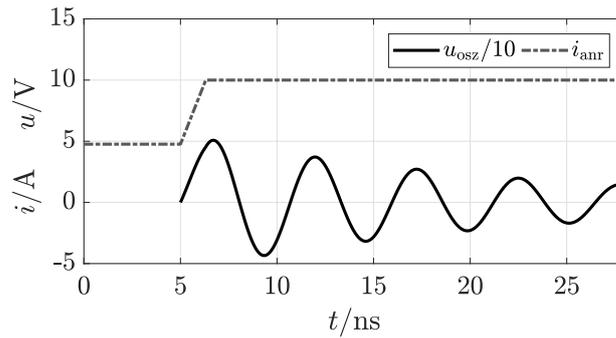


Abbildung 4.37: Simuliertes Oszillationsverhalten basierend auf der analytischen Beschreibung eines Parallelschwingkreises mit rampenförmiger Stromanregung.

der Anfangswerte und der Anregung für die beiden Oszillationsphasen zusammen.

Tabelle 4.9: Definitionen der Anfangswerte und der Anregung für die jeweilige Phase k der Spannungsozillation.

Phase	Definitionsbereich	$u_k(t_k)$	$u'_k(t_k)$	$i'_{\text{anr}}(t)$
k = 1	$t_1 \leq t \leq t_2$	$u_1(t_1) = 0$	$u'_1(t_1) = \frac{du_{\text{ds}}}{dt}$	m
k = 2	$t > t_2$	$u_2(t_2) = u_1(t_2)$	$u'_2(t_2) = u'_1(t_2)$	0

An dieser Stelle wird deutlich, dass die Ausschaltoszillation analog zur Einschaltoszillation berechnet wird. Da der Lösungsweg identisch zu dem der Stromoszillation ist, soll dieser nicht noch einmal erläutert werden. Über die Laplace-Transformation und die entsprechende Rücktransformation ergibt sich die analytische Lösung der Spannungsozillation  $u_1(t)$  als

$$u_1(t) = \frac{k_p}{\omega_0^2} \left[ 1 - \frac{e^{-\gamma_p t}}{\omega_d} (\gamma_p \sin(\omega_d t) + \omega_d \cos(\omega_d t)) \right] + u'_1(t_1) \left[ \frac{e^{-\gamma_p t}}{\omega_d} \sin(\omega_d t) \right] \quad (4.30)$$

mit  $k_p = \frac{m}{C}$ . Entsprechend berechnet sich  $u_2(t)$  nach:

$$u_2(t) = e^{-\gamma_p t} \left( \frac{u'_2(t_2) + \gamma_p u_2(t_2)}{\omega_d} \sin(\omega_d t) + u_2(t_2) \cos(\omega_d t) \right). \quad (4.31)$$

Das zeitliche Aneinanderreihen von  $u_1(t)$  und  $u_2(t)$  ergibt die gesamte Spannungsozillation  $u_{\text{osz}}(t)$  ab dem Start der Stromflanke während des Ausschaltens. Mit den Simulationsparametern aus Tabelle 4.10 ergibt sich der Oszillationsverlauf der Spannung in Abbildung 4.37. Es fällt der Offset von 4,75 A in der Stromanregung für  $t \leq 5$  ns auf. Dieser ergibt sich aus einem kapazitiven Stromfluss während der hier nicht dargestellten Spannungsflanke mit dem

Tabelle 4.10: Parameter zur Berechnung von  $u_{\text{osz}}(t)$ .

$R = 60 \Omega$	$L = 5 \text{ nH}$	$m = 4 \text{ A/ns}$	$(t_2 - t_1) = 1,3 \text{ ns}$	$\gamma_p = 5,9 \cdot 10^7 \text{ s}^{-1}$
$I_{\text{Dr}} = 10 \text{ A}$	$C = 140 \text{ pF}$	$u'_1(t_1) = 34 \text{ V/ns}$	$\omega_0 = 1,2 \text{ GHz}$	$\omega_d = 1,19 \text{ GHz}$

Wert  $u_1'(t_1)$  vor der eigentlichen schaltbedingten Stromänderung (siehe Abbildung 4.36). Dieser wird über die Strom-Spannungsbeziehung an der sich umladenden Kapazität berechnet. Der oszillierende Spannungsverlauf ähnelt mit einer Frequenz von 100 MHz und einer Amplitude von 50 V dem Verlauf der gemessenen Spannungsozillation in Abbildung 4.24b qualitativ und quantitativ, wodurch die Modellierung der Ausschaltoszillation durch einen Parallelresonanzkreis mit Stromanregung bestätigt wird. Während die gewählten Parameter aus Tabelle 4.10 realitätsnah gewählt sind, haben diese nicht den Anspruch, exakt der realen Messschaltung zu entsprechen.

Es wird geschlussfolgert, dass sich die Einschaltoszillation durch einen Reihenresonanzkreis nachbilden lässt, welcher durch eine Spannungsquelle angeregt wird. Diese Spannungsquelle entspricht der vom einschaltenden Transistor vorgegebenen Spannungsflanke. Die Induktivität  $L$  modelliert die Kommutierungskreisinduktivität und die kapazitive Komponente  $C$  repräsentiert die intrinsische Kapazität des ausschaltenden Halbleiters sowie die dazu parallel liegenden parasitären Kapazitäten der Platine und gegebenenfalls des Kühlkörpers.

Diese Vereinfachungen von  $L$  und  $C$  gelten auch für das Ausschalten, wobei die Elemente zu einer Parallelschaltung zusammengefasst werden. Die Ausschaltoszillation wird demnach durch eine Stromquelle angeregt, welche das transiente Stromverhalten des ausschaltenden Transistors berücksichtigt.

Daraus ergeben sich Differentialgleichungen 2. Ordnung und ermöglichen eine vereinfachte analytische Modellierung des Oszillationsverhaltens für beide Schaltvorgänge. Diese mathematische Beschreibung ermöglicht es im nächsten Schritt, die Anregung der Oszillation genauer zu untersuchen und eine Optimierungsstrategie zur Reduzierung der Oszillationsamplitude herzuleiten.

## Zusammenfassung

Dieses Kapitel lässt sich durch die folgenden wichtigsten Aussagen zusammenfassen:

1. Es besteht eine Korrelation zwischen dem Spektrum des transienten Schaltverhaltens mit dem Spektrum gestrahlter Störungen.
2. Durch den Einsatz einer modifizierten Fensterfunktion lässt sich die Ein- und Ausschaltcharakteristik separat im Frequenzbereich untersuchen.
3. Die Einschaltoszillation des Kommutierungskreises wird vereinfacht durch einen Reihenresonanzkreis aus Kommutierungskreisinduktivität und Halbleiterkapazität beschrieben, welcher durch die Spannungsflanke angeregt wird.
4. Die Ausschaltoszillation des Kommutierungskreises wird vereinfacht durch einen Parallelresonanzkreis aus Kommutierungskreisinduktivität und Halbleiterkapazität beschrieben, welcher durch die Stromflanke angeregt wird.
5. Die definierten Resonanzkreise erklären die gemessenen Einflüsse der Gehäuseinduktivitäten sowie Halbleiter- und Kühlkörperkapazitäten auf die Resonanzfrequenz des Ein- und Ausschaltens.



# Kapitel 5

## Optimierung der EMV durch das Reduzieren der Oszillationsamplitude

### 5.1 Überblick

Im vorangegangenen Kapitel wurden vereinfachte Ersatzschaltbilder der Kommutierungszelle entwickelt, welche die Resonanzfrequenzen der Ein- und Ausschaltoszillationen nachbilden. In diesem Kapitel wird anhand der korrespondierenden analytischen Beschreibung eine Strategie präsentiert, die Amplitude dieser Oszillation durch Kontrollieren der Anregung zu minimieren. Dies ist nicht zwangsweise mit einem langsamen Schalten verbunden, was in einer gleichzeitigen Reduzierung der Amplitude des Störspektrums und der Schaltgeschwindigkeit resultiert [180], [181].

Die Optimierungsstrategie wird anschließend anhand von zwei unterschiedlichen Experimenten sowohl für Si-MOSFETs als auch für GaN-HEMTs messtechnisch bestätigt. Neben der Analyse des transienten Verhaltens im Zeitbereich beweisen Messungen gestrahlter Störungen die Anwendbarkeit der Optimierung.

Die in dieser Arbeit bisher vorgestellten Ergebnisse definieren vor allem die Einschaltoszillation als großen Einflussfaktor auf die gestrahlten elektromagnetischen Störungen. Entsprechend soll im Weiteren vorrangig auf das Einschaltverhalten eingegangen werden.

### 5.2 Ansatz für eine Optimierungsstrategie

Die Stromoszillation des Einschaltens setzt sich aus  $i_1(t)$  und  $i_2(t)$  zusammen. Die korrespondierenden Gleichungen sind durch (4.23) und (4.26) gegeben. Bedingt durch die längere Oszillationsdauer ist  $i_2(t)$  die für die EMV kritische Phase und dessen Amplitude muss entsprechend minimiert werden. Mit dem trigonometrischen Zusammenhang

$$A \sin(x) + B \sin(x) = \operatorname{sgn}(A) \cdot D \sin(x + \alpha) \quad (5.1)$$

$$D = \sqrt{A^2 + B^2} \quad (5.2)$$

$$\alpha = \arctan \frac{B}{A} \quad (5.3)$$

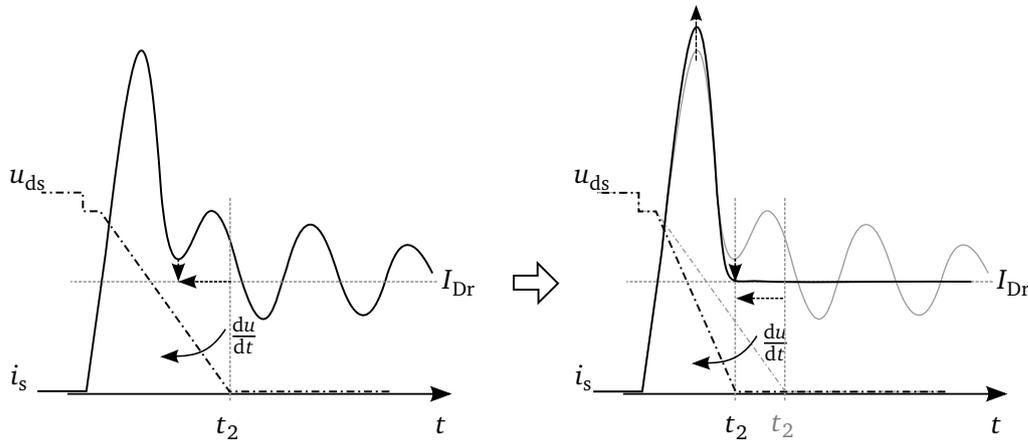


Abbildung 5.1: Schematische Darstellung der Optimierungsstrategie durch das Anpassen des  $\frac{du}{dt}$ .

wird Formel (4.26) zu

$$i_2(t) = \text{sgn}\left(\frac{i_2'(t_2) + \gamma_r i_2(t_2)}{\omega_d}\right) \cdot e^{-\gamma_r t} \sqrt{\left(\frac{i_2'(t_2) + \gamma_r i_2(t_2)}{\omega_d}\right)^2 + i_2(t_2)^2} \cdot \sin\left(\omega_d t + \arctan \frac{i_2(t_2) \omega_d}{i_2'(t_2) + \gamma_r i_2(t_2)}\right) \quad (5.4)$$

umgeschrieben. Der Sinus-Term in Formel (5.4) definiert die Oszillationsfrequenz und Phasenlage. Der erste Faktor besteht aus einer signum-Funktion, welche das Vorzeichen zu Beginn von  $i_2(t)$  definiert. Der zweite Faktor  $e^{-\gamma_r t}$  beschreibt die Dämpfung der Schwingung. Der Wurzelausdruck gibt Aufschluss über die Amplitude der Oszillation zum Startzeitpunkt  $t_2$  und hängt maßgeblich von den Anfangsbedingungen der Differentialgleichung ab. Diesen Wurzelterm zu minimieren bedeutet zeitgleich die Oszillationsamplitude zu minimieren. Demzufolge ist es möglich, diese alleinig durch die Anfangswerte einzustellen, welche es daher zu kontrollieren gilt. Werden die Anfangswerte zu null, wird es zu keiner Oszillation kommen. Dies ist für  $i_2(t_2)$  erfüllt, wenn zum Zeitpunkt  $t_2$  die Stromamplitude  $i_s$  dem Drosselstrom  $i_{Dr}$  entspricht (siehe Abbildung 4.32). Kommt es zeitgleich zu einem Amplitudenminimum im Stromverlauf, ist die Ableitung  $i_2'(t_2)$  ebenfalls null.

Das zeitliche Auftreten der Stromminima wird maßgeblich durch die Oszillationsfrequenz und daher durch die parasitären Elemente der Kommutierungszelle bestimmt. Über das Einstellen des Endes der Spannungsflanke  $u_{anr}$  lässt sich der Zeitpunkt  $t_2$  verschieben. So kann  $t_2$  direkt mit einem Minimum korreliert werden und  $i_2'(t_2)$  wird null. Damit dieses Minimum zeitgleich die Amplitude von  $i_{Dr}$  annimmt, muss die Überstromspitze  $i_1(t)$  beeinflusst werden. Aus Gleichung (4.23) wird deutlich, dass dies zum einen über  $k_r$  und zum anderen über  $i_1'(t_1)$  erfolgt.  $k_r$  ist proportional zur Spannungsänderung.  $i_1'(t_1)$  ist der Anfangswert der Stromsteilheit des Source-Stromes zu Beginn der Oszillation. Entsprechend haben sowohl das  $\frac{di}{dt}$  als auch das  $\frac{du}{dt}$  einen entscheidenden Einfluss auf das Oszillationsverhalten. Es gilt vor allem die Spannungsanregung zu kontrollieren, da diese sowohl einen Einfluss auf  $i_1(t)$  als auch auf  $t_2$  hat. Dieser Ansatz ist schematisch in Abbildung 5.1 dargestellt.

Die Optimierungsstrategie der Minimierung der Anfangswerte von  $i_2(t)$  wird durch die

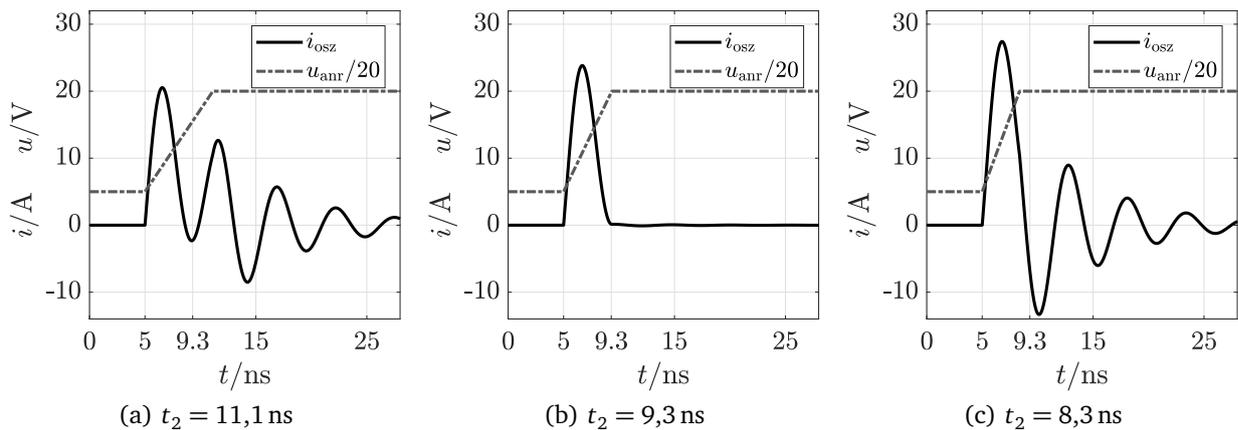


Abbildung 5.2: Simulierter Verlauf von  $i_{\text{osz}}$  für unterschiedliche Spannungsteilheiten und somit für unterschiedliche  $t_2$  des vereinfachten analytischen Modells des Kommutierungskreises während des Einschaltens.

Simulationsergebnisse in Abbildung 5.2, welche auf der analytischen Modellierung der Kommutierungskreisoszillation basieren, bestätigt. Als Simulationsparameter werden die gleichen Werte aus Tabelle 4.8 verwendet, wobei  $t_2$  und somit  $m$  variieren. Zudem wird eine initiale Stromsteilheit  $i_1'(t_1)$  von 20 A/ns gewählt. Die Simulationsergebnisse in Abbildung 5.2a zeigen, dass ein Oszillationsminimum bei  $t = 9,3$  ns auftritt. Dieses Minimum hat mit  $-1$  A eine im Verhältnis zum Stromverlauf sehr kleine Amplitude und würde im vollständigen Schaltverhalten  $i_s \approx I_{\text{Dr}}$  entsprechen. Da die Spannungsflanke bei  $t_2 = 11,1$  ns beendet ist und somit vor allem die Anfangsbedingung  $i_2'(t_2)$  ungleich null ist, kommt es zu einer Oszillation. Durch das Erhöhen der Flankensteilheit von  $u_{\text{anr}}$  und somit durch das zeitliche Korrelieren des Endes der Spannungsflanke mit dem ersten Minimum von  $i_{\text{osz}}$  für  $t_2 = 9,3$  ns wird die Oszillationsanregung zu null. Daher weist  $i_2(t)$  keine Oszillation mehr auf (siehe Abbildung 5.2b). Wird die Flankensteilheit der Spannungsanregung weiter erhöht (siehe Abbildung 5.2c), kommt es erneut zur Anregung einer Stromoszillation, da nun die initiale Stromamplitude und Stromsteilheit von  $i_2(t)$  nicht mehr null sind. Die Theorie ist somit für das vereinfachte analytische Modell der Kommutierungszelle während des Einschaltens bestätigt. Darüber hinaus zeigen diese Simulationsergebnisse, dass eine langsamere Spannungsflanke und damit ein langsames Schalten nicht zwangsweise zu einer reduzierten Oszillationsamplitude führt (vergleiche Abbildung 5.2a und Abbildung 5.2b). Abhängig von der Oszillationsfrequenz sollte die Dauer der Spannungsflanke so eingestellt werden, dass das erste Minimum der Stromoszillation mit  $t_2$  übereinstimmt. Somit ist es möglich, durch ausreichend schnelles Schalten Schaltverluste zu begrenzen und zeitgleich oszillationsbedingte elektromagnetische Störungen zu reduzieren.

Die gleichen Überlegungen treffen auch auf das Ausschaltverhalten zu. Diese Oszillation wird durch einen Parallelschwingkreis mit Stromanregung beschrieben und führt zu einer Spannungsozillation. Entsprechend muss das Ende der Stromflanke mit einem Minimum der Spannungsozillation synchronisiert werden. Zeitgleich hat die Spannungsteilheit zum Zeitpunkt  $t_1$  einen Einfluss auf die Überspannungsspitze und somit auch auf die Anfangswerte von  $u_2(t)$ . Aufgrund der Redundanz zum Einschaltverhalten soll an dieser Stelle nicht weiter auf das Ausschalten eingegangen werden.

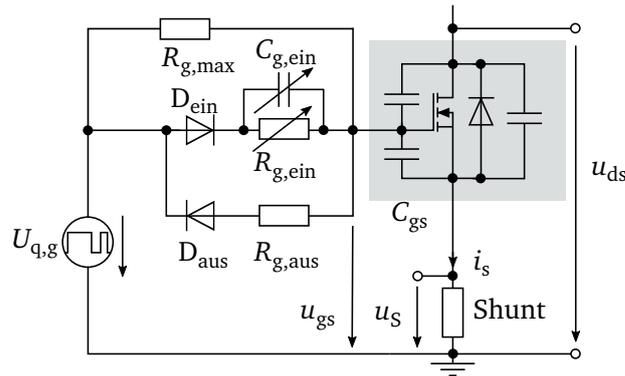


Abbildung 5.3: Gate-Beschaltung mit RC-Glied zur Beeinflussung des Schaltverhaltens [180].

## 5.3 Experimentelle Validierung der Optimierungsstrategie

Nachfolgend wird die Optimierungsstrategie, welche auf einem vereinfachten, idealisierten Resonanzkreis beruht, in einer realen Schaltung angewendet und durch Messungen bestätigt. Die Beeinflussung der Schalteigenschaften und somit der Oszillationsanregung erfolgt über die Gate-Beschaltung des schaltenden Transistors. Hierbei wird im ersten Schritt ein Doppelpulsversuch mit einem CoolMOS™ MOSFET und einer SiC-Diode aufgebaut. Die Schalteigenschaften des MOSFETs werden über ein passives RC-Glied beeinflusst. Im zweiten Schritt erfolgt die Oszillationsminimierung in einem Hochsetzsteller mit GaN-Transistoren. Das notwendige Einstellen der Schaltcharakteristik wird hier über einen aktiven Treiber realisiert. Messungen gestrahlter Störungen mit und ohne Optimierung bestätigen die Reduzierung des Störspektrums durch die Minimierung der Schaltszillation.

### 5.3.1 Kontrollieren des Schaltverhaltens mittels RC-Glied

Als Halbleiter für den Doppelpulsversuch werden der CoolMOS™ MOSFET IPP65R225C7 [144] und die SiC-Diode IDH06S60C2 [169] eingesetzt und bei einem Arbeitspunkt von 400 V und 7,5 A vermessen. Der Source-Strom wird über einen BNC-Shunt und die Drain-Source-Spannung über einen passiven Spannungstastkopf gemessen. Die Messschaltung entspricht der aus Abbildung 2.11 des Grundlagenkapitels, wobei die Gate-Beschaltung, wie in Abbildung 5.3 gezeigt, angepasst wird. Die Dioden  $D_{\text{aus}}$  und  $D_{\text{ein}}$  führen dazu, dass das Ausschaltverhalten alleinig durch  $R_{g,\text{aus}}$  und das Einschalten durch die Parallelschaltung von  $C_{g,\text{ein}}$  und  $R_{g,\text{ein}}$  bestimmt werden. Nachteilig ist, dass für die Spannungsdifferenz von  $|U_{q,g} - u_{gs}| < 0,7\text{V}$  beide Dioden gleichzeitig sperren und das Gate-Potential schwebend wäre. Um dem entgegenzuwirken wird der hochohmige Widerstand  $R_{g,\text{max}}$  eingesetzt, welcher als Pulldown- bzw. Pullup-Widerstand wirkt. Da dieser Hilfswiderstand deutlich größer ist als die Gate-Widerstände, hat er einen vernachlässigbaren Einfluss auf das Schaltverhalten. Weil im Folgenden das Einschaltverhalten variieren soll, werden unterschiedliche Kapazitäts- und Widerstandswerte für  $C_{g,\text{ein}}$  und  $R_{g,\text{ein}}$  eingesetzt.

Die Wirkungsweise lässt sich wie folgt erklären: Bevor der Einschaltvorgang startet, sind  $C_{g,\text{ein}}$  und die Gate-Source-Kapazität des MOSFETs entladen. Wechselt die Gate-Spannungsquelle  $U_{q,g}$  vom LOW in den HIGH Zustand, stellt  $C_{g,\text{ein}}$  zunächst einen Kurzschluss für den Gate-Strom dar und der parallele Gate-Widerstand hat keine Wirkung. Der Ladestrom

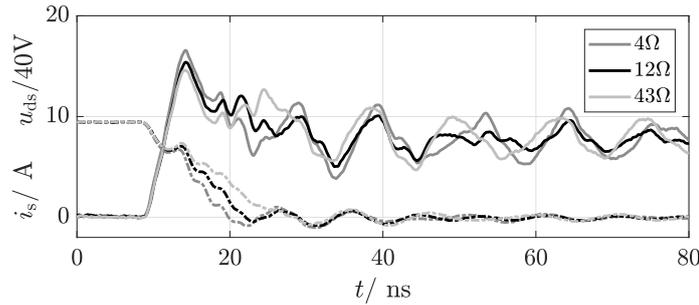


Abbildung 5.4: Gemessenes Einschaltverhalten für unterschiedliche Gate-Widerstände  $R_{g,\text{ein}}$  mit  $C_{g,\text{ein}} = 750 \text{ pF}$  ( $i_s$  —,  $u_{ds}$ ---) [180].

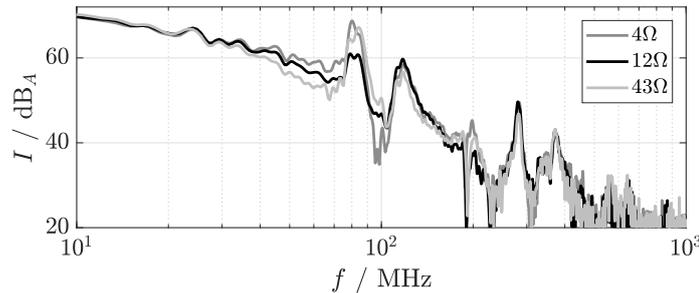


Abbildung 5.5: Fouriertransformiertes Einschaltverhalten des Source-Stromes für unterschiedliche Gate-Widerstände  $R_{g,\text{ein}}$  mit  $C_{g,\text{ein}} = 750 \text{ pF}$  [180].

von  $C_{gs}$  wird alleinig durch den Gate-Treiber, die parasitären Induktivitäten im Gate-Kreis sowie einen möglichen internen Gate-Widerstand begrenzt. Abhängigkeit vom Kapazitätswert wird  $C_{g,\text{ein}}$  unterschiedlich schnell aufgeladen. Mit steigender Spannung über  $C_{g,\text{ein}}$  nimmt der Einfluss von  $R_{g,\text{ein}}$  zu. Somit wird das Einschaltverhalten in zwei Phasen unterteilt. In der ersten Phase fließt ein großer Gate-Strom über  $C_{g,\text{ein}}$ . In der zweiten Phase wird der Gate-Strom hauptsächlich über  $R_{g,\text{ein}}$  gesteuert. Der zeitliche Übergang dieser Phasen bestimmt sich durch die Werte von  $C_{g,\text{ein}}$  und  $R_{g,\text{ein}}$ . Je größer  $C_{g,\text{ein}}$  und  $R_{g,\text{ein}}$  sind, desto länger dauert die erste Phase. Je kleiner deren Werte, desto kürzer ist die erste Phase. Diese Zusammenhänge werden in diesem Aufbau genutzt, um ein definiert schnelles  $\frac{di}{dt}$  während der ersten Phase zu erzeugen. In der zweiten Phase lässt sich das  $\frac{du}{dt}$  über  $R_{g,\text{ein}}$  explizit einstellen, ohne dass durch eine Variation des Widerstandes das  $\frac{di}{dt}$  beeinflusst wird.

Die Messergebnisse in Abbildung 5.4 zeigen das Einschaltverhalten mit einem Kapazitätswert von  $750 \text{ pF}$  für  $C_{g,\text{ein}}$  und veränderlichen Werten für den Gate-Widerstand zwischen  $4 \Omega$  und  $43 \Omega$ . Es ist zu erkennen, dass das  $\frac{di}{dt}$  für alle Widerstandswerte identisch bleibt, während die Spannungssteilheit durch  $R_{g,\text{ein}}$  monoton einstellbar ist. Bedingt durch die Überlagerung mehrerer Resonanzen ist eine Validierung der Oszillationsminimierung nicht möglich. Durch das Untersuchen des Schaltverhaltens im Frequenzbereich mittels der bereits vorgestellten Methode aus Abschnitt 4.3 wird deutlich, dass es zu zwei Resonanzen im relevanten Frequenzbereich um  $100 \text{ MHz}$  kommt (siehe Abbildung 5.5). Während die Resonanz bei  $118 \text{ MHz}$  durch die Gate-Kreis-Variation unbeeinflusst bleibt, ändert sich die Amplitude der Resonanz bei  $80 \text{ MHz}$  mit dem Gate-Widerstand. Es ist auffällig, dass sich die Amplitude nicht monoton mit dem Widerstand ändert. Ein Minimum wird für einen mittleren Gate-

Tabelle 5.1: Verlustenergie des Einschaltens  $E_{\text{ein}}$  und die relative Änderung  $\Delta$  für unterschiedliche  $R_{\text{g,ein}}$  [180].

$R_{\text{g,ein}}$	$E_{\text{ein}} / \mu\text{J}$	$\Delta / \%$
4	20	0
12	23.5	17
43	29.3	46

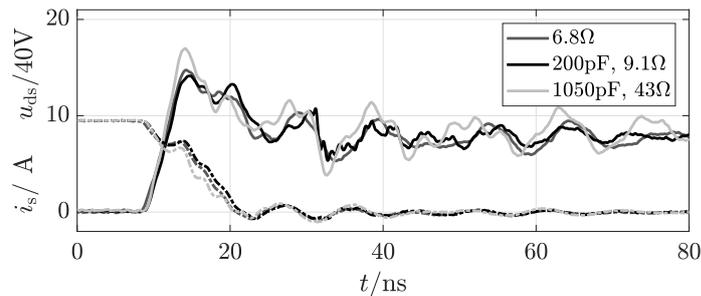


Abbildung 5.6: Gemessenes Einschaltverhalten für unterschiedliche Gate-Widerstände  $R_{\text{g,ein}}$  und Kapazitäten  $C_{\text{g,ein}}$  ( $i_s$  —,  $u_{\text{ds}}$ ---) [180].

Widerstand von  $12 \Omega$  erreicht. Die unterschiedlichen Schaltgeschwindigkeiten führen zu unterschiedlichen Schaltverlusten, deren Werte in Tabelle 5.1 gegenübergestellt sind. Somit führt für den untersuchten Messaufbau ein Gate-Widerstand von  $12 \Omega$  sowohl zu geringeren Schaltverlusten verglichen zu  $43 \Omega$  als auch zu der geringsten Störampplitude. Anders als in der Theorie wird die Oszillationsamplitude jedoch nicht vollständig minimiert. Durch das zusätzliche Variieren von  $C_{\text{g,ein}}$  gelingt es, das Optimum zu finden, welches die Amplitude der Resonanz vollständig eliminiert. Hierbei wird die Schaltgeschwindigkeit des Optimums aus Abbildung 5.4 als Referenz genommen und Kombinationen aus  $C_{\text{g,ein}}$  und  $R_{\text{g,ein}}$  verglichen, welche zu einer gleichen Schaltgeschwindigkeit führen, die Überstromspitze jedoch beeinflussen. Die Ergebnisse sind in Abbildung 5.6 dargestellt. Es ist zu erkennen, dass sowohl der Start des  $\frac{di}{dt}$  als auch das Ende des  $\frac{du}{dt}$  für die untersuchten Konfigurationen gleich sind. Die Überstromspitze ist dabei für die Konfiguration aus  $200 \text{ pF}$  und  $9,1 \Omega$  am geringsten. Die korrespondierenden Spektren der Einschaltströme sind in Abbildung 5.7 dargestellt. Die Kombination aus  $200 \text{ pF}$  und  $9,1 \Omega$  führt so bei  $80 \text{ MHz}$  zu einem Amplitudenminimum,

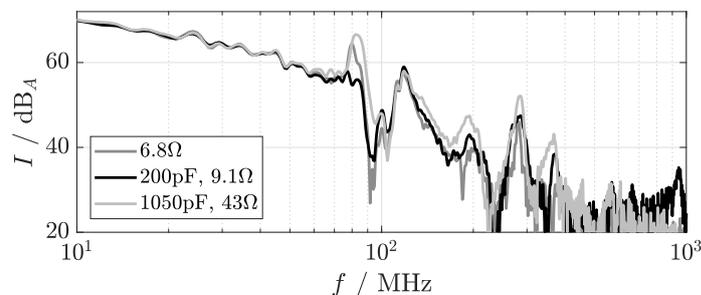


Abbildung 5.7: Fouriertransformiertes Einschaltverhalten des Source-Stromes für unterschiedliche Gate-Widerstände  $R_{\text{g,ein}}$  und Kapazitäten  $C_{\text{g,ein}}$  [180].

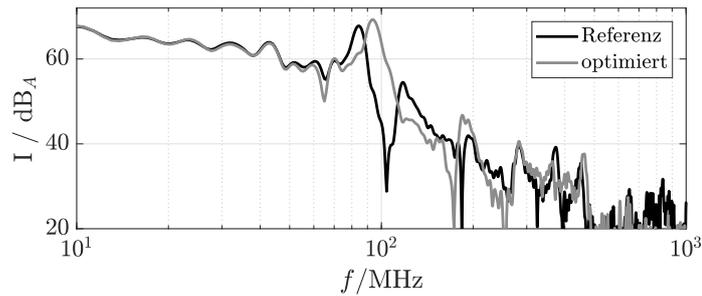


Abbildung 5.8: Fouriertransformiertes Einschaltverhalten des Source-Stromes für unterschiedliche Konfigurationen des Zwischenkreises [180].

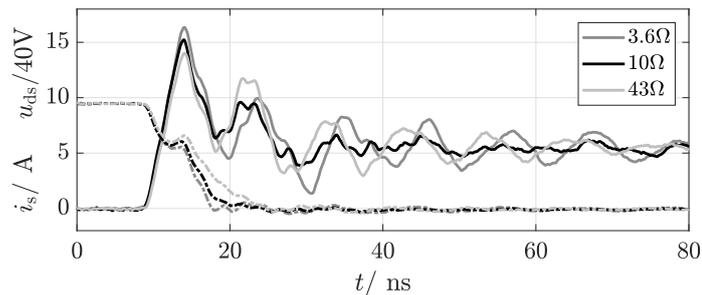


Abbildung 5.9: Gemessenes Einschaltverhalten für unterschiedliche Gate-Widerstände  $R_{g,\text{ein}}$  und optimierten Zwischenkreis ( $i_s$  —,  $u_{ds}$  ---) [180].

welches die Auslöschung der Resonanz bedeutet. Wie nachstehend gezeigt, entspricht die 80 MHz-Oszillation der zu optimierenden Kommutierungskreisresonanz. Demnach bestätigen die Ergebnisse die Theorie, dass es möglich ist, über das Einstellen der Spannungsflanke und der Stromspitze trotz schnelleren Schaltens die Kommutierungskreisoszillation zu reduzieren und verringerte Schaltverluste zu erreichen.

Wie bereits im Abschnitt 3.5.3 beschrieben, führt ein ungünstiges Design des kapazitiven Zwischenkreises zu einer zusätzlichen Resonanz, welche in diesem Fall 118 MHz beträgt. Entsprechend der vorgeschlagenen Designrichtlinie wird der Zwischenkreis des vorhandenen Aufbaus durch mehrere SMD-Kondensatoren mit unterschiedlichen Kapazitäten erweitert, sodass es zu einer geringen Impedanz über einen breiten Frequenzbereich kommt. In Abbildung 5.8 ist das Spektrum des Source-Stromes für das ursprüngliche Design (Referenz) und für das optimierte Design des Zwischenkreises (optimiert) dargestellt. Während im Referenzdesign zwei Resonanzen bei 80 MHz und bei 118 MHz auftreten, ist im optimierten Design nur noch eine Resonanz bei 95 MHz zu erkennen. Dies zeigt, dass die Zwischenkreisresonanz bei 118 MHz durch das optimierte Design gezielt vermieden wird. Die Kommutierungskreisresonanz verschiebt sich von 80 MHz zu 95 MHz, da die parasitäre Gesamtinduktivität des Kommutierungskreises durch das adaptierte Zwischenkreisdesign reduziert wird. Das Schaltverhalten mit optimiertem Zwischenkreis und variablem Einschaltwiderstand ( $C_{g,\text{ein}} = 650 \text{ pF}$ ) ist in Abbildung 5.9 dargestellt. Dass ein mittlerer Gate-Widerstand von  $10 \Omega$  und somit eine mittlere Schaltgeschwindigkeit zur geringsten Oszillationsamplitude führt, ist nun auch im Zeitbereich zu erkennen. Die dazugehörigen Spektren des Einschaltstromes in Abbildung 5.10 bestätigen dies. Anders als in den idealisierten Verläufen der theoretischen Betrachtungen ist ein direktes Optimieren des Schaltvorganges schwierig, da durch

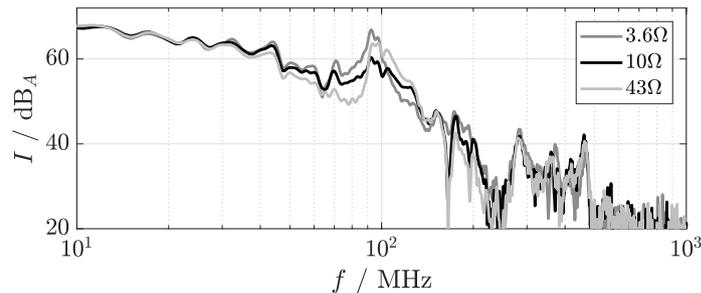


Abbildung 5.10: Fouriertransformiertes Einschaltverhalten des Source-Stromes für unterschiedliche Gate-Widerstände  $R_{g,\text{ein}}$  und optimierten Zwischenkreis [180].

das Überlagern mehrerer Resonanzfrequenzen sowohl im Strom als auch in der Spannung ein genaues Definieren von  $t_2$  und des Stromminimums bezüglich der zu optimierenden Oszillation nicht möglich ist.

Nichtsdestoweniger bestätigen die Ergebnisse des Doppelpulsversuches mit  $RC$ -Gate-Beschaltung, dass das vereinfachte Modell der Kommutierungszelle und die daraus resultierende Optimierungsstrategie zur Oszillationsminimierung die Zusammenhänge der Oszillation in der realen Anwendung hinreichend gut beschreiben. Somit ist eine Eliminierung der Oszillation im realen Aufbau möglich, ohne zwangsweise die Schaltgeschwindigkeit zu reduzieren.

Für die Praxis hat die  $RC$ -Gate-Beschaltung eine geringe Relevanz. Im Betrieb wechseln leistungselektronische Schaltungen den Arbeitspunkt, wodurch auch das Schaltverhalten verändert wird. Somit müsste für unterschiedliche Schaltgeschwindigkeiten auch die Auslegung der Kombination von  $R_{g,\text{ein}}$  und  $C_{g,\text{ein}}$  dynamisch angepasst werden. Im Gegensatz dazu bieten aktive Treiber mehr Freiheitsgrade und ermöglichen eine variable Beeinflussung des Schaltverhaltens. Deren Anwendbarkeit zur Reduzierung der Einschaltoszillation wird nachstehend gezeigt.

### 5.3.2 Kontrollieren des Schaltverhaltens mittels aktivem Treiber

Eine Übersicht zu Motivation, Einsatz und technischer Umsetzung aktiver Treiber ist bereits in Abschnitt 2.4.3 der Grundlagen gegeben. Im aktuellen Abschnitt wird zum einen per Simulation die Anwendbarkeit eines aktiven Treibers mit einem zusätzlichen Schalter im Gate-Kreis untersucht. Zum anderen wird ein GaN-basierter Hochsetzsteller mit dem in [30] vorgestellten aktiven Gate-Treiber-IC aufgebaut und die Anwendbarkeit der Optimierungsstrategie auf GaN-Transistoren bestätigt.

#### Simulative Vorbetrachtung

Für die Untersuchung wird das Simulationsmodell aus Abbildung 4.9 verwendet. Der Gate-Kreis wird hierbei durch eine Reihenschaltung aus zwei Widerständen  $R_{g,\text{ein},1}$  und  $R_{g,\text{ein},2}$  erweitert, wobei der Widerstand  $R_{g,\text{ein},2}$  durch einen Hilfstransistor  $T_h$  wahlweise kurzgeschlossen wird (siehe Abbildung 5.11). Der Hilfstransistor wird über  $U_{q,T_h}$  angesteuert. Für das Modellieren von  $T_h$  wird das gleiche Verhaltensmodell für Transistoren verwendet, welches im Teilabschnitt 4.4.1 vorgestellt wurde. Exemplarisch wird der Power Trench-MOSFET



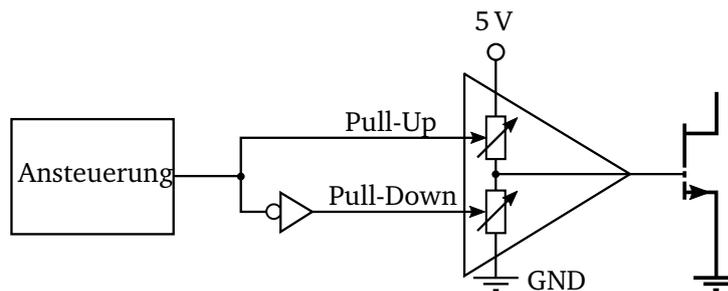


Abbildung 5.13: Vereinfachte Prinzipdarstellung des aktiven Treibers mit integriertem, einstellbarem Widerstandsverhalten.

Übergang von  $U_{q,g}$  und dem HIGH-LOW-Übergang von  $U_{q,T_h}$  entscheidend, um das Schaltverhalten positiv zu beeinflussen. Zum einen muss die endliche Schaltgeschwindigkeit von  $T_h$  berücksichtigt werden, wodurch die Gate-Source-Spannung des Hilfsschalters  $u_{gs,T_h}$  erst zu Null wird, wenn der Laststrom durch  $T_2$  bereits zu fließen beginnt. Zum anderen magnetisiert die parasitäre Induktivität des Gate-Kreises  $L_g$  durch den schnellen Stromanstieg bei kleinem Gate-Widerstand auf. Die so gespeicherte magnetische Energie sorgt für eine Verzögerung der Verlangsamung des Schaltverhaltens. In der realen Anwendung muss demnach zunächst arbeitspunktabhängig die optimale Verzögerung  $t_{verz}$  bestimmt und diese dann als Funktion oder Wertetabelle innerhalb der Regelung oder Steuerung hinterlegt werden.

Der Vorteil dieser Umsetzung ist die Einfachheit. Es ist lediglich die Verzögerungszeit zu definieren, welche im Betrieb angepasst werden kann. Nachteilig ist hierbei der limitierte Freiheitsgrad, da beispielsweise die Werte der Widerstände nicht dynamisch variiert werden können. Zudem steigt die Induktivität des Gate-Kreises aufgrund der erhöhten Anzahl an Bauteilen. Der Hilfstransistor  $T_h$  bringt zudem durch seine Drain-Source-Kapazität eine parasitäre Kapazität in den Gate-Kreis ein, welche zu einem hochfrequenten Schwingkreis führt und so Oszillationen im Gate-Kreis hervorrufen könnte.

### Integrierter Aktiver Treiber

Der Treiber-IC, welcher in [30] vorgestellt wird, bietet hierzu eine Alternative. Der integrierte Treiberbaustein stellt eine Spannungsquelle mit programmierbarer variabler Strombegrenzung dar. Die Quellenspannung und damit auch die Ausgangsspannung betragen maximal 5 V. Somit ist der Treiber-IC für GaN-Transistoren prädestiniert. Die maximal mögliche Stromtragfähigkeit des Treiber-Bausteins ist mit 10 A angegeben.

Für das Kontrollieren des Einschaltens wird ein treiberinternes Pull-up-Netzwerk eingesetzt, welches das 5 V-Potential mit dem Gate-Anschluss verbindet. Das Ausschalten wird über ein Pull-down-Netzwerk kontrolliert. Dieses befindet sich zwischen dem Gate-Anschluss und dem Null-Potential, wie schematisch in Abbildung 5.13 dargestellt ist. Beide Schaltungen werden synchron angesteuert. Somit ist für das Einschalten die Pull-down-Schaltung und für das Ausschalten die Pull-up-Schaltung inaktiv.

Die Pull-up und Pull-down-Netzwerke bestehen aus jeweils acht parallelen Transistorzellen. Im Abschnürbereich begrenzen die Transistoren den Strom. Der in diesem Betriebspunkt auftretende Durchlasswiderstand des aktiven Pull-up- bzw. Pull-down-Netzwerkes wird bei angelegter 5 V-Betriebsspannung als nomineller Gate-Widerstand definiert. Im dynamischen

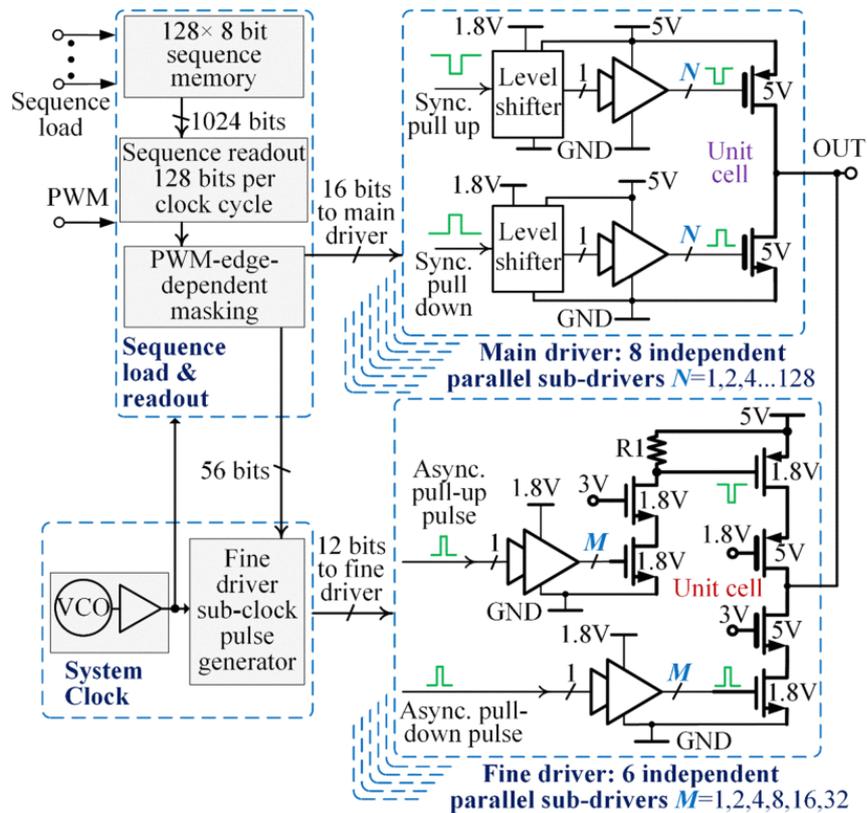


Abbildung 5.14: Schematische Darstellung der Architektur des Treibers [30].

Betrieb kommt es demnach zu einer belastungsabhängigen Änderung des wirksamen Widerstandes. Die im Weiteren angegebenen Widerstandswerte beziehen sich aufgrund einer besseren Übersichtlichkeit auf die nominellen Widerstandswerte. Ein direkter Bezug dieser Werte auf diskrete Gate-Widerstände ist somit nicht mehr möglich.

Die nominellen Widerstandswerte lassen sich zwischen  $0,14\ \Omega$  und  $36\ \Omega$  mit einer Auflösung von  $2^8$  Stufen verändern. Der sehr große, maximale Widerstand entspricht dem hochohmigen Zustand, wenn alle Transistoren ausgeschaltet sind. Mit einer einstellbaren Schrittweite  $t_{s,h}$  von  $1,6\ \text{ns}$  bis  $2,5\ \text{ns}$  können der wirksame Pull-up- bzw. Pull-down-Widerstand sieben mal während des jeweiligen Schaltvorganges verändert werden. Somit ist es möglich, innerhalb einer Zeitspanne von maximal  $17,5\ \text{ns}$  das Schaltverhalten durch den Gate-Treiber zu beeinflussen.

Zusätzlich zu diesem Hauptnetzwerk aus parallelen Transistorzellen (Main driver) existiert ein entsprechendes, noch feiner einstellbares Transistor-Netzwerk aus sechs parallelen Transistorzellen, der Feintreiber (Fine driver). Dieser kann innerhalb jedes Zeitschrittes  $t_{s,h}$  wiederum mit einer Schrittweite  $t_{s,f}$  von  $100\ \text{ps}$  den Ausgangswiderstand bis zu zehn mal zwischen  $1\ \Omega$  und  $64\ \Omega$  mit einer Amplitudenauflösung von  $2^6$  Stufen variieren. Als weiteren Unterschied zum Haupttreiber können zeitgleich das Pull-up- und das Pull-down-Netzwerk des Feintreibers unabhängig vom Schaltvorgang des Leistungshableiters angesprochen werden. Abbildung 5.14 zeigt die Architektur des Treiber-ICs. Der Haupttreiber und der Feintreiber sind über eine Parallelschaltung miteinander verbunden. Somit kann das transiente Verhalten durch den Feintreiber ausgebremst oder zusätzlich beschleunigt werden.

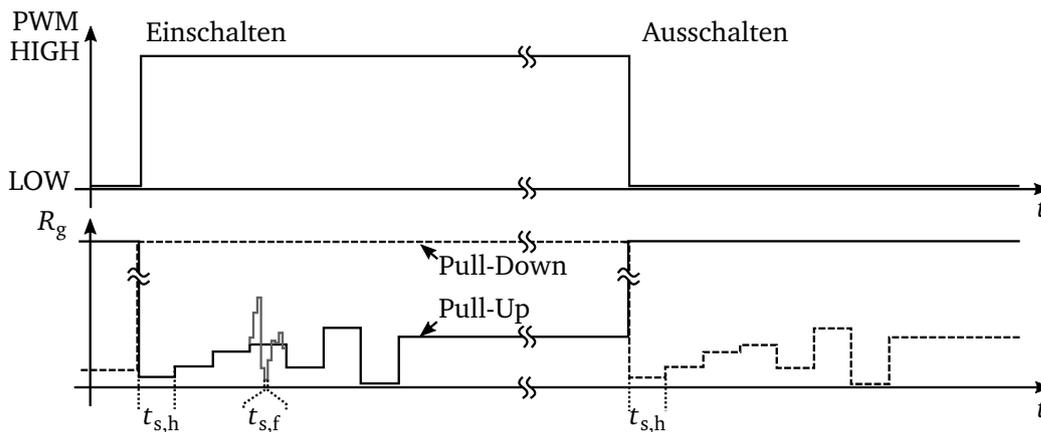


Abbildung 5.15: Prinzipdarstellung des aktiven Treibers mit integrierten, einstellbaren Gate-Widerständen.

Für die Ansteuerung des Treibers legt der Anwender eine Widerstandssequenz mit definierten Schrittweiten  $t_{s,h}$  und  $t_{s,f}$  und den dazugehörigen nominellen Widerstandswerten fest. Die Widerstandssequenzen für jeweils das Ein- und das Ausschalten werden vor dem Betrieb in den Speicher des Gate-Treibers geschrieben. Im Betrieb genügt ein externes PWM-Signal, um die entsprechenden Sequenzen für das Ein- und das Ausschalten ablaufen zu lassen. Abbildung 5.15 stellt dies schematisch dar.

Somit steht dem Anwender ein aktiver Treiber zur Verfügung, welcher mit einer hohen zeitlichen und ohmschen Auflösung das Schaltverhalten beeinflusst und durch das kompakte MLP5x5-32 Gehäuse ohne zusätzliche Elemente die Induktivität im Gate-Kreis minimiert.

### Versuchsaufbau

Um den aktiven Treiber und die praktische Anwendbarkeit der Optimierungsstrategie zu testen, wird ein Hochsetzsteller aus zwei GaN-Transistoren (GS66516T) aufgebaut. Die Zwischenkreisspannung beträgt 380 V. Die Platine ist für einen Drosselstrom von 15 A ausgelegt. Die PWM-Frequenz beträgt 100 kHz. Um die Schaltcharakteristik auszuwerten, werden die Drain-Source-Spannung und die Gate-Source-Spannung des aktiven Lowside-Transistors über passive Spannungstastköpfe mit einer Bandbreite von 400 MHz bzw. 500 MHz gemessen. Für die Erfassung des transienten Stromes wird der am Ende des Grundlagenabschnittes 2.2.3 vorgestellte Infinity-Sensor eingesetzt. Die in Abhängigkeit von der Stromänderung induzierte Spannung wird am Sensor mit einem passiven 1:10-Tastkopf abgegriffen und mittels Nachbearbeitung der Messwerte über die Zeit integriert. Um den korrekten Skalierungsfaktor zu bestimmen, wird der Drosselstrom über eine Stromzange aufgezeichnet. Dieser Wert dient als Referenzwert des dynamischen Stromverlaufes, welcher am Ende des Schaltvorganges erreicht werden muss.

Abbildung 5.16 zeigt eine schematische Darstellung des Hochsetzstellers inklusive der Messgrößen und der wichtigsten parasitären Größen.  $Z_{ZWK}$  entspricht der Impedanz des Zwischenkreises.  $C_{lage}$  repräsentiert die parasitäre Kapazität zwischen den Lagen der Platine, welche mittels Approximation als Plattenkondensator zwischen DC- und HV+ mit 270 pF abgeschätzt wird. Die parasitären Induktivitäten  $L_{x1}$  und  $L_{x2}$  können wahlweise über eine zusätzli-

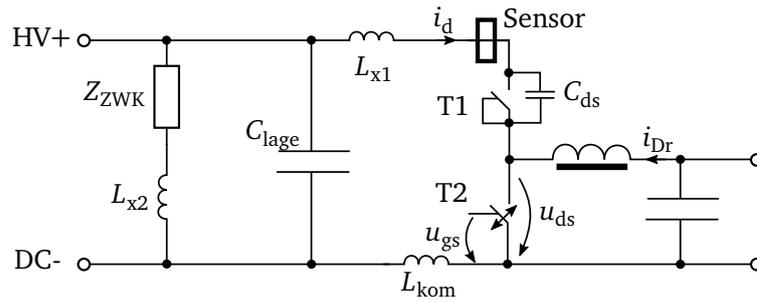


Abbildung 5.16: Schematische Darstellung des Hochsetzstellers.

Tabelle 5.3: Werte parasitärer Elemente des Kommutierungskreises des untersuchten Hochsetzstellers.

Element	Wert	Element	Wert
$L_1$	0,9 nH	$L_{x1}, L_{x2}$	1,7 nH
$L_{\text{geh}}$	1,6 nH	$C_{\text{ds}}$	130 pF
$L_{\text{komp}} = L_{\text{geh}} + L_1$	2,5 nH	$C_{\text{lage}}$	270 pF

che Drahtschleife mit definierter Geometrie hinzugefügt werden (siehe Abbildung 5.17). Mit einem Drahtdurchmesser  $r_0$  von 0,8 mm und einem Schleifendurchmesser  $D_s$  von 2,2 mm ergibt sich über die Näherungsformel für die Induktivität einer Drahtschleife [54]

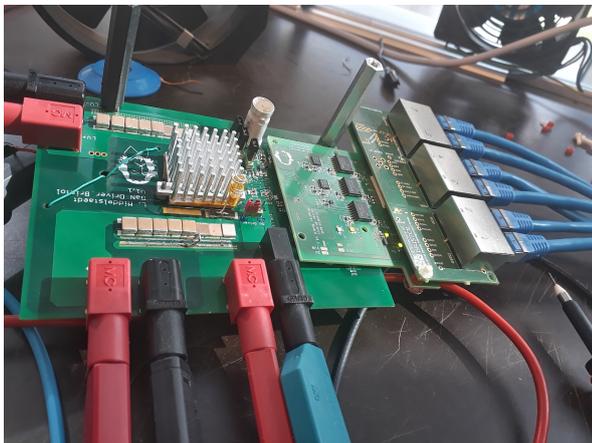
$$L = \mu_0 D_s \left[ \ln \left( \frac{8D_s}{r_0} \right) - \frac{7}{4} \right] \quad (5.5)$$

eine zusätzliche Induktivität von 1,7 nH.  $L_{\text{komp}}$  fasst die parasitären Induktivitäten des Kommutierungskreises, bedingt durch die beiden Transistorgehäuse  $L_{\text{geh}}$  und die Leiterbahnführung  $L_1$  der Platine, zusammen.  $L_{\text{geh}}$  ist die Summe aller partiellen Anschlussinduktivitäten von Drain und Source und beträgt 1,6 nH. Die Anschlussinduktivitäten werden aus der SPICE-Netzliste des Herstellers entnommen. Für  $L_1$  ergibt sich mittels Feldsimulation ein Wert von 0,9 nH.  $L_{\text{komp}}$  beträgt somit 2,5 nH. Die Drain-Source-Kapazität des GaN-HEMTs weist einen Wert von 130 pF bei einer Drain-Source-Spannung von 400 V auf [162]. Tabelle 5.3 fasst alle Werte zusammen.

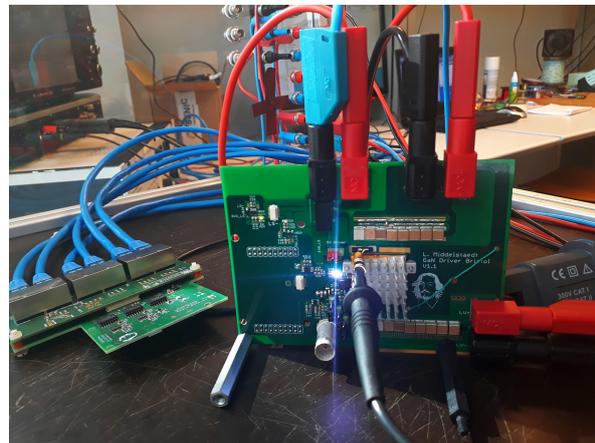
Der HS-Transistor T1 wird ausschließlich in Rückwärtsrichtung betrieben. Der Gate-Anschluss wird daher mit dem Source-Anschluss kurzgeschlossen. Der aktive LS-Transistor T2 wird über den aktiven Treiber mit 5 V und dynamischer Widerstandssequenz angesteuert. Das PWM-Signal, welches die Widerstandssequenz für das Ein- bzw. Ausschalten aktiviert, wird über eine Mikrocontroller-Platine bereitgestellt, welche über Steckkontakte mit der Leistungsplatine verbunden ist. Über eine grafische MATLAB-Oberfläche definiert der Nutzer die gewünschte Widerstandssequenz. Diese Widerstandssequenz wird über eine Peripherie aus FPGA-Platine, Pegelanpassern und digitalen Isolatoren in den Speicher des Treibers geschrieben. Diese Peripherie zum Beschreiben des Treibers befindet sich auf einer zusätzlichen Platine, welche über Steckkontakte mit der Hochsetzsteller-Platine verbunden ist. Nach dem Programmiervorgang lässt sich die Peripherie so von der Leistungsplatine entfernen. Dies ist für das Messen der gestrahlten elektromagnetischen Störung von Vorteil, weil



Abbildung 5.17: Foto des kapazitiven Zwischenkreises mit einer zusätzlichen Drahtschleife (weißer Kreis), die durch  $L_{x2}$  modelliert wird.



(a) Verbundene Pheriperie zum Beschreiben des Treibers



(b) Entfernte Peripherie, angeschlossene Messmittel

Abbildung 5.18: Platine des Hochsetzstellers im Laboraufbau.

so lediglich die interessierenden Komponenten gemessen und somit unnötige Einflussfaktoren reduziert werden. Die Fotos in Abbildung 5.18 zeigen die Platine des Hochsetzstellers mit der Peripherie im Laboraufbau. Die Messung der gestrahlten EMV-Charakteristik erfolgt nach Norm EN55011 mit einer Entfernung zwischen EUT und Antenne von 10 m in einer Absorberhalle (siehe Abbildung 2.25). Wie auch schon in Kapitel 3 wird als störungsarme versorgende 200 V-Quelle ein Stelltransformator mit dreiphasigem Diodengleichrichter und kapazitivem Zwischenkreis eingesetzt. Die 5 V-Kleinspannungsversorgung erfolgt über ein für EMV-Messungen zertifiziertes Labornetzteil. Für die Messungen wird der Versuchsaufbau in  $90^\circ$ -Schritten rotiert. Die Antenne wird sowohl mit vertikaler als auch horizontaler Polarisierung in 1,5 m-Schritten zwischen 1 m und 4 m in der Höhe variiert. Alle präsentierten Ergebnisse basieren auf Spitzenwertmessungen. Abbildung 5.19 zeigt ein Foto des Versuchsaufbaus in der Messumgebung der Absorberhalle.

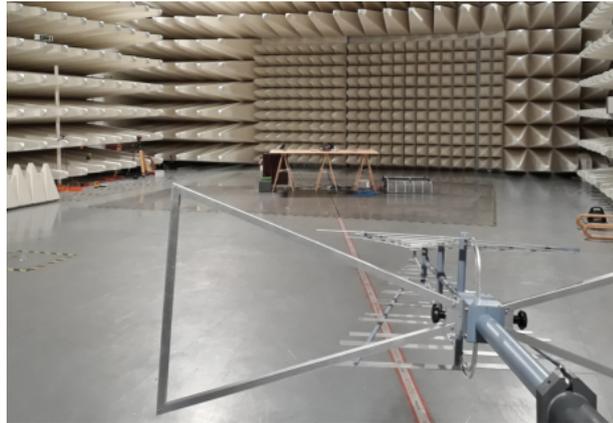


Abbildung 5.19: Foto des Versuchsaufbaus in der Absorberhalle.

### Optimierte Widerstandssequenz

Bedingt durch die Freiheitsgrade zur Parametereinstellung des Treibers sind eine Vielzahl von Widerstandssequenzen möglich, die zu ähnlichen Ergebnissen mit minimierter Schaltoszillation führen. In [30], [145] werden mit diesem Treiber optimierte Schaltverläufe präsentiert, die jedoch auf Widerstandssequenzen basieren, welche durch ein stark empirisches Vorgehen generiert wurden. Anhand der in dieser Arbeit vorgestellten Optimierungsstrategie gelingt es, die Anzahl der Iterationen, die notwendig sind, um die Schaltoszillationen sowie die Schaltenergien zu minimieren, entscheidend zu reduzieren. Dieses zielgerichtete Vorgehen soll nachstehend erläutert werden, bevor im Anschluss die korrespondierenden Messergebnisse präsentiert werden.

Die vorgestellte Optimierungsstrategie beruht auf dem geeigneten Einstellen der Überstromspitze während des Einschaltens. Es ist das Ziel, dass hierfür die Spannungsflanke der bestimmende Einflussfaktor ist. Laut Formel (4.23) muss daher der Einfluss der initialen Stromsteilheit und somit  $i'_1(t_1)$  selbst reduziert werden. Um die Auswirkung von  $i'_1(t_1)$  sichtbar zu machen und somit bewerten zu können, muss zum Zeitpunkt  $t_1$  ein großer Gate-Widerstand gewählt werden. Somit ist die nachfolgende Spannungssteilheit  $\frac{du_{\text{anr}}}{dt}$  klein und die Überstromspitze wird durch den Wert von  $i'_1(t_1)$  dominiert. Diese resultierende Überstromspitze wird im Folgenden als initiale Stromspitze bezeichnet. Der Zeitpunkt der maximalen Amplitude dieser initialen Stromspitze ist als  $t_1^*$  definiert. Wird bei  $t_1^*$  der Gate-Widerstand reduziert beginnt eine neue Stromphase, für welche  $i'_1(t_1^*)$  klein oder sogar null ist. Gleichzeitig steigt die Spannungssteilheit (siehe Abbildung 5.20). Somit steigt ebenfalls der kapazitive Umladestrom in der Kommutierungszelle und es kommt zu einer zweiten Stromspitze, welche nachstehend als Folgestromspitze bezeichnet wird. Diese wird nun vorrangig durch das  $\frac{du_{\text{anr}}}{dt}$  dominiert und erlaubt es,  $t_2$  alleinig über diese Spannungssteilheit einzustellen. Somit ist es möglich, die geforderte Minimierung von  $i_2(t_2)$  und  $i'_2(t_2)$  über die Spannungssteilheit zu kontrollieren.

Um zeitgleich auch die Schaltverluste zu minimieren, muss die gesamte Schaltzeit möglichst klein sein. Daher sollte das initiale  $\frac{di_d}{dt}$  und finale  $\frac{du_{\text{anr}}}{dt}$  möglichst groß sein, was durch einen entsprechend kleinen Gate-Widerstand erreicht wird. Weiterhin müssen die initiale und die Folgestromspitze möglichst dicht aufeinander folgen, sodass eine kombinierte Überstromspitze entsteht. Der Verlauf dieses kombinierten Überstromes ist etwas breiter, als es

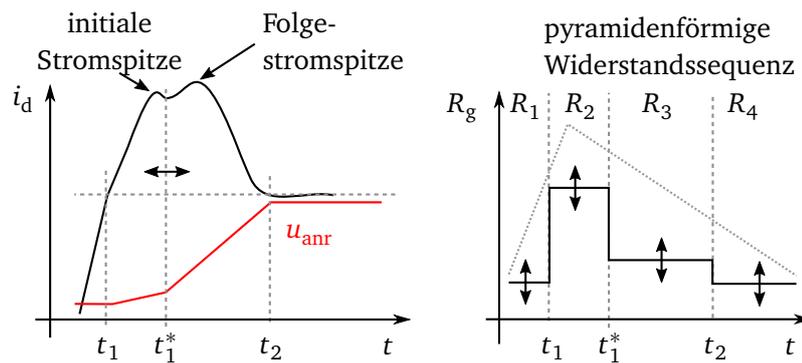


Abbildung 5.20: Qualitativer Verlauf der initialen und Folgestromspitzen (links) mit beispielhafter pyramidenförmiger Widerstandssequenz (rechts) [181].

eine einzelne Überstromspitze sein würde. Diese Überlegungen führen zu einer Pyramidenähnlichen Sequenz von Widerständen, wobei die genauen Werte und die Anzahl der Stufen dem konkreten Hardware-Aufbau und Schaltverhalten angepasst werden müssen (siehe Abbildung 5.20 (rechts)).

Spezifisch wird eine optimale Widerstandssequenz wie folgt ermittelt: Es wird von vier Widerstandswerten  $R_1 \dots R_4$  ausgegangen. Zunächst werden  $R_1$  und  $R_3 = R_4$  mit geringen Werten gewählt, um ein ausreichend schnelles  $\frac{di}{dt}$  und  $\frac{du}{dt}$  zu erzielen. Für  $R_2$  wird ein größerer Wert festgelegt, um die oben beschriebene Trennung der Stromspitzen zu erzielen. Anschließend muss eine erste Messung mit dieser Widerstandssequenz ausgewertet werden, um die Stromform von  $i_d$  zu bewerten. Von besonderem Interesse ist dabei der Verlauf des Überstromes. Im Falle einer dominierenden initialen Stromspitze, müssen  $R_1$  und/oder  $R_2$  vergrößert werden, um den Stromanstieg und damit  $i_1'(t_1)$  zu verringern. Im Falle einer dominierenden Folgestromspitze gilt es,  $R_3$  zu erhöhen, um die Spannungsflanke zu verlangsamen. Gleichzeitig kann auch  $R_2$  verringert werden, um die initiale Stromspitze zu erhöhen. Auf diese Art können die Amplituden beider Überstromspitzen aufeinander angepasst werden, sodass diese sich gleichen und es zu keiner unnötigen zeitlichen Verzögerung kommt.

Abhängig von den Werten der parasitären Elemente  $L_{kom}$ ,  $C_{ds}$  und der Dämpfung ergeben sich die Amplituden der beiden Überstromspitzen und die Resonanzfrequenz der Oszillation. Zusätzlich beeinflussen die Betriebsspannung und der Laststrom das Schaltverhalten, die Anfangsbedingungen und die EMV-kritische Oszillation. Dennoch sind die Erkenntnisse dieses Abschnittes auf eine Vielzahl von Schaltungen anwendbar, indem die Werte der Gate-Widerstände sowie die Dauer der jeweiligen Zeitschritte der Widerstandssequenz angepasst werden. Für eine Schaltung mit größerer parasitärer Schleifeninduktivität würde das  $\frac{di_d}{dt}$  verlangsamt und somit der Anfangswert  $i_1'(t_1)$  verringert werden. Um dem entgegenzuwirken, müssten die Gate-Widerstände  $R_1$  und  $R_2$  verringert werden. Analog müsste für eine Schaltung mit größerer Halbleiterkapazität  $C_{ds}$  und gleichem  $\frac{du}{dt}$  der Gate-Widerstand vergrößert werden, um eine unerwünschte Erhöhung der Folgestromspitze zu vermeiden. Dieses Vorgehen ist demnach für alle Schaltungen anwendbar, in denen die Überstromspitze nicht durch Speicherladungseffekte der Halbleiter beeinflusst wird und die Kommutierungszelle sich im Wesentlichen auf die in den Abschnitten 4.6.1 und 4.6.2 entwickelten Ersatzschaltbilder reduzieren lässt.

Generell nimmt die Anzahl an zu optimierenden Parametern für aktive Gate-Treiber zu,

wenn ein zeitgleiches Optimum der Effizienz und der Schaltoszillationen erzielt werden soll. Iterative oder intelligente Optimierungsalgorithmen [124], [146] sind rechenintensiv und daher für hohe Schaltfrequenzen und kurze Schaltzeiten zu langsam. Der hier vorgestellte Ansatz ist besonders dahingehend nützlich, da er Optimierungsparameter reduziert und so die Effizienz der Suche nach einer optimalen Widerstandssequenz erhöht.

### Experimentelle Ergebnisse

Die Theorie der initialen und Folgestromspitze wird durch die Messergebnisse in Abbildung 5.21 bestätigt. Es werden die Verläufe der gemessenen Transienten während des Einschaltens für drei unterschiedliche Widerstandssequenzen dargestellt. Der Zeitschritt für die Variation des Gate-Widerstandes beträgt 2,6 ns. Die Messung M1 zeigt das langsamste Schalten. Der initiale Gate-Widerstand  $R_1$  beträgt  $4,5 \Omega$ . Mit dem Start des Stromanstieges wird der Widerstand auf  $7 \Omega$  erhöht (entspricht  $R_2$ ), um das  $\frac{di}{dt}$  zu begrenzen. Dadurch kommt es zu der kleinen initialen Stromspitze. Die zweite Anpassung des Gate-Widerstandes reduziert diesen wieder, sodass eine schnellere Spannungsflanke erzeugt wird. Infolge dessen ist die Folgestromspitze mit erhöhter Amplitude zu beobachten, welche dem kapazitiven Umladestrom zugeschrieben wird. Um den Schaltvorgang weiter zu beschleunigen, wird für Messung M2 der Gate-Widerstand während des Stromanstieges im Vergleich zu M1 weniger stark erhöht. Hierdurch kommt es zu einer initialen Stromspitze, welche die gleiche Amplitude wie die Folgestromspitze hat. Das  $\frac{du}{dt}$  beginnt so etwas früher und die beiden Stromspitzen verschmelzen zu einer einzelnen breiten Stromspitze. Werden nun für Messung M3 die ersten drei Widerstandsstufen weiter reduziert, kommt es zu einer großen initialen Stromspitze. Deren Amplitude ist größer als die der kapazitiven Folgestromspitze. Dadurch wird die Kapazität schneller umgeladen als durch die Gate-Ansteuerung über  $R_4$  definiert. Die separate Kontrolle über die Spannungsflanke mittels Gate-Ansteuerung geht somit verloren. Stattdessen wird die Geschwindigkeit des Umladens der parasitären Kapazität durch die große initiale Stromspitze dominiert.

Als Schaltungskonfiguration für die Ergebnisse in Abbildung 5.21 wurde eine minimierte Schleifeninduktivität gewählt. Die optionalen Drahtbrücken, welche durch die parasitären Induktivitäten  $L_{x1}$  und  $L_{x2}$  repräsentiert werden (siehe Abbildung 5.16), sind demnach nicht hinzugefügt. Somit entsteht ein Schwingkreis aus der Reihenschaltung von  $L_{\text{kom}}$ ,  $C_{\text{ds}}$  und  $C_{\text{lage}}$ . Dies resultiert mit den Werten aus Tabelle 5.3 in einer Resonanzfrequenz von 326 MHz. Vor allem in Messung M3 wird die Oszillation im Strom mit dieser Resonanzfrequenz deutlich.

Um die Vorteile des Einsatzes des aktiven Treibers mit optimierter Widerstandssequenz zu verdeutlichen, wird das korrespondierende Schaltverhalten in Relation zu Schaltverläufen mit konstantem Gate-Widerstand (siehe Abbildung 5.22) bewertet. Das Einschaltverhalten mit optimierter Widerstandssequenz zeigt nur leicht geringere Strom- und Spannungssteilheiten als das schnelle Schaltverhalten. Dennoch sind die Stromspitze und die Oszillationsamplitude ähnlich klein wie bei dem deutlich langsameren Schaltverhalten. Verglichen mit den konventionellen Sequenzen mit konstantem Widerstand, reduziert das optimierte Schalten die Amplitude der EMV-kritischen Oszillation, sodass diese vergleichbar mit der des langsamen Schaltens ist. Durch die dennoch hohe Schaltgeschwindigkeit werden zeitgleich die Schaltverluste  $E_{\text{ein}}$  reduziert. Das dazugehörige Spektrum der gestrahlten Störungen ist in Abbildung 5.23 dargestellt. Dass das optimierte Schaltverhalten eine mittlere Schaltgeschwindigkeit aufweist, wird durch den Verlauf des Spektrums zwischen 90 MHz und 200 MHz deut-

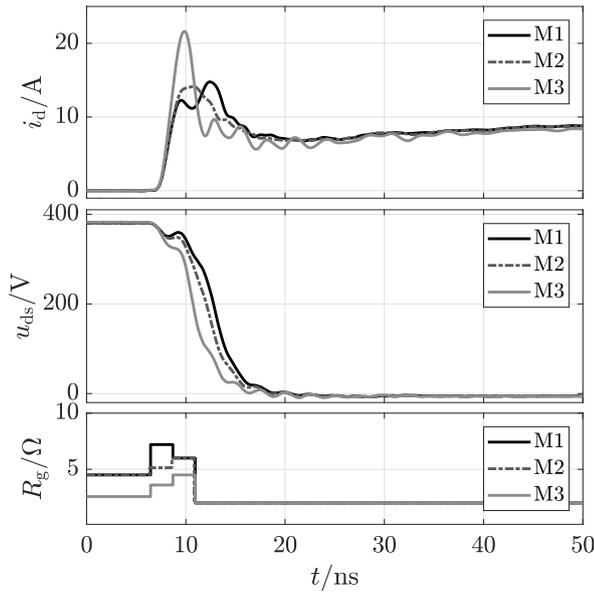


Abbildung 5.21: Schaltverhalten für unterschiedliche Widerstandssequenzen (326 MHz-Oszillation) [181].

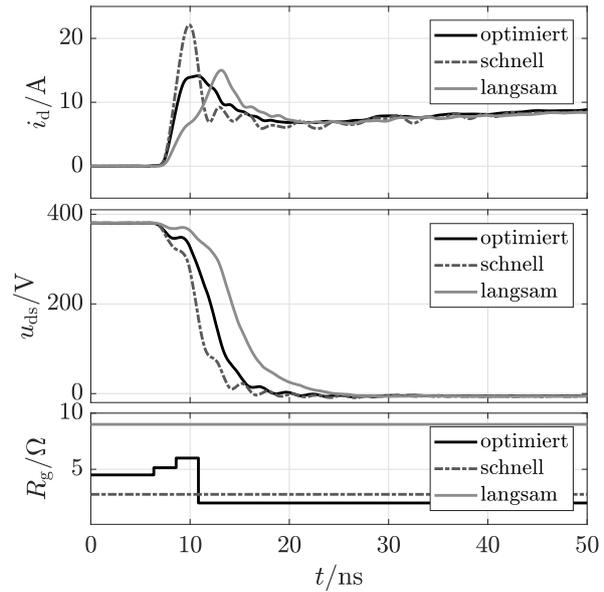


Abbildung 5.22: Transiente Verläufe für ein optimiertes, konstant-schnelles und konstant-langsam Schalten (326 MHz-Oszillation).

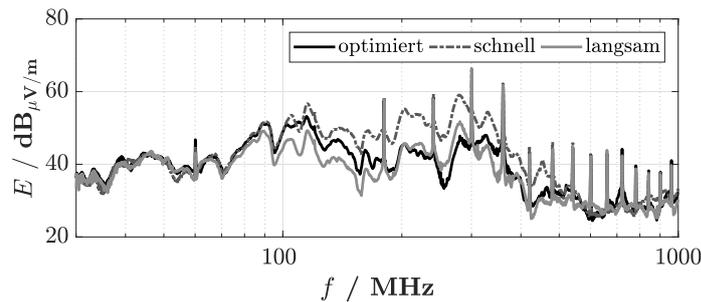


Abbildung 5.23: Gestrahlte Störspektren für unterschiedliche Widerstandssequenzen (326 MHz-Oszillation).

lich. Hier liegt die Störampplitude zwischen den Amplituden des schnellen und des langsamen Schaltens. Oberhalb von 200 MHz wird die EMV-Optimierung deutlich. Hier zeigt das Spektrum durch die optimierte Widerstandssequenz eine ähnlich kleine Störampplitude wie das Spektrum des langsamen Schaltens. Das schnelle Schalten führt dabei zu einer um 10 dB erhöhten Störampplitude über einen breiten Frequenzbereich. Tabelle 5.4 fasst die Ergebnisse der Schaltverluste und der Störampplitude vergleichend zusammen. Die optimierte pyramidenförmige Widerstandssequenz mit drei Widerstandsänderungen führt demnach für diesen Aufbau zu um 17% reduzierten Schaltverlusten und einem gleichen Störspektrum für den Frequenzbereich oberhalb von 200 MHz im Vergleich zum langsamen Schalten. In Relation zu dem schnellen Schalten wird eine klare Reduzierung der Störampplitude über einen breiten Frequenzbereich von bis zu 10 dB erreicht, wobei sich die Schaltverluste um nur 6,5% erhöhen.

In Abbildung 5.23 ist keine das Spektrum dominierende Resonanzfrequenz bei 326 MHz

Tabelle 5.4: Verlustenergie des Einschaltens  $E_{\text{ein}}$  sowie die beispielhafte Amplitude des Störspektrums bei 200 MHz und entsprechende Änderung  $\Delta$  für unterschiedliche Widerstandssequenzen (Schaltungskonfiguration: 326 MHz-Oszillation, ohne zusätzliche parasitärer Induktivität)

Messung	$E_{\text{ein}} / \mu\text{J}$	$\Delta / \%$	$A / \text{dB}_{\mu\text{V}/\text{m}}$	$\Delta / \text{dB}_{\mu\text{V}/\text{m}}$
optimiert	32		45	
schnell	30	-6,5	55	10
langsam	35.5	17	45	0

zu erkennen. Dies liegt zum einen daran, dass die Oszillationsamplitude im Schaltverhalten gering und die Dämpfung groß ist (siehe Abbildung 5.22). Zum anderen wird in den vorangegangenen Kapiteln darauf hingewiesen, dass die geometrische Anordnung des Resonanzkreises nicht zwangsweise auch selbst als parasitäre Antenne wirkt. Stattdessen können die Oszillationen andere, aufbaubedingte Resonanzen mit ähnlicher Frequenz anregen. Dies ist die Erklärung für den breitbandigen Anstieg der Störampplitude im Frequenzbereich um 300 MHz. Zudem enthält die flachere und dadurch weniger steile Überstromspitze geringere hochfrequente Anteile, weshalb sich die Störungen des schnellen und des optimierten Schaltverhaltens oberhalb von 100 MHz unterscheiden.

Die Vorteile der Optimierung des Schaltverhaltens werden für kleinere Resonanzfrequenzen der Kommutierungszelle noch deutlicher. Durch das Hinzufügen der optionalen Induktivität  $L_{x1}$  verringert sich die Resonanzfrequenz des Kommutierungskreises auf 215 MHz. Diese Resonanz wird durch die Reihenschaltung der Kommutierungskreisinduktivität und  $L_{x1}$  sowie der Transistor-Kapazität  $C_{\text{ds}}$  gebildet. Dies wird durch die Resonanzuntersuchung bei variabler Zwischenkreisspannung bestätigt, analog zum dargestellten Vorgehen in Tabelle 3.5 Abschnitt 3.5.4. Über die kleine Impedanz des kapazitiven Zwischenkreises schließt sich der Reihenresonanzkreis. Abbildung 5.24 stellt das korrespondierende Schaltverhalten für zwei konstante und eine optimierte Widerstandssequenz dar. Während das schnelle Schaltverhalten mit kleinem Gate-Widerstand zu einer großen Überstromspitze und großer Oszillationsamplitude führt, zeigt das langsame Schalten eine halbierte Überstromspitze mit geringer Oszillationsamplitude. Das optimierte Schaltverhalten mit pyramidenförmiger Widerstandssequenz führt trotz schnellem Stromanstieg zu einer Überstromspitze mit gleicher Amplitude, verglichen mit dem langsamen Schalten. Die Überstromspitze weist den gewünschten breiteren Verlauf auf als die ungesteuerten Überstromspitzen und bestätigt die zuvor entwickelte Theorie. Die Stromoszillation ist für die optimierte Widerstandssequenz noch kleiner als für das langsame Schalten. Dies beweist, dass auch für diesen Aufbau ein langsames Schalten nicht zwangsweise zu einer geringeren Oszillationsamplitude führt. Aus den korrespondierenden Störspektren in Abbildung 5.25 wird das verbesserte EMV-Verhalten deutlich. Zunächst führt das optimierte Profil mit mittlerer Schaltgeschwindigkeit zwischen 100 MHz und 170 MHz auch zu einer mittleren Störampplitude. Im Bereich der Resonanzfrequenz zwischen 170 MHz und 270 MHz wird die Störampplitude gegenüber dem langsamen Schalten um bis zu  $9 \text{ dB}_{\mu\text{V}/\text{m}}$  und gegenüber dem schnellen Schalten sogar um bis zu  $20 \text{ dB}_{\mu\text{V}/\text{m}}$  reduziert. Somit wird der Einfluss der Resonanz auf das Spektrum durch die optimierte Widerstandssequenz minimiert. Die gleichzeitige Optimierung von Schaltverlusten und elektromagnetischer Störung ist durch den Vergleich der Werte von  $E_{\text{ein}}$  und der Störampplitude  $A$  bei 200 MHz in

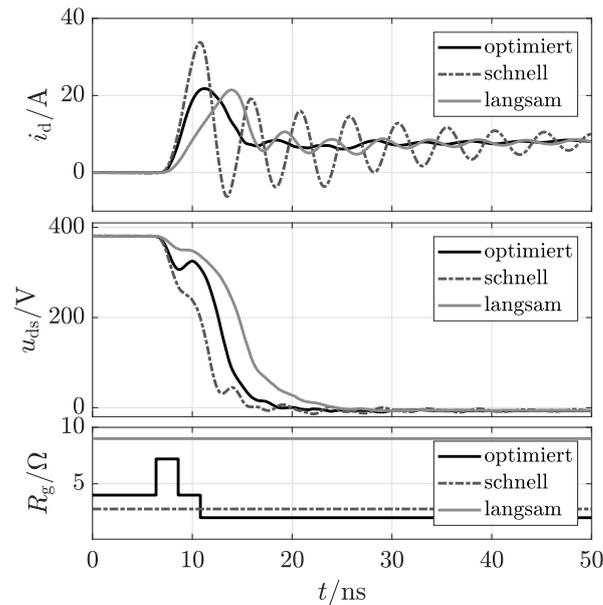


Abbildung 5.24: Transiente Verläufe für ein optimiertes, konstant-schnelles und konstant-langsame Schalten (215 MHz-Oszillation, mit zusätzlicher parasitärer Induktivität  $L_{x1}$ ) [181].

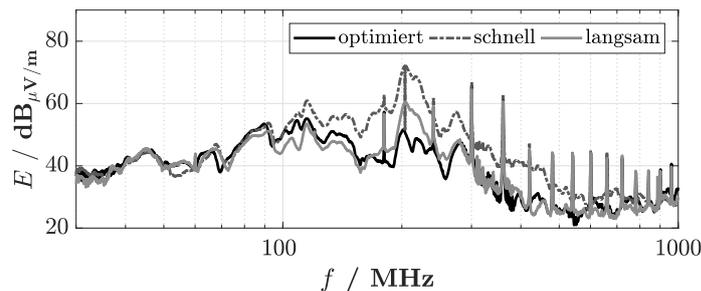


Abbildung 5.25: Gestrahlte Störspektren für unterschiedliche Widerstandssequenzen (215 MHz-Oszillation, mit zusätzlicher parasitärer Induktivität  $L_{x1}$ ) [181].

Tabelle 5.5 zusammengefasst.

Die Effektivität der direkten Eliminierung der Oszillation über die Gate-Ansteuerung und damit der EMV-Verbesserung wird durch nachstehende Untersuchung deutlich. Die Messergebnisse in Abbildung 5.26 stellen zwei Störspektren für das schnelle Schalten mit der 215 MHz-Resonanz des Kommutierungskreises für unterschiedliche Kabelkonfigurationen dar. Hierbei entsprechen die Messergebnisse der ersten Messung dem ungefilterten Betrieb entsprechend dem schnellen Schalten aus Abbildung 5.25. Für die zweite Messung werden alle an die Hochsetzstellerschaltung angeschlossenen Leitungen mit unterschiedlichen Klappferriten für die Filterung von Gleich- und Gegentaktströmen über einen breiten Frequenzbereich entkoppelt. Es ist zu erkennen, dass die Filterung auf einen Frequenzbereich bis 300 MHz einen Einfluss hat. Während die größte Dämpfung bei 100 MHz zu beobachten ist, beeinflusst die 200 MHz-Resonanz auch das gefilterte Spektrum maßgeblich. In Abbildung 5.27 sind die Spektren für das schnelle, langsame und optimierte Schalten mit der 215 MHz-Resonanz und entkoppelten Leitungen gegenübergestellt. Trotz der breitbandigen Entkopplung der Leitungen bewirkt die optimierte Treiberansteuerung noch immer eine zu-

Tabelle 5.5: Verlustenergie des Einschaltens  $E_{\text{ein}}$  sowie die Amplitude des Störspektrums bei 200 MHz und entsprechender Änderung  $\Delta$  für unterschiedliche Widerstandssequenzen (Schaltungskonfiguration: 215 MHz-Oszillation, mit zusätzlicher parasitärer Induktivität  $L_{x1}$ ).

Messung	$E_{\text{ein}} / \mu\text{J}$	$\Delta / \%$	$A / \text{dB}_{\mu\text{V}/\text{m}}$	$\Delta / \text{dB}_{\mu\text{V}/\text{m}}$
optimiert	42,2		51	
schnell	38,7	-8	72	20
langsam	44,8	6	60	9

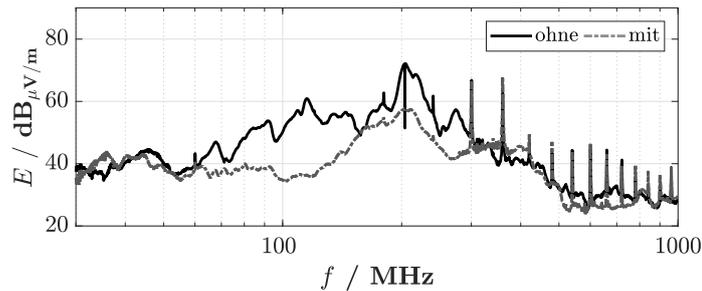


Abbildung 5.26: Gestrahlte Störspektren mit und ohne Entkopplung der angeschlossenen Leitungen (schnelles Schalten, 215 MHz-Oszillation, mit zusätzlicher parasitärer Induktivität  $L_{x1}$ ).

sätzliche Reduzierung der Störampplitude bei 210 MHz um  $8 \text{ dB}_{\mu\text{V}/\text{m}}$  gegenüber dem langsamen Schalten.

### 5.3.3 Diskussion

Abschließend werden verschiedene Aspekte angesprochen, die es bezüglich der Umsetzung der Optimierungsstrategie in unterschiedlichen Anwendungen zu beachten gilt. Hierzu gehören die zeitliche Verzögerung zwischen einer Änderung in der Widerstandssequenz und der korrespondierenden Änderung in dem transienten Verhalten, die Reproduzierbarkeit eines optimierten Schaltverhaltens, die Arbeitspunktabhängigkeit sowie die Anwendbarkeit für Schaltungen mit SiC-Transistoren.

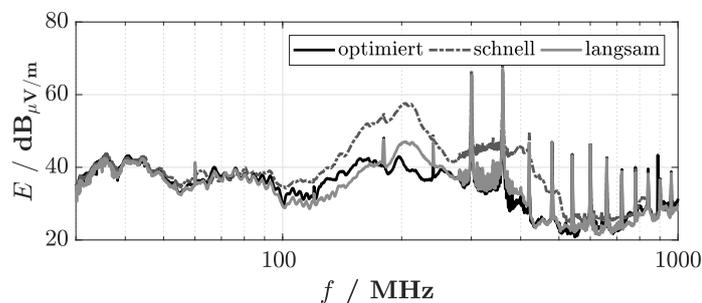


Abbildung 5.27: Gestrahlte Störspektren mit Entkopplung der angeschlossenen Leitungen für unterschiedliche Widerstandssequenzen (215 MHz-Oszillation, mit zusätzlicher parasitärer Induktivität  $L_{x1}$ ).

### Zeitliche Verzögerung

Das Analysieren des Einschaltvorganges mit optimierter Widerstandssequenz (siehe Abbildung 5.28) verdeutlicht, dass eine Änderung in der Widerstandssequenz keine instantane Änderung im geschalteten Strom oder der Spannung hervorruft. Während bereits eine Erhöhung des Gate-Widerstandes zum Start der Stromflanke eingestellt wird, hat dies nur geringen Einfluss auf die anfängliche Stromsteilheit und erst die Stromspitze wird durch den größeren Widerstand beeinflusst. Gleiches gilt für die nachfolgende Reduzierung des Gate-Widerstandes, welche bereits zu Beginn der Stromspitze erfolgt. Einen Einfluss hat diese Änderung jedoch erst auf die Spannungsflanke während des Endes der Stromspitze. Die Gründe für dieses Verhalten liegen in den induktiven und kapazitiven parasitären Speicherelementen sowohl im Gate-Kreis als auch im Kommutierungskreis. Diese Speicherelemente müssen zunächst energetisch ge- oder entladen werden und führen zu verzögernden Zeitkonstanten, bevor es zu einem gewünschten Effekt kommt. Die parasitäre Induktivität im Gate-Kreis verhindert beispielsweise schnelle Stromänderungen. Eine Erhöhung des Gate-Widerstandes würde eine sofortige Änderung des Ladestromes im Gate-Kreis bedeuten. Dieser sinkt jedoch entsprechend dem Wert der Induktivität mit einem endlichen  $\frac{di}{dt}$ . Soll das Schaltverhalten durch eine Verringerung des Gate-Widerstandes beschleunigt werden, muss der Gate-Strom zunächst einmal mit begrenzter Schnelligkeit ansteigen. Dieses Verhalten begründet auch den Unterschied zwischen den zeitlichen Zusammenhängen der theoretischen und gemessenen Verläufe aus Abbildung 5.20 und Abbildung 5.21. Während  $R_2$  in der Theorie mit dem Start der Spannungsänderung eingestellt wird, muss für die Messung die Änderung von  $R_1$  auf  $R_2$  bereits zum Start des Stromanstieges stattfinden. Diese Verzögerungszeit macht eine Vorausberechnung einer optimierten Widerstandssequenz schwierig und ein iteratives Vorgehen ist unumgänglich. Durch die Beobachtung der Form der Stromspitze, wie zuvor beschrieben, erfolgt die Suche zielgerichtet und die Anzahl der Iterationsschritte wird minimiert.

### Reproduzierbarkeit

Für die Anwendung der Optimierungsstrategie in kommerziellen Produkten ist die Reproduzierbarkeit der Optimierung ein entscheidender Faktor. Das Aus- und Wiedereinschalten eines Gerätes oder das Variieren der Geräteperipherie darf das Ergebnis nicht beeinflussen. In Abbildung 5.29 sind Messungen M4 und M5 mit unterschiedlichen Gate-Sequenzen dargestellt, wobei jede Messung an unterschiedlichen Tagen nach Um- und Wiederaufbau des Messaufbaus durchgeführt wurde. Die gute Übereinstimmung bestätigt eine hohe Reproduzierbarkeit.

Ein weiterer wichtiger Aspekt sind Einflüsse von temperaturbedingten sowie bauelementbedingten Parameterstreuungen. Untersuchungen haben gezeigt, dass die Einstellung der Zeitdauer eines Sequenzschrittes treiberintern mit der Temperatur des ICs variiert. Bereits wenige Grad Unterschied in der Umgebungstemperatur können einen Zeitunterschied von mehreren 100 ps bedeuten. Im Fall von vier Sequenzschritten addiert sich der zeitliche Fehler auf mehr als 1 ns. Abhängig von der Dauer des Schaltvorgangs kann dies bereits einen Einfluss auf das Schaltverhalten bedeuten. Auch das Temperaturverhalten der Halbleiter selbst beeinflusst die Schaltvorgänge. In [128] wird die Abhängigkeit der Stromsteilheit von der Temperatur gezeigt. Durch ein verändertes  $\frac{di}{dt}$  müsste auch die Widerstandssequenz temperaturabhängig angepasst werden.

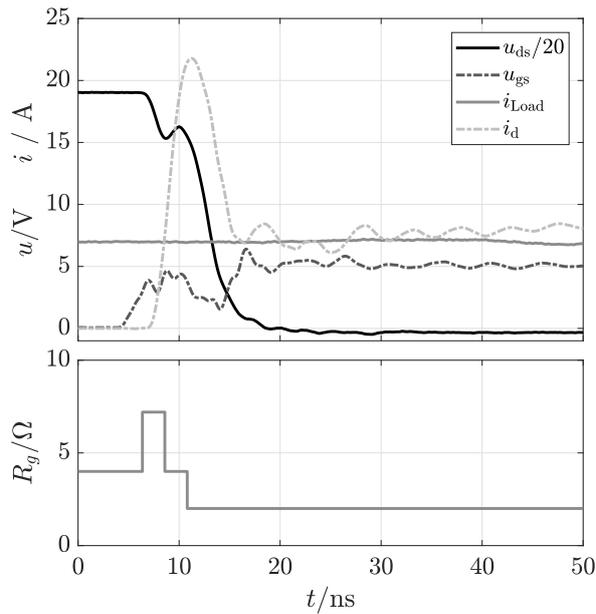


Abbildung 5.28: Optimiertes Schaltverhalten mit minimierter Oszillation (215 MHz-Oszillation, mit zusätzlicher parasitärer Induktivität  $L_{x1}$ ).

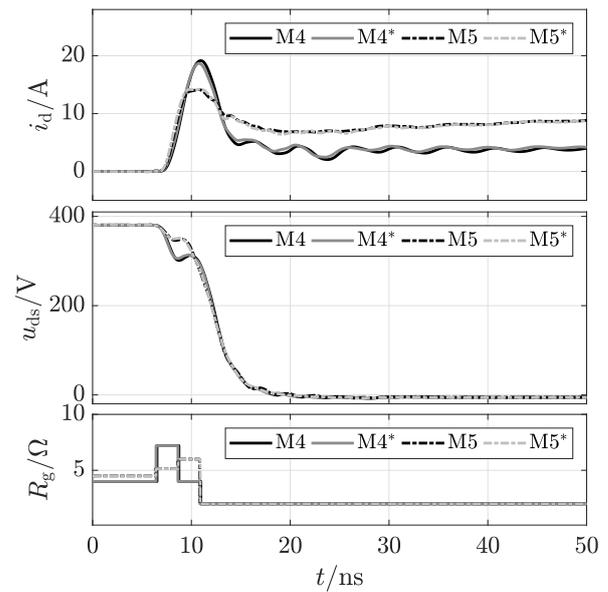


Abbildung 5.29: Untersuchung der Reproduzierbarkeit der Messungen M4 und M5 durch die Wiederholungsmessungen M4\* und M5\*.

Durch Herstellungsprozesse kommt es zu Parameterstreuungen von Leistungshalbleitern, welche sich vor allem bei der Parallelschaltung von Transistoren bemerkbar machen, indem es zu unterschiedlicher Stromverteilung während transienter Vorgänge kommt [147]–[150]. Diese können dazu führen, dass ein optimiertes Profil in einer baugleichen Schaltung mit nominell identischen Transistoren zu einem veränderten Schaltverhalten führt. Es ist davon auszugehen, dass diese Änderungen vorrangig bei sehr schnellem Schalten den größten Einfluss haben. Da für ein optimiertes Schaltverhalten eine mittlere Schaltgeschwindigkeit angestrebt wird, sind die Einflüsse von Parameterstreuungen auf einen optimierten Schaltvorgang als nicht dominant einzustufen.

### Arbeitspunktabhängigkeit

Auch die Variation des Arbeitspunktes beeinflusst je nach untersuchtem Halbleiter das Schaltverhalten. In Abbildung 5.30 und Abbildung 5.31 werden der Drosselstrom und die Zwischenkreisspannung bei gleicher Widerstandssequenz verändert. Wie bereits in Abschnitt 3.5.4 analysiert, hat der Drosselstrom für die untersuchten GaN-HEMTs einen vernachlässigbaren Einfluss auf die Stromsteilheit. Lediglich die Amplitude der Überstromspitze wird in Abbildung 5.30 beeinflusst. Dabei ändert sich die Oszillationsamplitude kaum. Die für 7 A optimierte Sequenz führt demnach auch für eine Reduzierung des Drosselstromes auf 3 A zu einem Schaltverhalten mit minimierter Oszillation. Für die hier untersuchten GaN-HEMTs gilt demzufolge nur eine geringe Sensitivität der Schaltoptimierung gegenüber einer Stromänderung.

Die Spannungsänderung in Abbildung 5.31 hat demgegenüber einen größeren Einfluss.

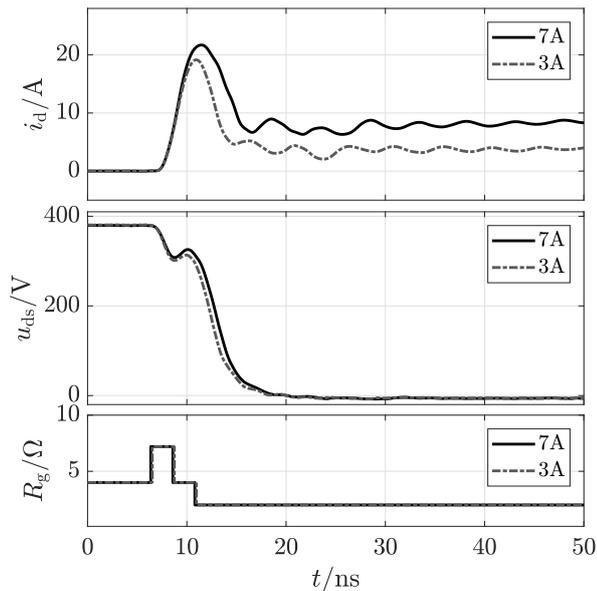


Abbildung 5.30: Schaltverhalten für unterschiedliche Ströme mit gleicher Widerstandssequenz.

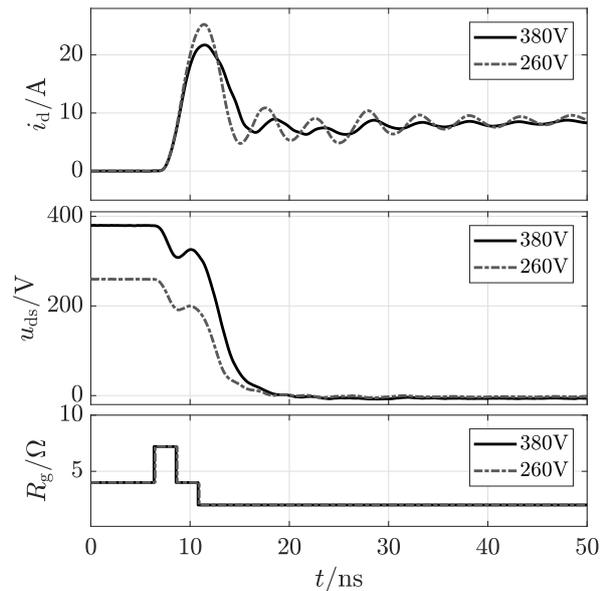


Abbildung 5.31: Schaltverhalten für unterschiedliche Spannungen mit gleicher Widerstandssequenz.

Während das  $\frac{di}{dt}$  für eine Zwischenkreisspannung von 380 V identisch zur Stromsteilheit bei 260 V ist, kommt es durch die kürzere Spannungsflanke zu einer größeren und gleichzeitig steileren Überstromspitze. Das ähnliche  $\frac{du}{dt}$  in Kombination mit einer größeren  $C_{DS}$  führt zu einer dominanten kapazitiven Stromspitze. Da nun das Ende der Stromspitze und das Ende der Spannungsflanke nicht mehr zeitlich miteinander korrelieren, steigt die Oszillationsamplitude. Während einer Spannungsvariation im Betrieb müsste für eine gleichbleibend kleine Oszillationsamplitude die Widerstandssequenz passend variiert werden. Mit einer Änderung um 120 V wurde die Zwischenkreisspannung hier allerdings stark variiert. Die Änderung der Oszillationsamplitude fällt hingegen verglichen mit den Ergebnissen aus Abbildung 5.24 gering aus und übersteigt nicht die Amplitude des langsamen Schaltverhaltens. Für die hier untersuchten GaN-HEMTs gilt demzufolge auch eine geringe Sensitivität der Schaltoptimierung gegenüber einer Spannungsänderung.

### Ausblick

Aufbauend auf den Ergebnissen dieser Arbeit lassen sich weiterführende Arbeiten vor allem im Bezug auf die flexible Implementierung in realen Anwendungen formulieren.

Um eine adaptive Umsetzung der in dieser Arbeit entwickelten Optimierungsstrategie zu realisieren, sind unterschiedliche Optionen denkbar. Eine zeitaufwändige Lösung wäre das Vermessen der relevanten Schaltung für verschiedene Arbeitspunkte und das jeweilige Erstellen von arbeitspunktabhängigen, optimierten Gate-Profilen. Diese können innerhalb einer Steuerung oder Regelung in einem Look-Up Kennfeld hinterlegt werden. Der Vorteil dieses Ansatzes liegt in der einfachen ressourcenminimierten Umsetzung. Eine allgemeinere schaltungsunabhängige Alternative stellt die Implementierung eines Optimierungsalgorithmus dar, welcher im Betrieb arbeitspunktabhängig nach dem optimierten Gate-Profil ähnlich wie in [124] sucht. Nachteilig ist hier jedoch die rechenintensive Umsetzung. Im Gegensatz

zu [124] nutzen Schaltungen mit schnellschaltenden Leistungshalbleitern höhere Schaltfrequenzen, was eine kürzere Berechnungszeit verlangt, dass hochperformante Mikrorechner verwendet werden müssten.

Eine weitere Alternative bietet eine detaillierte Sensitivitätsanalyse der Schaltoszillationen und der damit verbundenen Überstromspitze für die für die Schaltgeschwindigkeit wichtigen Einflussfaktoren Strom, Spannung und Temperatur. Diese Analyse ermöglicht es, aus den Änderungen der Überstromspitze auf die notwendigen Anpassungen des Gate-Profiles zu schließen und sie in einer Steuerung umzusetzen.

Um für einen breiteren Frequenzbereich als für den der kritischen Oszillation entsprechenden die EMV-Störung zu reduzieren, ist eine Kombination aus gängigen Optimierungsverfahren zum Formen von Schaltflanken mit der in dieser Arbeit vorgestellten Strategie ebenfalls denkbar. Das gleichzeitige Optimieren von geleiteten und gestrahlten Störungen ist so möglich. Auch hier stellen die sehr schnellen Schaltflanken und die hohen Schaltfrequenzen hohe zeitliche Anforderungen an die dazugehörigen Recheneinheiten.

## Zusammenfassung

Dieses Kapitel lässt sich durch die folgenden wichtigsten Aussagen zusammenfassen:

1. Die Ergebnisse dieses Kapitels gelten für unipolare Bauelemente, da bei diesen die Überstromspitze nicht durch eine speicherladungsbedingte Rückstromspitze beeinflusst wird.
2. Die Optimierungsstrategie zur Reduzierung von Oszillationen der Kommutierungszelle ist für unterschiedliche Halbleitertechnologien (Si+SiC, GaN) anwendbar.
3. Ein langsames Schalten führt nicht zwangsweise zu minimierter Oszillationsamplitude.
4. Durch optimierte Schaltverläufe lässt sich die Schaltoszillation in der Praxis vollständig eliminieren.
5. Die zeitgleiche Reduzierung von EMV-Störungen und von Schaltverlusten ist so möglich.
6. Unterschiedliche Ansteuerkonzepte (passive RC-Glieder, aktive Treiber) sind in der Lage, die Schaltverläufe zu optimieren.
7. Durch das Beobachten der Überstromspitze beim Einschalten ist eine zielgerichtete Optimierung des Schaltverhaltens möglich und die Anzahl nötiger Iterationsschritte wird minimiert.



# Kapitel 6

## Zusammenfassung

Das Schalten von neuen Leistungshalbleitern innerhalb von wenigen ns stellt hohe Ansprüche an ein korrespondierendes Schaltungslayout sowie an das Design passiver Komponenten im Bezug auf minimierte parasitäre Elemente. Dies ist unter anderem für die elektromagnetische Verträglichkeit von Bedeutung.

Diese Arbeit analysiert und bewertet transiente Effekte von schnellschaltenden Leistungshalbleitern mit speziellem Fokus auf die elektromagnetische Verträglichkeit und schlägt Maßnahmen zur Verbesserung vor. Das erhöhte Störpotential von Schaltungen mit WBG-Transistoren gegenüber konventionellen Si-IGBTs wird im Detail untersucht. Anhand eines beispielhaften DC/DC-Wandlers werden allgemeingültige Designrichtlinien für passive Komponenten sowie für das Schaltungslayout entwickelt. Hierbei werden sowohl die intra-EMV als auch geleitete und gestrahlte Störungen anhand von Messergebnissen analysiert und bewertet. Untersuchungen zum Einfluss von Halbleiterparametern zeigen, dass schaltbedingte Oszillationen im Resonanzkreis der Kommutierungszelle entstehen und parasitäre Antennenstrukturen anregen. Dadurch wird das Störspektrum oberhalb von 30 MHz maßgeblich vergrößert.

Die zur selektiven Analyse des Schaltverhaltens im Frequenzbereich entwickelte Methode ermöglicht es, zwischen den Einflüssen des Ein- und Ausschaltverhaltens auf das Störspektrum zu unterscheiden. Anhand von experimentellen Parametervariationen konnten so vereinfachte Modelle für die Ein- und Ausschaltoszillation extrahiert werden. Während ein durch die Spannungsflanke angeregter Reihenresonanzkreis die Oszillationszusammenhänge während des Einschaltens hinreichend beschreibt, liefert ein Parallelresonanzkreis mit Stromanregung eine effiziente Modellierung der Oszillationen beim Ausschalten. Auf deren Basis werden analytische Ausdrücke unter Berücksichtigung der Anfangswerte aufgestellt. Diese vermitteln ein grundlegendes Verständnis konkreter Ursachen der Anregung der Oszillationen.

Darauf aufbauend wird in dieser Arbeit eine Optimierungsstrategie entwickelt, um Schaltoszillationen zu vermeiden. Demnach werden die Oszillationen nicht zwangsweise durch langsames, sondern durch geeignet eingestelltes Schalten minimiert. Somit ist es möglich, mit einer mittleren Schaltgeschwindigkeit zeitgleich Schaltverluste zu reduzieren und EMV-kritische Oszillationen zu eliminieren. Für das Einschalten geschieht dies durch Einstellen der Überstromspitze und Beeinflussen der Spannungsflanke. Dass diese Beeinflussung der Schaltcharakteristik über die Gate-Ansteuerung umsetzbar ist, wird anhand von Simulationen sowie Versuchen gezeigt. Als einfachster Ansatz stellt ein  $RC$ -Glied im Gate-Kreis die Spannungsflanke bei definierter Stromsteilheit variabel ein und führt so zu einer Eliminierung der Einschaltoszillation. Bestätigt wird dies an einem Doppelpulsversuchsstand mit CoolMOS<sup>TM</sup>

MOSFET und SiC Schottky Diode. Eine flexiblere aber aufwändigere Alternative bieten aktive Treiber. Simulationsergebnisse zeigen, dass bereits ein zusätzlicher Transistor im Gate-Kreis zur Minimierung der Oszillationen im Lastkreis beitragen kann. Der Einsatz eines integrierten aktiven Treibers mit einstellbarem Gate-Widerstandsprofil in einem Brückenweig mit GaN-HEMTs bestätigt die Validität der entwickelten Strategie auch für GaN-Halbleiter. Sowohl eine effiziente Vorgehensweise zur Erstellung eines optimierenden Gate-Profiles als auch validierende EMV-Messungen der gestrahlten Störungen werden in dieser Arbeit vorgestellt.

Somit belegen sowohl Simulations- als auch Messergebnisse die Anwendbarkeit der Optimierungsstrategie und deren positiven Einfluss auf das EMV-Verhalten für unterschiedliche Leistungshalbleiter und Schaltungsdesigns.

# Literatur

## Referenzen

- [1] J. Kolar, F. Krismer und S.-P. Nee, “What are the Big CHALLENGES in Power Electronics”, in *ETH Zürich*, 2014.
- [2] A. M. Abou-Alfotouh, A. V. Radun, H. R. Chang und C. Winterhalter, “A 1-MHz Hard-Switched Silicon Carbide DC-DC Converter”, *IEEE Transactions on Power Electronics*, Jg. 21, Nr. 4, 2006.
- [3] M. Acanski, J. Popovic-Gerber und J. A. Ferreira, “Comparison of Si and GaN Power Devices Used in PV Module Integrated Converters”, in *2011 IEEE Energy Conversion Congress and Exposition*, 2011.
- [4] N. Nashida, Y. Hinata, M. Horio, R. Yamada und Y. Ikeda, “All-SiC Power Module for Photovoltaic Power Conditioner System”, in *2014 IEEE 26th International Symposium on Power Semiconductor Devices IC's (ISPSD)*, 2014.
- [5] J. W. McLamara und A. Q. Huang, “GaN HEMT Based 250 W CCM Photovoltaic Micro-Inverter”, in *2015 IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2015.
- [6] S. T. Jan, A. Z. Khan, A. K. Janjua, Z. N. Ahmad und N. Iqbal, “A study on GaN Based Converters for the Application of Power Conditioning of Photovoltaic Systems”, in *2017 International Conference on Electrical Engineering (ICEE)*, 2017.
- [7] S. Hazra, A. De, L. Cheng, J. Palmour, M. Schupbach, B. A. Hull, S. Allen und S. Bhattacharya, “High Switching Performance of 1700-V, 50-A SiC Power MOSFET Over Si IGBT/BiMOSFET for Advanced Power Conversion Applications”, *IEEE Transactions on Power Electronics*, Jg. 31, Nr. 7, 2016.
- [8] Q. X. Guan, C. Li, Y. Zhang, S. Wang, D. Xu, W. Li und H. Ma, “An Extreme High Efficient Three-Level Active Neutral-Point-Clamped Converter Comprising SiC Si Hybrid Power Stage”, *IEEE Transactions on Power Electronics*, 2017.
- [9] A. Anthon, Z. Zhang, M. A. E. Andersen, D. G. Holmes, B. McGrath und C. A. Teixeira, “The Benefits of SiC MOSFETS in a T-Type Inverter for Grid-Tie Applications”, *IEEE Transactions on Power Electronics*, Jg. 32, Nr. 4, 2017.
- [10] M. Shojaie, N. Elsayad und O. A. Mohammed, “Design of an all-GaN Bidirectional DC-DC Converter for Medium Voltage DC Ship Power Systems Using Series-Stacked GaN Modules”, in *2018 IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2018.
- [11] T. Kachi, D. Kikuta und T. Uesugi, “GaN Power Device and Reliability for Automotive Applications”, in *2012 IEEE International Reliability Physics Symposium (IRPS)*, 2012.

- 
- [12] K. S. Boutros, R. Chu und B. Hughes, “GaN Power Electronics for Automotive Application”, in *2012 IEEE Energytech*, 2012, S. 1–4.
- [13] A. Bindra, “Wide-Bandgap Power Devices: Adoption Gathers Momentum”, *IEEE Power Electronics Magazine*, Jg. 5, Nr. 1, S. 22–27, 2018.
- [14] D. Song, K. Schwaiger, C. Korte, C. Stark, T. Luetje, M. Jaensch und S. Goetz, “Highly Dynamic Multiphase Wide-Bandgap DC-DC Converter for Automotive Active Suspension Systems”, in *2017 IEEE 3rd International Future Energy Electronics Conference and ECCE Asia (IFEEC 2017 - ECCE Asia)*, 2017.
- [15] X. Ke, J. Sankman, Y. Chen, L. He und D. B. Ma, “A Tri-Slope Gate Driving GaN DC-DC Converter With Spurious Noise Compression and Ringing Suppression for Automotive Applications”, *IEEE Journal of Solid-State Circuits*, Jg. 53, Nr. 1, 2018.
- [16] J. Lu, L. Zhu, G. Liu und H. K. Bai, “Device and System-level Transient Analysis in A Modular Designed Sub-MW EV Fast Charging Station Using Hybrid GaN HEMTs+Si MOSFETs”, *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 2018.
- [17] F. C. Lee, Q. Li, Z. Liu, Y. Yang, C. Fei und M. Mu, “Application of GaN Devices for 1 kW Server Power Supply with Integrated Magnetics”, *CPSS Transactions on Power Electronics and Applications*, Jg. 1, Nr. 1, 2016.
- [18] T. M. Jahns und H. Dai, “The Past, Present, and Future of Power Electronics Integration Technology in Motor Drives”, *CPSS Transactions on Power Electronics and Applications*, Jg. 2, Nr. 3, 2017.
- [19] E. Gurpinar und A. Castellazzi, “Tradeoff Study of Heat Sink and Output Filter Volume in a GaN HEMT Based Single-Phase Inverter”, *IEEE Transactions on Power Electronics*, Jg. 33, Nr. 6, 2018.
- [20] A. Letellier, M. Dubois, J. P. F. Trovao und H. Maher, “Calculation of PCB Power Loop Stray Inductance in GaN or High di/dt Applications”, *IEEE Transactions on Power Electronics*, 2018.
- [21] X. Liu, F. Costa, B. Revol und C. Gautier, “EMI Investigation in a GaN HEMT Power Module”, in *PCIM Europe 2016; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, 2016.
- [22] A. B. Jorgensen, S. Beczkowski, C. Uhrenfeldt, N. H. Petersen, S. Jorgensen und S. Munk-Nielsen, “A Fast-Switching Integrated Full-Bridge Power Module Based on GaN eHEMT Devices”, *IEEE Transactions on Power Electronics*, 2018.
- [23] B. Sun, R. Burgos und D. Boroyevich, “Ultra-low Input-Output Capacitance PCB-Embedded Dual-Output Gate-Drive Power Supply for 650 V GaN-Based Half-Bridges”, *IEEE Transactions on Power Electronics*, 2018.
- [24] F. Leferink, “Interfered Technology: A Radiant Future”, *IEEE Electromagnetic Compatibility Magazine*, Jg. 7, Nr. 4, 2018.
- [25] X. Gong und J. Ferreira, “Investigation of Conducted EMI in SiC JFET Inverters Using Separated Heat Sinks”, *IEEE Transactions on Industrial Electronics*, Jg. 61, Nr. 1, S. 115–125, 2014.

- 
- [26] D. Han, S. Li, Y. Wu, W. Choi und B. Sarlioglu, “Comparative Analysis on Conducted CM EMI Emission of Motor Drives: WBG Versus Si Devices”, *IEEE Transactions on Industrial Electronics*, Jg. 64, Nr. 10, S. 8353–8363, 2017.
- [27] Y. Zhang, Y. Shi und H. Li, “EMI Noise Separation Method for Three-Phase WBG Inverters With Low Sensitivity to Parasitic Parameters”, *IEEE Transactions on Power Electronics*, Jg. 33, Nr. 6, S. 4589–4593, 2018.
- [28] S. U. Hasan und G. Town, “An Aperiodic Modulation Method to Mitigate Electromagnetic Interference in Impedance Source DC-DC Converters”, *IEEE Transactions on Power Electronics*, 2017.
- [29] C. Morris, D. Han, W. Choi und B. Sarlioglu, “Evaluation of a novel common mode EMI reducing inverter topology utilizing wide bandgap devices”, in *2017 IEEE Transportation Electrification Conference and Expo (ITEC)*, 2017.
- [30] H. C. P. Dymond, J. Wang, D. Liu, J. J. O. Dalton, N. McNeill, D. Pamunuwa, S. J. Hollis und B. H. Stark, “A 6.7-GHz Active Gate Driver for GaN FETs to Combat Overshoot, Ringing, and EMI”, *IEEE Transactions on Power Electronics*, Jg. 33, Nr. 1, S. 581–594, 2018.
- [31] A. Dutta und S. S. Ang, “Electromagnetic Interference Simulations for Wide-Bandgap Power Electronic Modules”, *IEEE Journal of Emerging and Selected Topics in Power Electronics*,
- [32] T. Ibuchi und T. Funaki, “A comparative study on conducted noise characteristics of SiC and GaN power transistor”, in *2016 International Symposium on Electromagnetic Compatibility - EMC EUROPE*, 2016.
- [33] D. Han, S. Li, W. Lee, W. Choi und B. Sarlioglu, “Trade-off Between Switching Loss and Common Mode EMI Generation of GaN Devices – Analysis and Solution”, in *2017 IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2017.
- [34] D. Han, C. T. Morris, W. Lee und B. Sarlioglu, “A Case Study on Common Mode Electromagnetic Interference Characteristics of GaN HEMT and Si MOSFET Power Converters for EV/HEVs”, *IEEE Transactions on Transportation Electrification*, Jg. 3, Nr. 1, 2017.
- [35] A. Yazdani und R. Iravani, *Voltage-Sourced Converters in Power Systems - Modeling, Control, and Applications*. John Wiley & Sons, Hoboken, New Jersey, 2010.
- [36] F. Zach, *Leistungselektronik - Ein Handbuch Band I*, 5. Auflage. Springer-Verlag Wien, 2015.
- [37] U. Schlien, *Schaltnetzteile und ihre Peripherie - Dimensionierung, Einsatz, EMV*, 3. Auflage. Friedr. Vieweg & Sohn Verlag, 2007.
- [38] R. Islam, Y. Guo und J. Zhu, *Power Converter for Medium Voltage Networks*. Springer-Verlag Berlin Heidelberg, 2014.
- [39] X. Liu, “Control of Voltage Source Converter Based High Voltage Direct Current Transmission Systems for Grid Code Compliance”, Otto-von-Guericke-Universität Magdeburg, Dissertation, 2016.

- 
- [40] D. Schröder, *Leistungselektronische Bauelemente*, 2. Auflage. Springer Berlin Heidelberg New York, 2006.
- [41] J. Lutz, *Halbleiter-Leistungselemente - Physik, Eigenschaften, Zuverlässigkeit*, 2. Auflage. Springer-Verlag Berlin Heidelberg, 2012.
- [42] N. Kaminski, “State of the Art and the Future of Wide Bandgap Devices”, in *2009 13th European Conference on Power Electronics and Applications*, 2009.
- [43] L. Lorenz, “State of the Art and Future Key Power Semiconductor Device Concepts for Innovative System Applications”, in *The 4th International Power Electronics and Motion Control Conference, 2004. IPEMC 2004.*, Bd. 1, 2004, 29–35 Vol.1.
- [44] J. Specovius, *Grundkurs Leistungselektronik*, 6. Auflage. Springer Vieweg, 2013.
- [45] B. J. Baliga, *Modern Power Devices*. J. Wiley & Sons, New York, 1987.
- [46] G. Deboy, N. Marz, J.-P. Stengl, H. Strack, J. Tihanyi und H. Weber, “A New Generation of High Voltage MOSFETs Breaks the Limit Line of Silicon”, in *Electron Devices Meeting, 1998. IEDM '98. Technical Digest., International*, 1998, S. 683–685.
- [47] A. Wintrich, “Verhaltensmodellierung von Leistungshalbleitern für den rechnergestützten Entwurf leistungselektronischer Schaltungen”, TU Chemnitz, Dissertation, 1997.
- [48] A. Lidow, J. Strydom, M. de Rooij und Y. Ma, *GaN Transistor for Efficient Power Conversion*. PCP Power Conversion Publication, 2012.
- [49] J. Kolar, J. Biela, S. Waffler, T. Friedli und U. Badstuebner, “Performance Trends and Limitations of Power Electronic Systems”, in *Integrated Power Electronics Systems (CIPS), 2010 6th International Conference on*, 2010.
- [50] L. T. Burak Ozpineci, “Silicon Carbide: Smaller, Faster, Tougher”, *IEEE Spectrum*, 2011.
- [51] “Wide Bandgap Semiconductors: Pursuing the Promise”, *U.S. Department of Energy, Energy Efficiency & Renewable Energy*, 2013, DOE/EE-0910.
- [52] A. J. Schwab, *Hochspannungsmesstechnik*. Springer-Verlag Berlin Heidelberg, 1981.
- [53] K. Schon, *Hochspannungsmesstechnik: Grundlagen - Messgeräte - Messverfahren*. Springer Fachmedien Wiesbaden GmbH, 2016.
- [54] M. Leone, *Theoretische Elektrotechnik: Elektromagnetische Feldtheorie für Ingenieure*. Springer Vieweg, Wiesbaden, 2018.
- [55] O. Beucher, *Signale und Systeme: Theorie, Simulation, Anwendung*. Springer-Verlag Berlin Heidelberg, 2011.
- [56] W. Rogowski und W. W. Steinhaus, “Die Messung der magnetischen Spannung”, in *Archiv f. Elektrotechnik*, 1912.
- [57] S. Hain und M. Bakran, *New Approaches for Highly Dynamic Current Measurements of Extremely Fast Switching IGBTs*. PCIM Europe 2013; International Exhibition, Conference for Power Electronics, Intelligent Motion, Renewable Energy und Energy Management, 2013.

- 
- [58] M. Adelmund, C. Bödeker und N. Kaminski, “Optimisation of Shunt Resistors for Fast Transients”, in *PCIM Europe 2016; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, 2016.
- [59] J. Wang, M. H. Hedayati, D. Liu, S. Adami, H. C. P. Dymond, J. J. O. Dalton und B. H. Stark, “Infinity Sensor: Temperature Sensing in GaN Power Devices using Peak  $di/dt$ ”, in *2018 IEEE Energy Conversion Congress and Exposition (ECCE)*, 2018, S. 884–890.
- [60] A. J. Schwab und W. Kündert, *Elektromagnetische Verträglichkeit*. Springer-Verlag Berlin Heidelberg, 2011.
- [61] K.-H. Gonschorek, *EMV für Geräteentwickler und Systemintegratoren*. Springer-Verlag Berlin Heidelberg, 2005.
- [62] G. Durcansky, *EMV-gerechtes Gerätedesign*, 5. Auflage. Franzis-Verlag GmbH & Co, Poing, 2000.
- [63] A. Weber, *EMV in der Praxis*. Hüthig Buch Verlag, Heidelberg, 2005.
- [64] H. Henke, *Elektromagnetische Felder: Theorie und Anwendung*. Springer Vieweg, Berlin, Heidelberg, 2015.
- [65] C. R. Paul, *Introduction to Electromagnetic Compatibility*. Wiley, Hoboken, NJ, 2006.
- [66] S. Schulz, “Untersuchung und Optimierung der Elektromagnetischen Verträglichkeit von Umrichtern unter besonderer Berücksichtigung von Aufbautechnik und Ansteuerung der Leistungshalbleiter”, Otto-von-Guericke-University Magdeburg, Dissertation, 2013.
- [67] “Anforderungen an Geräte und Einrichtungen sowie Festlegung der Verfahren zur Messung der hochfrequenten Störaussendung (Funkstörungen) und Störfestigkeit - Teil 1-1: Geräte und Einrichtungen zur Messung der hochfrequenten Störaussendung (Funkstörungen) und Störfestigkeit - Messgeräte”, DIN EN 55016-1-1 (CISPR 16-1-1), DIN Deutsches Institut für Normung e. V. und VDE Verband der Elektrotechnik Elektronik Informationstechnik e. V., Frankfurt am Main, Deutschland, Norm, 2004.
- [68] “Funkstöreigenschaften - Grenzwerte und Messverfahren”, EN 55022 (CISPR 22:2005), CENELEC Europäisches Komitee für Elektrotechnische Normung, rue de Stassart 35, B-1050 Brüssel, Norm, 2005.
- [69] “Funk-Entstörung zum Schutz von Empfängern in Fahrzeugen, Booten und Geräten - Grenzwerte und Messverfahren”, DIN EN 55025 (CISPR 25), DIN Deutsches Institut für Normung e. V. und VDE Verband der Elektrotechnik Elektronik Informationstechnik e. V., Frankfurt am Main, Deutschland, Norm, 2003.
- [70] “Industrielle, wissenschaftliche und medizinische Hochfrequenzgeräte (ISM-Geräte): Funkstörungen - Grenzwerte und Messverfahren”, DIN EN 55011 (CISPR 11), DIN Deutsches Institut für Normung e. V. und VDE Verband der Elektrotechnik Elektronik Informationstechnik e. V., Frankfurt am Main, Deutschland, Norm, 2003.
- [71] A. Nagel und R. W. De Doncker, “Analytical Approximations of Interference Spectra Generated by Power Converters”, in *IAS '97. Conference Record of the 1997 IEEE Industry Applications Conference Thirty-Second IAS Annual Meeting*, Bd. 2, 1997, S. 1564–1570.

- 
- [72] Q. Ji, X. Ruan und Z. Ye, “The Worst Conducted EMI Spectrum of Critical Conduction Mode Boost PFC Converter”, *IEEE Transactions on Power Electronics*, Jg. 30, Nr. 3, S. 1230–1241, 2015.
- [73] J.-S. Lai, X. Huang, E. Pepa, S. Chen und T. W. Nehl, “Inverter EMI Modeling and Simulation Methodologies”, *IEEE Transactions on Industrial Electronics*, Jg. 53, Nr. 3, S. 736–744, 2006.
- [74] L. Ran, S. Gokani, J. Clare, K. J. Bradley und C. Christopoulos, “Conducted Electromagnetic Emissions in Induction Motor Drive Systems. I. Time Domain Analysis and Identification of Dominant Modes”, *IEEE Transactions on Power Electronics*, Jg. 13, Nr. 4, S. 757–767, 1998.
- [75] A. Nagel, *Leitungsgebundene Störungen in der Leistungselektronik: Entstehung, Ausbreitung und Filterung*. Wissenschaftsverlag Mainz, 1999.
- [76] F. Giezendanner, J. Biela, J. W. Kolar und S. Zudrell-Koch, “EMI Noise Prediction for Electronic Ballasts”, *IEEE Transactions on Power Electronics*, Jg. 25, Nr. 8, S. 2133–2141, 2010.
- [77] W. Zhang, M. Zhang, F. C. Lee, J. Roudet und E. Clavel, “Conducted EMI Analysis of a Boost PFC Circuit”, in *Proceedings of APEC 97 - Applied Power Electronics Conference*, Bd. 1, 1997, 223–229 vol.1.
- [78] E. Gubia, P. Sanchis, A. Ursua, J. Lopez und L. Marroyo, “Frequency Domain Model of Conducted EMI in Electrical Drives”, *IEEE Power Electronics Letters*, Jg. 3, Nr. 2, S. 45–49, 2005.
- [79] C. R. Paul, “The Concept of Dominant Effect in EMC”, *IEEE Transactions on Electromagnetic Compatibility*, Jg. 34, Nr. 3, 1992.
- [80] J. Kim, B. Choi, H. Kim, W. Ryu, Y.-H. Yun, S.-H. Ham, S.-H. Kim, Y.-H. Lee und J. Kim, “Separated Role of On-Chip and On-PCB Decoupling Capacitors for Reduction of Radiated Emission on Printed Circuit Board”, in *IEEE International Symposium on Electromagnetic Compatibility*, Bd. 1, 2001.
- [81] M. Montrose, “How Decoupling Capacitors May Cause Radiated EMI”, in *Electromagnetic Compatibility Symposium - Perth (EMCSA)*, 2011.
- [82] A. Orlandi und R. Scheich, “EMC in Power Electronic Devices: Radiated Rmissions from a Silicon Controlled Rectifier”, in *IEEE International Symposium on Electromagnetic Compatibility*, 1994.
- [83] R. Lenk, *Practical Design of Power Supplies*. John Wiley & Sons, Hoboken, New York, 2005.
- [84] V. Nguyen, L. Kerachev, P. Lefranc und J. Crebier, “Characterization and Analysis of an Innovative Gate Driver and Power Supplies Architecture for HF Power Devices With High  $dv/dt$ ”, *IEEE Transactions on Power Electronics*, 2017.
- [85] L. F. S. Alves, V. Nguyen, P. Lefranc, B. Sarrazin, P. Jeannin, A. Derbey und J. Crebier, “Gate Driver Architectures Impacts on Voltage Balancing of SiC MOSFETs in Series Connection”, in *2018 20th European Conference on Power Electronics and Applications (EPE'18 ECCE Europe)*, 2018.

- 
- [86] J. Bentley und P. Link, "Evaluation of Motor Power Cables for PWM AC Drives", in *Pulp and Paper Industry Technical Conference, 1996., Conference Record of 1996 Annual*, 1996, S. 55–69.
- [87] R. Kerkman, D. Leggate und G. Skibinski, "Interaction of Drive Modulation and Cable Parameters on AC Motor Transients", *IEEE Transactions on Industry Applications*, Jg. 33, Nr. 3, 1997.
- [88] A. von Jouanne, D. Rendusara, P. Enjeti und J. Gray, "Filtering Techniques to Minimize the Effect of Long Motor Leads on PWM Inverter-Fed AC Motor Drive Systems", *IEEE Transactions on Industry Applications*, Jg. 32, Nr. 4, 1996.
- [89] A. von Jouanne und P. Enjeti, "Design Considerations for an Inverter Output Filter to Mitigate the Effects of Long Motor Leads in ASD Applications", in *Applied Power Electronics Conference and Exposition, 1996. APEC '96. Conference Proceedings 1996., Eleventh Annual*, Bd. 2, 1996.
- [90] H. Akagi und S. Tamura, "A Passive EMI Filter for Eliminating Both Bearing Current and Ground Leakage Current From an Inverter-Driven Motor", *IEEE Transactions on Power Electronics*, Jg. 21, Nr. 5, 2006.
- [91] N. Cetin und A. Hava, "Interaction Between the Filter and PWM Units in the Sine Filter Configuration Utilizing Three-Phase AC Motor Drives Employing PWM Inverters", in *Energy Conversion Congress and Exposition (ECCE), 2010 IEEE*, 2010, S. 2592–2599.
- [92] B. Wu, *High-Power Converters and AC Drives*, 1. Auflage. John Wiley & Sons Inc., Hoboken, New Jersey, 2006.
- [93] F. Strauss, *Grundkurs Hochfrequenztechnik – Eine Einführung*. Vieweg+Teubner Verlag, Wiesbaden, 2012.
- [94] A. Domurat-Linde, K. Lang und E. Hoene, "Influence of IGBT-Module Switching Characteristics to Radio Frequency Noise", in *Electromagnetic Compatibility (EMC EUROPE), 2012 International Symposium on*, 2012, S. 1–6.
- [95] M. Pavier, A. Sawle, A. Woodworth, R. Monteiro, J. Chiu und C. Blake, "High Frequency DC-DC Power Conversion: the Influence of Package Parasitics", in *Applied Power Electronics Conference and Exposition, 2003. APEC '03. Eighteenth Annual IEEE*, Bd. 2, 2003.
- [96] T. Lopez, R. Elferich und E. Alarcon, *Voltage Regulators for Next Generation Microprocessors*. Springer New York Dordrecht Heidelberg London, 2011.
- [97] A. Lemmon, M. Mazzola, J. Gafford und C. Parker, "Instability in Half-Bridge Circuits Switched With Wide Band-Gap Transistors", *IEEE Transactions on Power Electronics*, Jg. 29, Nr. 5, 2014.
- [98] V. Hoch, J. Petzoldt, A. Schlogl und T. Reimann, "Enhanced Oscillation Circuit Analysis of Switching Mode Power Supplies", in *Power Electronics and Applications (EPE 2011), Proceedings of the 2011-14th European Conference on*, 2011, S. 1–10.

- 
- [99] T. Fujihira, T. Yamada, Y. Minoya, T. Kobayashi, Y. Niimura, T. Kuboyama, R. Araki und H. Ota, “New Oscillation Circuit Discovered in Switching-Mode Power Supplies”, in *20th International Symposium on Power Semiconductor Devices and IC’s, ISPSD*, 2008, S. 193–196.
- [100] S. Igarashi, S. Takizawa, K. Kuroki und T. Shimizu, “Analysis and Reduction Methods of EMI Radiational Noise from Converter System”, in *Power Electronics Specialists Conference, 1998. PESC 98 Record. 29th Annual IEEE*, Bd. 2, 1998.
- [101] Q. Zhao und G. Stojcic, “Characterization of Cdv/dt Induced Power Loss in Synchronous Buck DC-DC Converters”, *IEEE Transactions on Power Electronics*, Jg. 22, Nr. 4, 2007.
- [102] K. Kam, D. Pommerenke, A. Bhargava, B. Steinfeld, C.-W. Lam und F. Centola, “Quantification of Self-Damping of Power MOSFET in a Synchronous Buck Converter”, *IEEE Transactions on Electromagnetic Compatibility*, Jg. 53, Nr. 4, 2011.
- [103] A. Domurat-Linde und E. Hoene, “Analysis and Reduction of Radiated EMI of Power Modules”, in *Integrated Power Electronics Systems (CIPS), 2012 7th International Conference on*, 2012, S. 1–6.
- [104] K. Küpfmüller, *Theoretische Elektrotechnik - eine Einführung*, 18. Auflage. Springer-Verlag Berlin Heidelberg, 2008.
- [105] G. McCormick, Z. Khan, V. Devabhaktuni, M. Alam und A. Wood, “Estimating Radiated Emissions from Printed Circuit Boards and Cables Inside EMC Chambers”, in *IEEE International Symposium on Electromagnetic Compatibility (EMC)*, 2010.
- [106] H. Chen, T. Wang, L. Feng und G. Chen, “Determining Far-Field EMI From Near-Field Coupling of a Power Converter”, *IEEE Transactions on Power Electronics*, Jg. 29, Nr. 10, S. 5257–5264, 2014.
- [107] A. Nagel, “Closed-Loop IGBT Gate Drive and Current Balancing Concepts”, ETH Zürich, Dissertation, 2014.
- [108] C. Licitra, S. Musumeci, A. Raciti, A. U. Galluzzo, R. Letor und M. Melito, “A New Driving Circuit for IGBT Devices”, *IEEE Transactions on Power Electronics*, Jg. 10, Nr. 3, 1995.
- [109] M. Genusa, G. Cretu und M. Pfof, “An Improved Method of Controlling IGBT Modules Using an Optimized Gate Current Waveform”, in *CIPS 2014; 8th International Conference on Integrated Power Electronics Systems*, 2014.
- [110] N. Idir, R. Bausiere und J. J. Franchaud, “Active Gate Voltage Control of Turn-on di/dt and Turn-off dv/dt in Insulated Gate Transistors”, *IEEE Transactions on Power Electronics*, Jg. 21, Nr. 4, 2006.
- [111] J. Fu, Z. Zhang, Y. Liu und P. C. Sen, “MOSFET Switching Loss Model and Optimal Design of a Current Source Driver Considering the Current Diversion Problem”, *IEEE Transactions on Power Electronics*, Jg. 27, Nr. 2, S. 998–1012, 2012.
- [112] J. Bauch und A. Lindemann, “Flexible Switching Speed Control to Improve Switching Losses and EMI by a Gate Driver with Adjustable Gate Current”, in *CIPS 2014; 8th International Conference on Integrated Power Electronics Systems*, 2014.

- 
- [113] R. Chen und F. Z. Peng, "A High-Performance Resonant Gate-Drive Circuit for MOSFETs and IGBTs", *IEEE Transactions on Power Electronics*, Jg. 29, Nr. 8, 2014.
- [114] W. Eberle, Z. Zhang, Y. Liu und P. C. Sen, "A Current Source Gate Driver Achieving Switching Loss Savings and Gate Energy Recovery at 1-MHz", *IEEE Transactions on Power Electronics*, Jg. 23, Nr. 2, 2008.
- [115] W. Frank, A. Arens und S. Hoerold, "Real-time Adjustable Gate Current Control IC Solves dv/dt Problems in Electric Drives", in *PCIM Europe 2014; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, 2014.
- [116] P. J. Grbovic, "An IGBT Gate Driver for Feed-Forward Control of Turn-on Losses and Reverse Recovery Current", *IEEE Transactions on Power Electronics*, 2008.
- [117] T. Igarashi, H. Funato, S. Ogasawara, M. Hara und Y. Hirota, "Performance of Power Converter Applied Switching Transient Waveform Modification", in *The 2010 International Power Electronics Conference – ECCE ASIA*, 2010.
- [118] M. Rose, J. Krupar und H. Hauswald, "Adaptive dv/dt and di/dt Control for Isolated Gate Power Devices", in *2010 IEEE Energy Conversion Congress and Exposition*, 2010.
- [119] H. Riazmontazer und S. K. Mazumder, "Optically Switched-Drive-Based Unified Independent dv/dt and di/dt Control for Turn-Off Transition of Power MOSFETs", *IEEE Transactions on Power Electronics*, Jg. 30, Nr. 4, 2015.
- [120] B. Wittig, "Verbesserung des Schalt- und Betriebsverhaltens von Leistungs-MOSFETs mit niedriger Spannungsfestigkeit und hoher Stromtragfähigkeit durch Optimierung der Treiberschaltung", Christian-Albrechts-Universität zu Kiel, Dissertation, 2012.
- [121] G. Schmitt, R. Kennel und J. Holtz, "Voltage Gradient Limitation of IGBTs by Optimised Gate-Current Profiles", in *2008 IEEE Power Electronics Specialists Conference*, 2008.
- [122] T. Mori, T. Igarashi, H. Funato, S. Ogasawara, M. Hara, F. Okazaki und Y. Hirota, "Operational Characteristics of a Step-Down Converter Applied Proposed Switching Transient Waveform Modification", in *8th International Conference on Power Electronics - ECCE Asia*, 2011.
- [123] N. Oswald, B. Stark, D. Holliday, C. Hargis und B. Drury, "Analysis of Shaped Pulse Transitions in Power Electronic Switching Waveforms for Reduced EMI Generation", *IEEE Transactions on Industry Applications*, Jg. 47, Nr. 5, 2011.
- [124] M. Blank, T. Glück, A. Kugi und H. Kreuter, "Digital Slew Rate and S-Shape Control for Smart Power Switches to Reduce EMI Generation", *IEEE Transactions on Power Electronics*, Jg. 30, Nr. 9, S. 5170–5180, 2015.
- [125] N. Patin und M. L. Viñals, "Toward an Optimal Heisenberg's Closed-Loop Gate Drive for Power MOSFETs", in *IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society*, 2012.
- [126] M. Blank, T. Gück und A. Kugi, *EMI Reduction for Smart Power Switches by Iterative Tracking of a Gaussian-shape Switching Transition*. PCIM Europe 2015; International Exhibition, Conference for Power Electronics, Intelligent Motion, Renewable Energy und Energy Management, 2015.

- 
- [127] X. Yang und P. R. Palmer, “Shaping Pulse Transitions by Active Voltage Control for Reduced EMI Generation”, in *2013 IEEE Energy Conversion Congress and Exposition*, 2013.
- [128] J. Wang, D. Liu, H. C. P. Dymond, J. J. O. Dalton und B. H. Stark, “Crosstalk Suppression in 650 V GaN FET bridgeleg converter using 6,7 GHz active gate driver”, in *2017 IEEE Energy Conversion Congress and Exposition (ECCE)*, 2017.
- [129] R. Bayerer, “Streuinduktivität, ein Problem der Leistungselektronik”, in *7. VDE-ETG Fachtagung Bauelemente der Leistungselektronik und ihre Anwendung*, 2017.
- [130] M. Guz, D. Sanderlin, B. H. Sin, M. de Rooij, T. McDonald, P. Le, A. Young, M. Seeman und J. Walker, “IEEE ITRW Working Group Position Paper – System Integration and Application: Gallium Nitride: Identifying and Addressing Challenges to Realize the Full Potential of GaN in Power Conversion Applications”, *IEEE Power Electronics Magazine*, Jg. 5, Nr. 2, 2018.
- [131] G. Gök, I. Alisar und D. Gökçen, “Structural Comparison of Wide Band-Gap Semiconductors with Silicon Semiconductors and Performance Oriented Comparison for a High Switching Frequency Flyback Converter”, in *2018 2nd International Symposium on Multidisciplinary Studies and Innovative Technologies (ISMSIT)*, 2018.
- [132] J. Kagerbauer und T. Jahns, “Development of an Active dv/dt Control Algorithm for Reducing Inverter Conducted EMI with Minimal Impact on Switching Losses”, in *Power Electronics Specialists Conference, 2007. PESC 2007. IEEE*, 2007.
- [133] B. Strauss und A. Lindemann, “A Modular DC-DC Converter to Couple a Double Layer Capacitor to the Automotive High Voltage Grid for Short Time Energy Storage”, in *PCIM Europe 2018; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, 2018.
- [134] J. Bauch, S. Schulz, A. Lindemann, M. Al-Hamid und R. Vick, “Investigation of the Forecast of Radiated Electromagnetic Emissions of Power Converters Using Switching Waveform Analysis”, in *PCIM Europe Conference*, VDE Verlag GmbH Berlin Offenbach, 2013.
- [135] J. Regue, M. Ribo, J. Garrell und A. Martin, “A Genetic Algorithm Based Method for Source Identification and Far-Field Radiated Emissions Prediction from Near-Field Measurements for PCB Characterization”, *IEEE Transactions on Electromagnetic Compatibility*, Jg. 43, Nr. 4, S. 520–530, 2001.
- [136] C. Su und T. Hubing, “Imbalance Difference Model for Common-Mode Radiation From Printed Circuit Boards”, *IEEE Transactions on Electromagnetic Compatibility*, Jg. 53, Nr. 1, 2011.
- [137] —, “Calculating Radiated Emissions Due to I/O Line Coupling on Printed Circuit Boards Using the Imbalance Difference Method”, *IEEE Transactions on Electromagnetic Compatibility*, Jg. 54, Nr. 1, 2012.
- [138] K. Chen, Z. Zhao, L. Yuan, T. Lu und F. He, “The Impact of Nonlinear Junction Capacitance on Switching Transient and Its Modeling for SiC MOSFET”, *IEEE Transactions on Electron Devices*, Jg. 62, Nr. 2, S. 333–338, 2015.

- [139] X. Yuan, S. Walder und N. Oswald, “EMI Generation Characteristics of SiC and Si Diodes: Influence of Reverse-Recovery Characteristics”, *IEEE Transactions on Power Electronics*, Jg. 30, Nr. 3, 2015.
- [140] J. Lutz, H. Schlangenotto, U. Scheuermann und R. D. Doncker, *Semiconductor Power Devices, Physics, Characteristics, Reliability*. Berlin Heidelberg: Springer-Verlag, 2011.
- [141] L. Papula, *Mathematische Formelsammlung - Für Ingenieure und Naturwissenschaftler*. Springer Fachmedien Wiesbaden GmbH, 2017.
- [142] V. Benda, J. Gowar und D. Grant, *Power Semiconductor Devices-Theory and Applications*. Wiley, Chichester, 1999.
- [143] J. Boehmer, J. Schumann und H. Eckel, “Effect of the Miller-Capacitance During Switching Transients of IGBT and MOSFET”, in *2012 15th International Power Electronics and Motion Control Conference (EPE/PEMC)*, 2012, LS6d.3–1–LS6d.3–5.
- [144] *CoolMOS™ C7 - 650V CoolMOS C7 Power Transistor IPP65R225C7*, Datasheet, 2013.
- [145] K. Wang, X. Yang, L. Wang und P. Jain, “Instability Analysis and Oscillation Suppression of Enhancement-Mode GaN Devices in Half-Bridge Circuits”, *IEEE Transactions on Power Electronics*, Jg. 33, Nr. 2, 2018.
- [146] K. Miyazaki, S. Abe, M. Tsukuda, I. Omura, K. Wada, M. Takamiya und T. Sakurai, “General-Purpose Clocked Gate Driver IC With Programmable 63-Level Drivability to Optimize Overshoot and Energy Loss in Switching by a Simulated Annealing Algorithm”, *IEEE Transactions on Industry Applications*, Jg. 53, Nr. 3, S. 2350–2357, 2017.
- [147] J. Lim, D. Pefitisis, J. Rabkowski, M. Bakowski und H. Nee, “Analysis and Experimental Verification of the Influence of Fabrication Process Tolerances and Circuit Parasitics on Transient Current Sharing of Parallel-Connected SiC JFETs”, *IEEE Transactions on Power Electronics*, Jg. 29, Nr. 5, S. 2180–2191, 2014.
- [148] H. Li, S. Munk-Nielsen, C. Pham und S. Beczkowski, “Circuit Mismatch Influence on Performance of Paralleling Silicon Carbide MOSFETs”, in *2014 16th European Conference on Power Electronics and Applications*, 2014, S. 1–8.
- [149] H. Li, S. Munk-Nielsen, X. Wang, R. Maheshwari, S. Beczkowski, C. Uhrenfeldt und W. Franke, “Influences of Device and Circuit Mismatches on Paralleling Silicon Carbide MOSFETs”, *IEEE Transactions on Power Electronics*, Jg. 31, Nr. 1, S. 621–634, 2016.
- [150] J. Lu, R. Hou und D. Chen, “Loss Distribution among Paralleled GaN HEMTs”, in *2018 IEEE Energy Conversion Congress and Exposition (ECCE)*, 2018, S. 1914–1919.

## Online-Quellen

- [151] A. Huang, “Infineon OptiMOS Power MOSFET Datasheet Explanation”, Infineon Technologies Austria AG, Application Note, 2012. Adresse: [https://www.infineon.com/dgdl/Infineon-MOSFET\\_OptiMOS\\_datasheet\\_explanation-AN-v01\\_00-EN.pdf?fileId=db3a30433b47825b013b6b8c6a3424c4](https://www.infineon.com/dgdl/Infineon-MOSFET_OptiMOS_datasheet_explanation-AN-v01_00-EN.pdf?fileId=db3a30433b47825b013b6b8c6a3424c4) (aufgerufen am 28. Juni 2019).

- 
- [152] “10 wichtige Überlegungen bei der Auswahl eines Digitizer/Oszilloskops”, National Instruments, White Paper, 2015. Adresse: <https://www.ni.com/de-de/innovations/white-papers/06/top-10-things-to-consider-when-selecting-a-digitizer-oscilloscop.html> (aufgerufen am 28. Juni 2019).
- [153] “How Fast Must I Sample?”, LeCroy, LeCroy Application Note, No. LAB 429. Adresse: <http://cdn.teledynelecroy.com/files/appnotes/lab429.pdf> (aufgerufen am 28. Juni 2019).
- [154] “HVP120 - High Voltage Probes”, Teledyne LeCroy, Datenblatt, 2014. Adresse: <https://teledynelecroy.com/probes/high-voltage-passive-probes/hvp120> (aufgerufen am 21. Juni 2019).
- [155] “Passive Voltage Probes - TPP1000, TPP0500B, TPP0502, TPP0250”, Tektronix, Inc., Datenblatt, 2014. Adresse: <https://de.tek.com/datasheet/tpp1000-tpp0500b-tpp0502-tpp0250-probe-datasheet> (aufgerufen am 21. Juni 2019).
- [156] “R&S RT-Zxx Standard Probes Specifications”, Rohde&Schwarz, Datenblatt, 2017. Adresse: [https://scdn.rohde-schwarz.com/ur/pws/dl\\_downloads/dl\\_common\\_library/dl\\_brochures\\_and\\_datasheets/pdf\\_1/RT-Zxx\\_Standard\\_dat-sw\\_en\\_3607-3851-22\\_v1800.pdf](https://scdn.rohde-schwarz.com/ur/pws/dl_downloads/dl_common_library/dl_brochures_and_datasheets/pdf_1/RT-Zxx_Standard_dat-sw_en_3607-3851-22_v1800.pdf) (aufgerufen am 21. Juni 2019).
- [157] “BumbleBee - High Voltage Differential Probe”, PMK GmbH, Datenblatt, 2017. Adresse: [http://www.pmk.de/files/downloads/880-102-501\\_Datasheet%20BumbleBee\\_en.pdf](http://www.pmk.de/files/downloads/880-102-501_Datasheet%20BumbleBee_en.pdf) (aufgerufen am 21. Juni 2019).
- [158] “Isolated Measurement Systems”, Tektronix, Inc., Datenblatt, 2018. Adresse: <https://de.tek.com/datasheet/isolated-measurement-systems-0> (aufgerufen am 21. Juni 2019).
- [159] “CWT Ultra-mini”, PEM, Datenblatt, 2013. Adresse: <http://www.pemuk.com/products/cwt-current-probe/cwt-ultra-mini.aspx> (aufgerufen am 21. Juni 2019).
- [160] T&M. (2019). Current Viewing Resistors (CVR), Adresse: <http://www.tandmresearch.com/index.php?page=products>.
- [161] “GS66506T Top-side Cooled 650 V E-Mode GaN Transistor”, GaN Systems, Preliminary Datasheet, 2017. Adresse: <https://gansystems.com/wp-content/uploads/2018/04/GS66506T-DS-Rev-180422.pdf> (aufgerufen am 26. Aug. 2019).
- [162] “GS66516T Top-side Cooled 650 V E-Mode GaN Transistor”, GaN Systems, Preliminary Datasheet, 2018. Adresse: <https://gansystems.com/wp-content/uploads/2018/04/GS66516T-DS-Rev-180422.pdf> (aufgerufen am 26. Aug. 2019).
- [163] “MEJ1 Series- 5,2 kV(DC) Isolated 1 W DC/DC Converters”, Murata Power Solutions, Inc., Datenblatt, 2013. Adresse: <https://www.murata-ps.com/datasheet?/data/power/ncl/kdc mej1.pdf> (aufgerufen am 21. Juni 2019).

- [164] “Si827x Data Sheet”, Silicon Labs, Datenblatt, 2018. Adresse: <https://www.silabs.com/products/isolation/isolated-gate-drivers/si827x-isolated-gate-drivers> (aufgerufen am 21. Juni 2019).
- [165] “GaN E-HEMT Evaluatoin Board GS6508B-EVBDB 650V”, GaN Systems, User’s Guide, 2016. Adresse: [https://gansystems.com/wp-content/uploads/2018/04/GS665xxT-EVBDB\\_UserGuide\\_rev\\_20180126.pdf](https://gansystems.com/wp-content/uploads/2018/04/GS665xxT-EVBDB_UserGuide_rev_20180126.pdf) (aufgerufen am 26. Aug. 2019).
- [166] “MPP Cores”, Magnetics, Webseite, 2018. Adresse: <https://www.mag-inc.com/Products/Powder-Cores/MPP-Cores/Learn-More-about-MPP-Cores> (aufgerufen am 21. Juni 2019).
- [167] “IXXH50N60C3D1 Advance Technical Information”, IXYS, Datenblatt, 2010. Adresse: [https://www.littelfuse.com/~media/electronics/datasheets/discrete\\_igbt/littelfuse\\_discrete\\_igbt\\_xpt\\_ixxh50n60c3d1\\_datasheet.pdf](https://www.littelfuse.com/~media/electronics/datasheets/discrete_igbt/littelfuse_discrete_igbt_xpt_ixxh50n60c3d1_datasheet.pdf) (aufgerufen am 21. Juni 2019).
- [168] “SPP11N60C3 – CoolMOS Power Transistor”, Infineon Technologies AG, Datenblatt, 2018. Adresse: <https://www.infineon.com/cms/de/product/power/mosfet/500v-900v-coolmos-n-channel-power-mosfet/600v-coolmos-n-channel-power-mosfet/spp11n60c3/> (aufgerufen am 21. Juni 2019).
- [169] “IDH06S60C – 2nd Generation thinQ! SiC Schottky Diode”, Infineon Technologies AG, Datenblatt, 2009. Adresse: <https://www.tme.eu/Document/9f31ba78443888a3ab534ad8171256d8/IDH06S60C-DTE.pdf> (aufgerufen am 21. Juni 2019).
- [170] “SCH1430 – Power MOSFET 20V, 125Ω, 2A, Single N-Channel”, ON Semiconductors, Datenblatt, 2015. Adresse: <https://www.onsemi.com/PowerSolutions/supportDoc.do?type=Datasheets&part=SCH1430/D> (aufgerufen am 21. Juni 2019).

## Veröffentlichungen des Autors

Die Arbeit am Lehrstuhl für Leistungselektronik resultierte in folgenden Publikationen:

- [171] L. Middelstädt, S. Skibin, R. Döbbelin und A. Lindemann, “Analytical Determination of the First Resonant Frequency of Differential Mode Chokes by Detailed Analysis of Parasitic Capacitances”, in *Power Electronics and Applications (EPE’14-ECCE Europe), 2014 16th European Conference on*, (Lappeenranta, Finland), 2014.
- [172] L. Middelstaedt, D. Richter, A. Lindemann und A. Wintrich, “Influence of the Configuration of the Load Cable on the Switching Characteristics of IGBTs”, in *PCIM Europe 2016; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management; Proceedings of*, VDE Verlag GmbH Berlin Offenbach, 2016.

- 
- [173] L. Middelstaedt, B. Strauss, A. Chupryn und A. Lindemann, “Investigation of the Root Causes of Electromagnetic Noise of an Interleaved DC-DC Converter with GaN or Si Transistors and Corresponding Optimization Strategies”, *IEEE Journal of Emerging and Selected Topics in Power Electronics*, early access, 2019.
- [174] L. Middelstaedt und A. Lindemann, “Analyzing EMI Issues in a DC/DC Converter Using GaN Instead of Si Power Transistors”, in *2019 10th International Conference on Power Electronics and ECCE Asia (ICPE 2019 - ECCE Asia)*, 2019.
- [175] A. Chupryn, L. Middelstaedt und A. Lindemann, “An Interleaved DC/DC Converter for Automotive Applications with GaN Power Semiconductors”, in *PCIM Europe Conference*, VDE Verlag GmbH Berlin Offenbach, 2019.
- [176] L. Middelstaedt und A. Lindemann, “Methodology for Optimizing Radiated EMI Characteristics of Power Electronic Circuits”, in *PCIM Europe 2015; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management; Proceedings of*, VDE Verlag GmbH Berlin Offenbach, 2015.
- [177] L. Middelstaedt und A. Lindemann, “Methodology for analysing radiated EMI characteristics using transient time domain measurements”, *IET Power Electronics*, Jg. 9, Nr. 10, 2016.
- [178] L. Middelstaedt und A. Lindemann, “Optimization of Critical Oscillations Within a Boost Converter Based on an Analytical Model”, in *2016 18th European Conference on Power Electronics and Applications (EPE'16 ECCE Europe)*, 2016.
- [179] L. Middelstaedt, A. Lindemann, M. Al-Hamid und R. Vick, “Influence of Parasitic Elements on Radiated Emissions of a Boost Converter”, in *IEEE International Symposium on Electromagnetic Compatibility (EMC)*, (Dresden, Germany), 2015.
- [180] L. Middelstaedt und A. Lindemann, “Strategy for Reducing Oscillations in Power Electronic Circuits Using Gate Control”, in *PCIM Europe 2018; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, 2018.
- [181] L. Middelstaedt, J. Wang, B. H. Stark und A. Lindemann, “Direct Approach of Simultaneously Eliminating EMI-Critical Oscillations and Decreasing Switching Losses for Wide Bandgap Power Semiconductors”, *IEEE Transactions on Power Electronics*, Jg. 34, Nr. 11, S. 10 376–10 380, 2019.
- [182] M. Benecke, G. Gripeentrog, A. Lindemann und L. Middelstaedt, “Ramp-up of a Permanent Magnet Synchronous Machine with Three-phase AC Controller”, in *Elektrische Automatisierung - Systeme und Komponenten*, (Berlin), 2011, S. 393–401.
- [183] L. Middelstaedt, S. Foerster und A. Lindemann, “Energy Harvesting im MRT (Abstract)”, in *IGIC, conference on image-guided interventions*, Bd. 1, Magdeburg, 2014.
- [184] E. Möller, L. Middelstädt, F. Grieger, A. Lindemann und J. Wilde, “Eigenschaften elektrisch leitfähiger Klebeverbindungen für die Leistungselektronik”, in *EBL 2016, 8. DVS/GMM-Tagung Elektronische Baugruppen und Leiterplatten, Multifunktionale Baugruppen - Leistungsdichte am Limit?, Fellbach bei Stuttgart*, (Fellbach bei Stuttgart, Germany), 2016.

- [185] R. Doebbelin, S. Foerster, L. Middelstaedt und A. Lindemann, “Numerical Field Calculations for Assessment of Electric Field Strength Arising in Human Body Tissues Caused by Magnetic Field Exposure”, in *PIERS 2015*, 2015.
- [186] F. Grieger, L. Middelstaedt und A. Lindemann, “Thermische Impedanzspektroskopie zur Untersuchung der Lastwechselfähigkeit von Leistungshalbleiterbauelementen mit geklebten Chips”, in *Smart, effizient, mobil : 12. Magdeburger Maschinenbau-Tage*, (Magdeburg), 2015, Kap. C8-4, insg. 10 S.
- [187] E. Moeller, J. Wilde, L. Middelstaedt, F. Grieger und A. Lindemann, “Neue Entwicklungen von elektrisch leitfähigen Klebstoffen für die Anwendung in der Leistungselektronik, Produktion von Leiterplatten und Systemen”, *PLUS*, Jg. Bd. 17.2015, O. des Fachverbandes Elektronik-Design ; Organ des Verbandes der Leiterplattenindustrie, Hrsg., 2015.
- [188] E. Möller, L. Middelstädt, F. Grieger, A. Lindemann und J. Wilde, “Investigation on the Suitability of Electrically Conductive Adhesives for the Die-Attachment of Power Devices”, in *EMPC, European Microelectronics Packaging Conference*, (Friedrichshafen, Germany), 2015.
- [189] L. Middelstaedt, S. Förster, R. Döbbelin und A. Lindemann, “Power electronics for an Energy Harvesting Concept Applied to Magnetic Resonance Tomography”, in *PIERS*, 2015.
- [190] F. Grieger, L. Middelstaedt, A. Lindemann, E. Moeller und J. Wilde, “Investigations of Power Semiconductor Modules using Conductive Adhesive for Chip Assembly”, in *CIPS 2016; 9th International Conference on Integrated Power Electronics Systems*, 2016, S. 1–6.

## Von dem Autor betreute studentische Arbeiten

Folgende studentische Arbeiten wurden während seiner Promotionszeit vom Autor betreut und haben zur Entwicklung der Ergebnisse in dieser Arbeit hilfreich beigetragen.

- [191] P. Konrad, “Untersuchung des EMV-Verhaltens eines Antriebsumrichters mit induktiver Last in Abhängigkeit der Länge des Lastkabels”, Forschungsprojekt (Bachelor), 2016.
- [192] C. Krause, “Analyse von GaN-Gleichstromstellern im Parallelbetrieb”, Masterarbeit, 2017.
- [193] R. Gadkari, “Current Sensing for Power Electronic Applications”, Non-technical project, 2015.
- [194] K. R. Moreddy, “Advanced Driver Circuits”, Non-technical project, 2015.
- [195] I. Agafonov, “Driver Circuits for Wide Bandgap Semiconductors”, Non-technical project, 2017.
- [196] K. Bernhardt, “Entwicklung eines Programms zur Impedanzbestimmung eines kapazitiv-induktiven Netzwerkes”, Forschungsprojekt (Bachelor), 2013.

- 
- [197] S. Fleissner, “Grundlagenuntersuchung zur Oszillationsentstehung in leistungselektronischen Schaltungen”, Forschungsprojekt (Master), 2015.
- [198] D. Richter, “Inbetriebnahme und Test eines Demonstrators für Leistungshalbleitermodule mit neuer Aufbau- und Verbindungstechnik”, Forschungsprojekt (Master), 2015.
- [199] C. Krause, “Untersuchen von Gatesteuerungskonzepten eines MOSFET für EMV-optimiertes Schaltverhalten”, Forschungsprojekt (Master), 2016.
- [200] A. Churpyn, “Inbetriebnahme und Testen einer Signal- und Spannungsversorgungsplatine”, Forschungsprojekt (Master), 2018.
- [201] D. Richter, “Erstellen eines Messaufbaus zur Messung sehr schnell schaltender Leistungshalbleiter”, Bachelorarbeit, 2014.
- [202] M. Oelze, “Experimentelle Validierung des Einfluss von Bauelement- und Schaltungsparameterstreuung auf das Schaltverhalten”, Bachelorarbeit, 2019.
- [203] K. Ladentin, “Simulieren des Einflusses von Bauelementstreuung auf das Schaltverhalten”, Bachelorarbeit, 2019.
- [204] A. Winkler, “Einfluss parasitärer Elemente in Leistungshalbleitern auf das gestrahlte EMV-Verhalten”, Masterarbeit, 2014.
- [205] M. Akif, “Investigation of Transmission Line Models”, Master Thesis, 2015.
- [206] D. Richter, “Detaillierte Untersuchung des Schaltverhaltens von Leistungshalbleitern bei langem Motorkabel”, Masterarbeit, 2016.
- [207] A. Jayaraman, “Experimental Setup and Investigation of Switching Behaviour of GaN Transistor”, Master Thesis, 2017.
- [208] A. Churpyn, “Entwickeln und Vermessen der Regelung eines modularen Gleichspannungswandlers mit GaN-Transistoren”, Masterarbeit, 2018.

# Abbildungsverzeichnis

2.1	Brückenweig als leistungselektronische Grundschaltung. . . . .	6
2.2	H-Brücke mit zwei Kommutierungszellen. . . . .	7
2.3	Dreiphasiger Frequenzumrichter mit drei Kommutierungszellen. . . . .	8
2.4	Einphasiger modularer Multilevelumrichter mit Brückenweig als Zelle. . . . .	8
2.5	Idealisierter Schalter T entspricht einem MOSFET oder IGBT mit intrinsischer bzw. separater antiparalleler Diode oder eMode HEMT. . . . .	9
2.6	Querschnitt einer pin-Diode mit entsprechendem Schaltsymbol (vergl. [41]). . . . .	10
2.7	Querschnitt eines vertikalen MOSFET mit entsprechendem Schaltsymbol (vergl. [41]). . . . .	11
2.8	Querschnitt eines Superjunction-MOSFETs mit eingebrachter p-Region [41]. . . . .	13
2.9	Parasitäre Halbleiterkapazitäten zwischen den Kontakten Gate, Drain und Source. . . . .	13
2.10	Idealisiertes Ein- und Ausschaltverhalten eines MOSFETs [41] mit korrespondierender Messschaltung. . . . .	15
2.11	Doppelpulsschaltung mit den wichtigsten parasitären Elementen und Messgrößen. . . . .	19
2.12	Gemessenes Schaltverhalten eines SJ MOSFETs mit SiC-Freilaufdiode. . . . .	20
2.13	Messergebnisse der Drain-Source-Spannung eines 650 V GaN HEMTs mit und ohne installiertem Koaxialshunt im Kommutierungskreis. . . . .	23
2.14	Ober- und Unterseite des Infinity Sensor [59]. . . . .	23
2.15	Übersicht möglicher Kopplungswege. . . . .	25
2.16	Prinzip der galvanischen Kopplung. . . . .	26
2.17	Prinzip der kapazitiven Kopplung. . . . .	26
2.18	Prinzip der induktiven Kopplung. . . . .	26
2.19	Impedanz (links) und Phase (rechts) der Wellenwiderstände des Hertz'schen und magnetischen Dipols. . . . .	28
2.20	Prinzip der Gegentaktstörung. . . . .	29
2.21	Prinzip der Gleichtaktströme. . . . .	29
2.22	Beispielhafter Aufbau einer Netznachbildung (vergl. [65]). . . . .	30
2.23	Aufbau für das Messen geleiteter Störungen von Standgeräten gemäß [68]. . . . .	31
2.24	Aufbau für das Messen geleiteter Störungen von Geräten gemäß EN55025 [69]. . . . .	31
2.25	Aufbau für das Messen gestrahlter Störungen von Geräten gemäß EN55011 [70]. . . . .	32
2.26	EMV-Tafel: Qualitativer Zusammenhang zwischen trapezförmigem Spannungsverlauf im Zeitbereich (links) und korrespondierendem worst-case-Störspektrum im Frequenzbereich (rechts). . . . .	33
2.27	Gegentaktstörung eines Brückenweiges auf der Ober- und Unterspannungsseite. . . . .	35
2.28	Gleichtaktstörung eines Brückenweiges über den Schaltknoten. . . . .	36

2.29	Gleichtaktstörung eines Brückenzeiges über den Schaltknoten. . . . .	37
2.30	Versuchsordnung zur Untersuchung des Einflusses langer Leitungen zwischen Umrichter und Motor auf die Schaltverluste und die geleiteten Störungen; hellgrauer Strompfad: Störstrom durch $C_{US}$ ; dunkelgrauer Strompfad: Störstrom durch $C_{UVW}$ [172]. . . . .	37
2.31	Messergebnisse zum Schaltverhalten bei unterschiedlicher Kabellänge. . . . .	38
2.32	Geleitete Störemissionen nach CISPR 22 bei geschirmten Lastkabel in Abhängigkeit der Kabellänge. . . . .	39
2.33	Zusammenhang zwischen trapezförmiger Spannung mit überlagerter Oszillation im Zeitbereich (links) und korrespondierender worst-case-Störspektrum im Frequenzbereich (rechts). . . . .	40
2.34	Unterschiedliche Strategien, um den Gate-Strom $i_g$ einzustellen, mit der Option eines geschlossenen Regelkreises. . . . .	42
2.35	Form der s-Kurve mit den dazugehörigen ersten drei Ableitungen. . . . .	44
3.1	Schematische Darstellung des modularen DC/DC-Wandler. . . . .	46
3.2	Vereinfachtes Schema der Hilfsspannungsversorgung mit Filterelementen. . . .	47
3.3	Querschnitt der Lagenanordnung des GaN-basierten Leistungsmoduls mit angedeuteter Fläche der Kommutierungsschleife. . . . .	48
3.4	Ergebnisse der Effizienzmessungen von jeweils bis zu drei parallelgeschalteten Leistungsmodulen sowohl mit IGBTs als auch 60 A-GaN-HEMTs [175]. . . . .	49
3.5	Untersuchte Leistungsmodule mit GaN-HEMTs (links) und Si-IGBTs (rechts). . .	49
3.6	Signalübertragung des PWM-Signals mit Mikrocontroller, Verstärkerschaltung, Filter, Gate-Ansteuerung, Gate-Widerstand und jeweiligem Transistor. . . . .	51
3.7	Gate-Spannung $u_{gs,2}$ des ausgeschalteten Transistors T2 mit und ohne Störung nach dem Einschalten des Highside-Transistors T1 bei $0,4 \mu s$ . . . . .	51
3.8	Übertragungsstrecke des analogen Sensorsignals für Wandler mit unterschiedlichen Transistoren. . . . .	52
3.9	Gestörtes Stromsensorsignal des Drosselstroms am ADC-Eingang des Mikrocontrollers. . . . .	53
3.10	Koppelpfade der kapazitiven Störströme, welche zu Oszillationen auf AGND (rot) führen und optimierter Störpfad über DGND (blau). . . . .	53
3.11	Entstörtes Stromsensorsignal des Drosselstroms am ADC-Eingang des Mikrocontrollers. . . . .	54
3.12	Messaufbau des EUT in Absorberhalle. . . . .	55
3.13	Messergebnisse geleiteter Störungen (schwarz) mit dazugehöriger Hüllkurve (grau). . . . .	56
3.14	Messergebnisse geleiteter Störungen für unterschiedliche Kabelkonfigurationen. .	57
3.15	Messergebnisse gestrahlter Störungen für unterschiedliche Kabelkonfigurationen. . . . .	57
3.16	Messergebnisse gestrahlter Störungen mit offenem und geschlossenem Gehäuse. .	58
3.17	Messergebnisse der geleiteten Störungen bei unterschiedlicher Anzahl von Leistungsmodulen mit GaN-HEMTs. . . . .	58
3.18	Messergebnisse der geleiteten Störungen von zwei Leistungsmodulen mit GaN-HEMTs bei unterschiedlichem Phasenversatz $\phi$ . . . . .	59

3.19	Messergebnisse der geleiteten Störungen bei unterschiedlicher Anzahl von Leistungsmodulen mit Si-IGBTs [133]. . . . .	59
3.20	Simulierte Impedanzkurven für unterschiedliche Konfigurationen von Glättungskondensatoren. . . . .	60
3.21	Konfigurationen der simulierten Impedanz von Kombinationen aus Glättungskondensatoren. . . . .	61
3.22	Querschnitt der Lagenanordnung des GaN-basierten Leistungsmoduls mit parasitärer Kapazität zwischen den Leiterplattenlagen. . . . .	61
3.23	Gemessene geleitete Störungen für unterschiedliche Konfigurationen von Glättungskondensatoren, mit und ohne nF-Kondensatoren. . . . .	62
3.24	Impedanzmessungen der Drosseln des Si- und GaN-basierten Wandlers mit einem Impedanzanalysator. . . . .	63
3.25	Messergebnisse geleiteter Störungen für DC/DC-Wandler mit Si-IGBTs bzw. 60 A GaN-HEMTs. . . . .	63
3.26	Messergebnisse der geleiteten Störungen für DC/DC-Wandler mit 22,5 A und 60 A GaN-HEMTs. . . . .	64
3.27	Trapezförmige Pulsform mit korrespondierendem worst-case-Spektrum, basierend auf der Fourierreihe [65]. . . . .	65
3.28	Messergebnisse geleiteter Störungen des 60 A HEMTs für unterschiedliche Lastströme. . . . .	66
3.29	Messergebnisse gestrahlter Störungen des 60 A HEMTs für unterschiedliche Lastströme. . . . .	66
3.30	Gemessenes $\frac{du}{dt}$ des 60 A GaN-Transistors für unterschiedliche Lastströme. . . . .	66
3.31	Gemessene Spannungsflanke des 22,5 A GaN-Transistors für 5 A, 10 A, 15 A, und 20 A Lastströme [192]. . . . .	67
3.32	Messergebnisse geleiteter Störungen des 60 A HEMTs für unterschiedliche Zwischenkreisspannungen. . . . .	68
3.33	Messergebnisse gestrahlter Störungen für einen 22,5 A und einen 60 A GaN-Transistor. . . . .	69
3.34	Messergebnisse gestrahlter Störungen für einen Si-IGBT und einen 60 A GaN-HEMT. . . . .	69
3.35	Gestrahlte Störemission für unterschiedliche Zwischenkreisspannungen des Wandlers mit 60 A GaN-HEMTs. . . . .	70
3.36	Gemessene Gate-Source-Spannung $u_{gs(t)}$ bei unterschiedlichen Spannungswerten der Zwischenkreisspannung für einen 60 A GaN-HEMT. . . . .	70
3.37	Verhalten der Gate-Source-Spannung $u_{gs}(t)$ im Frequenzbereich für unterschiedliche Zwischenkreisspannungen. . . . .	70
4.1	Schematische Darstellung der Korrelation zwischen transientem Schaltverhalten und gemessener Fernfeldstörung [176]. . . . .	74
4.2	Schematische Darstellung des EUT mit Messpunkten. . . . .	75
4.3	Vergleich zwischen gestrahlten Störungen und transienten Größen im Frequenzbereich [176]. . . . .	76
4.4	Prinzip der Teilung eines gemessenen Trapezpulses in zwei Pulse mit jeweils einer gemessenen und einer modifizierten Flanke [176]. . . . .	76

4.5	Gemessener Trapezverlauf $u(t)$ , Hann-Fensterfunktion $h_r(t)$ und resultierende gewichtete Funktion $w_r(t)$ für die steigende Flanke [177]. . . . .	78
4.6	Simulierter Puls $u(t)$ mit modifizierten Fensterfunktionen für die steigende $h_{\text{mod},r}(t)$ und fallende $h_{\text{mod},f}(t)$ Flanke sowie die korrespondierenden gewichteten Funktionen $w_r(t)$ und $w_f(t)$ . . . . .	79
4.7	Simulationsergebnisse der Pulsteilung mit Ein- und Ausschaltoszillationen im Frequenzbereich korrespondierend zu Abbildung 4.6. . . . .	80
4.8	Separate Untersuchung der steigenden und fallenden Flanke im Frequenzbereich beispielhafter Messergebnisse von Strommessungen für unterschiedliche Schaltungskonfigurationen [177]. . . . .	80
4.9	Schaltungssimulationsmodell des Hochsetzstellers ohne Berücksichtigung der parasitären Elemente der Platine [178]. . . . .	81
4.10	Schaltungssimulationsmodell des Hochsetzstellers mit parasitären Elementen des Kommutierungskreises, abhängig vom Platinenlayout. . . . .	82
4.11	Simuliertes und gemessenes Schaltverhalten des Hochsetzstellers im Vergleich. . . . .	83
4.12	ESB zum Beschreiben der Oszillationsfrequenz des Kommutierungskreises nach dem Einschalten des MOSFETs. . . . .	85
4.13	ESB zum Beschreiben der Oszillationsfrequenz des Kommutierungskreises nach dem Ausschalten des MOSFETs. . . . .	86
4.14	Gemessener Einfluss von $C_{\text{gs,ext}}$ auf $i_s$ [179]. . . . .	87
4.15	Aus den Zeitmessungen $i_s$ berechnete Spektren für das Ein- und Ausschalten in Abhängigkeit von $C_{\text{gs,ext}}$ [179]. . . . .	88
4.16	Gemessener Einfluss von $C_{\text{gd,ext}}$ auf $u_{\text{ds}}$ [179]. . . . .	88
4.17	Aus den Zeitmessungen $i_s$ berechnete Spektren für das Ein- und Ausschalten in Abhängigkeit von $C_{\text{gd,ext}}$ [179]. . . . .	89
4.18	Aus den Zeitmessungen $i_s$ berechnete Spektren für das Ein- und Ausschalten in Abhängigkeit von $C_{\text{ds,ext}}$ [179]. . . . .	89
4.19	Gemessener Einfluss unterschiedlicher Konfigurationen von externen Kapazitäten auf $i_s$ [179]. . . . .	91
4.20	Gemessener Einfluss unterschiedlicher Konfigurationen von externen Kapazitäten auf $u_{\text{ds}}$ [179]. . . . .	91
4.21	Gestrahlte Störaussendung für unterschiedliche Konfigurationen von externen Kapazitäten [179]. . . . .	92
4.22	Gate-Kreis mit optionalem Hilfs-Source-Anschluss $s'$ zur Verringerung der auf den Gate-Kreis wirkenden Source-Induktivität. . . . .	92
4.23	Gemessener Einfluss unterschiedlicher MOSFET-Gehäuse auf $i_s$ [179]. . . . .	93
4.24	Gemessener Einfluss unterschiedlicher MOSFET-Gehäuse auf $u_s$ [179]. . . . .	93
4.25	Berechnetes Spektrum von $i_s$ für unterschiedliche Werte parasitärer Induktivitäten des MOSFET- bzw. MOSFET- und Diodengehäuses [179]. . . . .	94
4.26	Gestrahlte Störaussendung für unterschiedliche Werte parasitärer Induktivitäten des MOSFET- bzw. MOSFET- und Diodengehäuses [179]. . . . .	94
4.27	Kühlkörperkapazitäten des MOSFET und der Diode mit optionalen Verbindungen der Kühlkörper zueinander, zum Drain- und zum Source-Potential. . . . .	95
4.28	Berechnetes Spektrum von $u_{\text{ds}}$ für unterschiedliche Konfigurationen des MOSFET- und Diodenkühlkörpers [179]. . . . .	95

4.29	Gestrahlte Störaussendung für unterschiedliche Konfigurationen des MOSFET- und Diodenkühlkörpers [179]. . . . .	96
4.30	Vereinfachte ESBER eines Hochsetzstellers zur Untersuchung der Einschaltoszillation [178]. . . . .	97
4.31	ESB und korrespondierende Größen des allgemeinen Reihenresonanzkreises. . . . .	98
4.32	Definition der Stromphasen zur Beschreibung der jeweiligen Anfangswerte und Spannungsanregung [178]. . . . .	99
4.33	Simuliertes Oszillationsverhalten basierend auf der analytischen Beschreibung eines Reihenresonanzkreises mit rampenförmiger Spannungsanregung. . . . .	101
4.34	Vereinfachte ESBER eines Hochsetzstellers zur Untersuchung der Ausschaltoszillation [180]. . . . .	101
4.35	ESB und korrespondierende Größen des allgemeinen Parallelresonanzkreises. . . . .	102
4.36	Definition der Spannungsphasen zur Beschreibung der jeweiligen Anfangswerte und Stromanregung im Parallelresonanzkreis. . . . .	103
4.37	Simuliertes Oszillationsverhalten basierend auf der analytischen Beschreibung eines Parallelschwingkreises mit rampenförmiger Stromanregung. . . . .	104
5.1	Schematische Darstellung der Optimierungsstrategie durch das Anpassen des $\frac{du}{dt}$ . . . . .	108
5.2	Simulierter Verlauf von $i_{osz}$ für unterschiedliche Spannungsteilheiten und somit für unterschiedliche $t_2$ des vereinfachten analytischen Modells des Kommutierungskreises während des Einschaltens. . . . .	109
5.3	Gate-Beschaltung mit RC-Glied zur Beeinflussung des Schaltverhaltens [180]. . . . .	110
5.4	Gemessenes Einschaltverhalten für unterschiedliche Gate-Widerstände $R_{g, ein}$ mit $C_{g, ein} = 750 \text{ pF}$ ( $i_s$ —, $u_{ds}$ ---) [180]. . . . .	111
5.5	Fouriertransformiertes Einschaltverhalten des Source-Stromes für unterschiedliche Gate-Widerstände $R_{g, ein}$ mit $C_{g, ein} = 750 \text{ pF}$ [180]. . . . .	111
5.6	Gemessenes Einschaltverhalten für unterschiedliche Gate-Widerstände $R_{g, ein}$ und Kapazitäten $C_{g, ein}$ ( $i_s$ —, $u_{ds}$ ---) [180]. . . . .	112
5.7	Fouriertransformiertes Einschaltverhalten des Source-Stromes für unterschiedliche Gate-Widerstände $R_{g, ein}$ und Kapazitäten $C_{g, ein}$ [180]. . . . .	112
5.8	Fouriertransformiertes Einschaltverhalten des Source-Stromes für unterschiedliche Konfigurationen des Zwischenkreises [180]. . . . .	113
5.9	Gemessenes Einschaltverhalten für unterschiedliche Gate-Widerstände $R_{g, ein}$ und optimierten Zwischenkreis ( $i_s$ —, $u_{ds}$ --) [180]. . . . .	113
5.10	Fouriertransformiertes Einschaltverhalten des Source-Stromes für unterschiedliche Gate-Widerstände $R_{g, ein}$ und optimierten Zwischenkreis [180]. . . . .	114
5.11	Gate-Beschaltung mit zusätzlichem Schalter $T_h$ parallel zum Gate-Widerstand $R_{g, ein, 2}$ [180]. . . . .	115
5.12	Simuliertes Schaltverhalten mit zusätzlichem Transistor $T_h$ im Gate-Kreis für eine optimierte Ansteuerung [180]. . . . .	115
5.13	Vereinfachte Prinzipdarstellung des aktiven Treibers mit integriertem, einstellbarem Widerstandsverhalten. . . . .	116
5.14	Schematische Darstellung der Architektur des Treibers [30]. . . . .	117
5.15	Prinzipdarstellung des aktiven Treibers mit integrierten, einstellbaren Gate-Widerständen. . . . .	118

5.16 Schematische Darstellung des Hochsetzstellers. . . . .	119
5.17 Foto des kapazitiven Zwischenkreises mit einer zusätzlichen Drahtschleife (weißer Kreis), die durch $L_{x2}$ modelliert wird. . . . .	120
5.18 Platine des Hochsetzstellers im Laboraufbau. . . . .	120
5.19 Foto des Versuchsaufbaus in der Absorberhalle. . . . .	121
5.20 Qualitativer Verlauf der initialen und Folgestromspitzen (links) mit beispielhafter pyramidenförmiger Widerstandssequenz (rechts) [181]. . . . .	122
5.21 Schaltverhalten für unterschiedliche Widerstandssequenzen (326 MHz-Oszillation) [181]. . . . .	124
5.22 Transiente Verläufe für ein optimiertes, konstant-schnelles und konstantlangsameres Schalten (326 MHz-Oszillation). . . . .	124
5.23 Gestrahlte Störspektren für unterschiedliche Widerstandssequenzen (326 MHz-Oszillation). . . . .	124
5.24 Transiente Verläufe für ein optimiertes, konstant-schnelles und konstantlangsameres Schalten (215 MHz-Oszillation, mit zusätzlicher parasitärer Induktivität $L_{x1}$ ) [181]. . . . .	126
5.25 Gestrahlte Störspektren für unterschiedliche Widerstandssequenzen (215 MHz-Oszillation, mit zusätzlicher parasitärer Induktivität $L_{x1}$ ) [181]. . . . .	126
5.26 Gestrahlte Störspektren mit und ohne Entkopplung der angeschlossenen Leitungen (schnelles Schalten, 215 MHz-Oszillation, mit zusätzlicher parasitärer Induktivität $L_{x1}$ ). . . . .	127
5.27 Gestrahlte Störspektren mit Entkopplung der angeschlossenen Leitungen für unterschiedliche Widerstandssequenzen (215 MHz-Oszillation, mit zusätzlicher parasitärer Induktivität $L_{x1}$ ). . . . .	127
5.28 Optimiertes Schaltverhalten mit minimierter Oszillation (215 MHz-Oszillation, mit zusätzlicher parasitärer Induktivität $L_{x1}$ ). . . . .	129
5.29 Untersuchung der Reproduzierbarkeit der Messungen M4 und M5 durch die Wiederholungsmessungen M4* und M5*. . . . .	129
5.30 Schaltverhalten für unterschiedliche Ströme mit gleicher Widerstandssequenz. . . . .	130
5.31 Schaltverhalten für unterschiedliche Spannungen mit gleicher Widerstandssequenz. . . . .	130

# Tabellenverzeichnis

2.1	Übersicht über die Einteilung der Kopplungsarten (vgl. [63],[62]). . . . .	25
2.2	Schaltverluste in Abhängigkeit der Kabellänge eines geschirmten vieradrigen Kabels für $U_{DC} = 600\text{ V}$ , $I_C = 8\text{ A}$ , $T_j = 25\text{ °C}$ . . . . .	39
3.1	Parameter von Kondensatoren für die Simulation der Impedanz der Konfigurationen von Glättungskondensatoren. . . . .	61
3.2	Werte der Knickfrequenzen in Abhängigkeit von der Schaltfrequenz $f_{sw}$ und der maximalen Spannungsflanke $\frac{du}{dt}$ bei 400 V für unterschiedliche Leistungshalbleiter. . . . .	65
3.3	Werte der Spannungssteilheit $\frac{du}{dt}$ für das Ein- und Ausschalten des 22,5 A GaN-Transistors für unterschiedliche Gate-Widerstände. . . . .	67
3.4	Werte der Spannungssteilheit $\frac{du}{dt}$ für das Ein- und Ausschalten eines 60 A GaN-HEMTs für unterschiedliche Zwischenkreisspannungen. . . . .	68
3.5	Resonanzfrequenz des Kommutierungskreises als Funktion der Zwischenkreisspannung mit korrespondierenden Werten des parasitären Resonanzkreises für den 60 A GaN-HEMT. . . . .	71
4.1	Parameter der simulierten Funktionen. . . . .	79
4.2	Simulationsparameter unterschiedlicher Bauelemente. . . . .	81
4.3	Werte parasitärer Kapazitäten und Induktivität des Kommutierungskreises bezüglich des Platinenlayouts des Kommutierungskreises. . . . .	83
4.4	Quantitativer Vergleich der Simulations- und Messergebnisse bezüglich der Schalteigenschaften. . . . .	84
4.5	Intrinsische MOSFET-Kapazitäten des MOSFETs SPP11N60C3 und Werte extern hinzugefügter Kondensatoren. . . . .	87
4.6	Konfigurationen von Gate-Widerständen sowie externen Kapazitäten, welche zu gleichen Flankensteilheiten führen [179]. . . . .	90
4.7	Definitionen der Anfangswerte und der Anregung für die jeweilige Phase k der Stromoszillation. . . . .	100
4.8	Parameter zur Berechnung von $i_{osz}$ . . . . .	101
4.9	Definitionen der Anfangswerte und der Anregung für die jeweilige Phase k der Spannungoszillation. . . . .	104
4.10	Parameter zur Berechnung von $u_{osz}(t)$ . . . . .	104
5.1	Verlustenergie des Einschaltens $E_{ein}$ und die relative Änderung $\Delta$ für unterschiedliche $R_{g,ein}$ [180]. . . . .	112
5.2	Simulationsparameter zur Untersuchung der Beeinflussung der Schaltoszillation durch einen Hilfsschalter $T_h$ im Gate-Kreis. . . . .	115

5.3	Werte parasitärer Elemente des Kommutierungskreises des untersuchten Hochsetzstellers. . . . .	119
5.4	Verlustenergie des Einschaltens $E_{\text{ein}}$ sowie die beispielhafte Amplitude des Störspektrums bei 200 MHz und entsprechende Änderung $\Delta$ für unterschiedliche Widerstandssequenzen (Schaltungskonfiguration: 326 MHz-Oszillation, ohne zusätzliche parasitärer Induktivität) . . . . .	125
5.5	Verlustenergie des Einschaltens $E_{\text{ein}}$ sowie die Amplitude des Störspektrums bei 200 MHz und entsprechender Änderung $\Delta$ für unterschiedliche Widerstandssequenzen (Schaltungskonfiguration: 215 MHz-Oszillation, mit zusätzlicher parasitärer Induktivität $L_{x1}$ ). . . . .	127



- MAFO-01** ORTHS, A.: *Multikriterielle, optimale Planung von Verteilungsnetzen im liberalisierten Energiemarkt unter Verwendung von spieltheoretischen Verfahren*, 2003. ISBN 3-929757-57-5.
- MAFO-02** PURMANN, M.: *Optimierung des Betriebsverhaltens von PEM-Brennstoffzellen unter Berücksichtigung von elektrischem und Gesamtwirkungsgrad bei unterschiedlichen Lastanforderungen und Betriebsparametern*, 2004. ISBN 3-929757-63-X.
- MAFO-03** AL-HAMID, M.: *Extraktion von höheren Moden in TEM-Wellenleitern*, 2004. ISBN 3-929757-64-8.
- MAFO-04** HAASE, H., J. NITSCH, and T. STEINMETZ: *Transmission-Line Super Theory – A new Approach to an Effective Calculation of Electromagnetic Interference*, 2004. ISBN 3-929757-67-2.
- MAFO-05** BACHRY, A.: *Power Quality Studies in Distribution Systems Involving Spectral Decomposition*, 2004. ISBN 3-929757-68-0.
- MAFO-06** STYCZYNSKI, Z. A.: *Power Network and Renewables – A Scientific Report*, 2004. ISBN 3-929757-69-9.
- MAFO-07** BLUME, E.: *Numerische Analyse der Kopplung linearer Antennen innerhalb eines Resonators*, 2004. ISBN 3-929757-71-0.
- MAFO-08** HANDSCHIN, E. and Z. A. STYCZYNSKI: *Power System Application of the Modern Battery Storage*, 2004. ISBN 3-929757-75-3.
- MAFO-09** HAASE, H.: *Full-Wave Field Interactions of Nonuniform Transmission Lines*, 2005. ISBN 3-929757-78-8.
- MAFO-10** NITSCH, D.: *Die Wirkung eingekoppelter ultrabreitbandiger elektromagnetischer Impulse auf komplexe elektronische Systeme*, 2005. ISBN 3-929757-79-6.
- MAFO-11** HADZI-KOSTOVA, B.: *Protection Concepts in Distribution Networks with Decentralized Energy Resources*, 2005. ISBN 3-929757-84-2.
- MAFO-12** STEINMETZ, T.: *Ungleichförmige und zufällig geführte Mehrfachleitungen in komplexen technischen Systemen*, 2006. Nummerierung geändert, ISBN 3-929757-98-2.
- MAFO-13** STYCZYNSKI, Z. and J. HAUBROCK: *Influence of Distributed and Renewable Generation on Power System Security – Proceedings of the CRIS Workshop 2006*, 2006. ISBN 3-929757-99-0.
- MAFO-14** HEIDECK, G.: *Ein autonomes Brennstoffzellensystem: Optimierungsansätze*, 2006. ISBN 3-929757-94-X.
- MAFO-15** STYCZYNSKI, Z. und H.-D. MUSIKOWSKI: *Dresdener Kreis Elektroenergieversorgung 7*, 2006. ISBN 3-929757-85-0.
- MAFO-16** GRONWALD, F.: *Antenna Theory in Resonating Systems derived from Fundamental Electromagnetism*, 2007. ISBN 3-929757-93-1.
- MAFO-17** KRAUTHÄUSER, H.G.: *Grundlagen und Anwendungen von Modenverwirbelungskammern*, 2007. ISBN 978-3-929757-43-9.
- MAFO-18** DZIENIS, C.: *Ersatzmodelle nichtlinearer Lasten in elektrischen Verteilungsnetzen*, 2007. ISBN 978-3-929757-07-1.

- MAFO-19** STYCZYNSKI, Z. and J. HAUBROCK: *Renewable and Dispersed Power Generation in Power Systems*, 2007. ISBN 978-3-929757-44-6.
- MAFO-20** HAUBROCK, J.: *Parametrierung elektrischer Äquivalentschaltbilder von PEM-Brennstoffzellen*, 2008. ISBN 978-3-940961-02-0.
- MAFO-21** ANGELOV, A. N.: *Rechnergestütztes Lernen im Bereich der Regenerativen Energien (Ausgewählte Aspekte)*, 2008. ISBN 978-3-940961-03-7.
- MAFO-22** KOMARNICKI, P.: *Anwendung hochgenauer, synchroner Messungen zur Verbesserung des Betriebs von Verteilungsnetzen*, 2008. ISBN 978-3-940961-04-4.
- MAFO-23** ROGGATZ, C.: *Trainingssimulator für die Führung von elektrischen Systemen mit dezentralen Energieeinspeisungen – Trainingsszenarien und Umsetzung*, 2008. ISBN 978-3-940961-05-1.
- MAFO-24** RUDION, K.: *Aggregated Modelling of Wind Farms*, 2008. ISBN 978-3-940961-14-3.
- MAFO-25** GANJAVI, M. R.: *Protection System Coordination Using Expert System*, 2008. ISBN 978-3-940961-15-0.
- MAFO-26** BOFINGER, S.: *Energieversorgungsnetze mit einem hohen Anteil an photovoltaischer Solarenergie: Standortbestimmung, Solarstromprognose, Netzintegration*, 2008. ISBN 978-3-940961-25-9.
- MAFO-27** STYCZYNSKI, Z. and P. KOMARNICKI: *Distributed and Renewable Power Generation*, 2008. ISBN 978-3-940961-26-6.
- MAFO-28** KOCHETOV, S. V.: *Time- and Frequency-Domain Modeling of Passive Interconnection Structures in Field and Circuit Analysis*, 2008. ISBN 978-3-940961-27-3.
- MAFO-29** MAGDOWSKI, M.: *Entwicklung und Validierung eines Werkzeugs zur Berechnung der elektromagnetischen Einkopplung von stochastischen Feldern in Leitungsstrukturen*, 2008. ISBN 978-3-940961-28-0.
- MAFO-30** SONNEMANN, F.: *Elektromagnetische Effekte an elektrischen Zündmitteln (EED) mit angeschlossener Zündkreiselektronik (ZKE) bei impulsförmiger, breitbandiger Bestrahlung*, 2009. ISBN 978-3-940961-32-7.
- MAFO-31** SMIEJA, T.: *Multikriterielle Planung interregionaler Elektrizitätsnetze im liberalisierten Energiemarkt*, 2009. ISBN 978-3-940961-35-8.
- MAFO-32** HEYDE, C. O.: *Dynamic Voltage Security Assessment for On-Line Control Room Application*, 2010. ISBN 978-3-940961-40-2.
- MAFO-33** STYCZYNSKI, Z. A. and N. I. VOROPAI (EDITORS): *Renewable Energy Systems Fundamentals, Technologies, Techniques and Economics*, 2010. ISBN 978-3-940961-42-6.
- MAFO-34** Styczynski, Z. A. и N. I. Voropai (Editors): *Renewable Energy Systems Fundamentals, Technologies, Techniques and Economics (Russian Version)*, 2010. ISBN 978-3-940961-44-0.
- MAFO-35** STYCZYNSKI, Z. A. and A. LINDEMANN (EDITORS): *Integration of Renewable Energies into the Grid / Proceedings of the Power & Energy Student Summit 2010*, 2010. ISBN 978-3-940961-47-1.
- MAFO-36** STYCZYNSKI, Z. A. und H.-D. MUSIKOWSKI (EDITORS): *Dresdener Kreis Energieversorgung 11*, 2010. ISBN 978-3-940961-51-8.
- MAFO-37** GURBIEL, M. A.: *Definition and Testing of a Digital Interface of a Power Substation*, 2011. ISBN 978-3-940961-54-9.
- MAFO-38** LOMBARDI, P.: *Multi Criteria Optimization of an Autonomous Virtual Power Plant*, 2011. ISBN 978-3-940961-55-6.

- MAFO-39** POWALCO, M.: *Beobachtbarkeit eines elektrischen Verteilungsnetzes – Ein Beitrag zum Smart Grid*, 2011. ISBN 978-3-940961-62-4.
- MAFO-40** STYCZYNSKI, Z. A., K. RUDION, and C. NGUYEN-MAU (EDITORIAL BOARD): *Power System Dynamic Security Assessment*, 2011. ISBN 978-3-940961-61-7.
- MAFO-41** KÄBISCH, M.: *Optimale Dimensionierung und Betriebsführung einer brennstoffzellenbasierten Auxiliary Power Unit im Fahrzeug*, 2011. ISBN 978-3-940961-67-9.
- MAFO-42** STYCZYNSKI, Z. A. und N. I. VOROPAI (EDITORS): *Special Issue Grant 220 Russian Federation SSmart Grid for Efficient Energy Power System for the Future”, Proceedings Volume I*, 2012. ISBN 978-3-940961-74-7.
- MAFO-43** STYCZYNSKI, Z. A., P. KOMARNICKI und A. NAUMANN (EDITORS): *Abschlussbericht Harz.ErneuerbareEnergien-mobility*, 2012. ISBN 978-3-940961-71-6.
- MAFO-44** HEUER, M.: *Diagnosetool für stationär betriebene PEM-Brennstoffzellensysteme*, 2012. ISBN 978-3-940961-77-8.
- MAFO-45** STÖTZER, M.: *Demand Side Integration in elektrischen Verteilnetzen – Potenzialanalyse und Bewertung*, 2012. ISBN 978-3-940961-78-5.
- MAFO-46** MAGDOWSKI, M.: *Vergleich der Einkopplung deterministischer und statistischer elektromagnetischer Felder in Leitungen*, 2012. ISBN 978-3-940961-75-4.
- MAFO-47** NAUMANN, A.: *Leitwarte im Smart Grid*, 2012. ISBN 978-3-940961-81-5.
- MAFO-48** RUDION, K.: *Offshore Power System Planning – Selected Aspects*, 2012. ISBN 978-3-940961-82-2.
- MAFO-49** NGUYEN-MAU, C.: *Electric Power System Stability Enhancement by Voltage Source Converter based High Voltage Direct Current Technology*, 2012. ISBN 978-3-940961-84-6.
- MAFO-50** GUO, H.: *Measurement-Based Load Modeling for Smart Grid Planning*, 2012. ISBN 978-3-940961-86-0.
- MAFO-51** STYCZYNSKI, Z. A.: *Proceedings No. 2 in the Scope of Mega Grant Baikal*, 2013. ISBN 978-3-940961-95-2.
- MAFO-52** STYCZYNSKI, Z. A.: *Proceedings No. 3 in the Scope of Mega Grant Baikal*, 2013. ISBN 978-3-940961-98-3.
- MAFO-53** WENGE, C.: *Optimaler Betrieb von mobilen Speichern im Smart Grid. -Mobilitätsleitwarte-*, 2013. ISBN 978-3-944722-01-6.
- MAFO-54** RÖHRIG, C.: *Smart Distribution Planung unter Berücksichtigung von residualen Lasten*, 2014. ISBN 978-3-944722-06-1.
- MAFO-55** MIDDELSTÄDT, F.: *Research of SEM Poles of Complex Wire Structures*, 2014. ISBN 978-3-944722-07-8.
- MAFO-56** STYCZYNSKI, Z. A. (EDITOR): *Power Network and Renewables – A Scientific Report – 15 Years Research*, 2014. ISBN 978-3-944722-08-5.
- MAFO-57** SOLONINA, N. N., V. S. STEPANOV, and K. V. SUSLOV: *Information technology in intelligent power networks*, 2014. ISBN 978-3-944722-13-9.
- MAFO-58** KREBS, R.: *Fundamentals of Power System Protection*, 2014. ISBN 978-3-944722-15-3.
- MAFO-59** MOSKALENKO, N.: *Optimal Dynamic Energy Management System in Smart Homes*, 2014. ISBN 978-3-944722-16-0.
- MAFO-60** HAUER, I.: *Optimale Last- und Erzeugungsanpassung bei kritischen Netzzuständen – Algorithmen und deren Bewertung*, 2014. ISBN 978-3-944722-18-4.

- MAFO-61** RICHTER, M.: *Dresdner Kreis Elektroenergieversorgung 15, Begleitband zum Workshop 2014*, 2014. ISBN 978-3-944722-21-4.
- MAFO-62** STYCZYNSKI, Z. A., A. RICHTER und P. KÜHNE: *Second ELECON Workshop – Begleitband zum Workshop 2014*, 2014. ISBN 978-3-944722-23-8.
- MAFO-63** BERNSTEIN, P.: *Modellgestützte optimale Betriebsführung von PEM-Brennstoffzellen für autonome Anlagen*, 2015. ISBN 978-3-944722-24-5.
- MAFO-64** RABE, S.: *Betrieb einer Zweipunkt-Offshore-HGÜ-Verbindung – Modelluntersuchungen*, 2015. ISBN 978-3-944722-31-3.
- MAFO-65** ARENDARSKI, B.: *Reliability Assessment of Smart Grids*, 2015. ISBN 978-3-944722-32-0.
- MAFO-66** PAN, X.: *Numerisches EMV-Simulationsverfahren zur Berechnung der Störaussendung elektrischer Antriebssysteme in Hybridfahrzeugen*, 2016. ISBN 978-3-944722-34-4.
- MAFO-67** RICHTER, M.: *PMU-basierte Zustandsabschätzung in Smart Distribution*, 2016. ISBN 978-3-944722-43-6.
- MAFO-68** BIELCHEV, I.: *Adaptiver Distanzschutz im Standard IEC 61850*, 2016. ISBN 978-3-944722-45-0.
- MAFO-69** HASSAN, A.: *Modeling of Single and Double-Shielded Cables for EMC Applications*, 2016. ISBN 978-3-944722-41-2.
- MAFO-70** LIU, X.: *Control of Voltage Source Converter Based High Voltage Direct Current Transmission Systems for Grid Code Compliance*, 2016. ISBN 978-3-944722-46-7.
- MAFO-71** KAISER, M.: *Fusion of Interventional Ultrasound & X-ray*, 2016. ISBN 978-3-944722-51-1.
- MAFO-72** GRIEGER, F.: *Ein Beitrag zur Bestimmung der Zuverlässigkeit von Leistungshalbleiterbauelementen unter Berücksichtigung der Anwendung*, 2016. ISBN 978-3-944722-52-8.
- MAFO-73** LI, M.: *Towards a Robust Electromagnetic Tracking System for Use in Medical Applications*, 2018. ISBN 978-3-944722-66-5.
- MAFO-74** KLABUNDE, C., J. DANCKER, N. GAST, T. SCHRÖTER, F. SCHULZ, J. ROSSBERG und A. RICHTER: *Statusbericht der Otto-von-Guericke-Universität Magdeburg zum Verbundprojekt: Intelligentes Multi-Energie-System (SmartMES)*, 2018. ISBN 978-3-944722-69-6.
- MAFO-75** SCHRÖTER, T.: *19. Dresdner Kreis Elektroenergieversorgung, Begleitband zum Workshop 2018 in Magdeburg*, 2018. ISBN 978-3-944722-79-5.
- MAFO-76** KLABUNDE, C., J. DANCKER, N. GAST, T. SCHRÖTER, F. SCHULZ und J. ROSSBERG: *Intelligentes Multi-Energie-System (SmartMES) – Statusbericht der Otto-von-Guericke-Universität Magdeburg zum Verbundprojekt, 2. Statusseminar 04. April 2019 in Magdeburg*, 2019. ISBN 987-3-944722-80-1.
- MAFO-77** HELM, S., J. DANCKER, M. FRITSCH und T. SCHRÖTER: *Power and Energy Student Summit 2019, 09.–11. Juli*, 2019. ISBN 978-3-944722-84-9.
- MAFO-78** CHYCHYKINA, I.: *Comparison of Different Redispatch Optimization Strategies*, 2019. ISBN 978-3-944722-89-4.
- MAFO-79** BALISCHEWSKI, S.: *Multifunktionaler Einsatz von Batteriespeichern in elektrischen Verteilnetzen*, 2020. ISBN 978-3-944722-92-4.
- MAFO-80** PETZOLD, J.: *Analytische Beschreibung der Kopplung elektromagnetischer Felder durch Aperturen in Resonatoren*, 2020. ISBN 978-3-944722-91-7.
-